

Universidade Virtual Africana

INFORMÁTICA APLICADA: CSI 2301

ELETRÓNICA DIGITAL

Eloy Mendes

Prefácio

A Universidade Virtual Africana (AVU) orgulha-se de participar do aumento do acesso à educação nos países africanos através da produção de materiais de aprendizagem de qualidade. Também estamos orgulhosos de contribuir com o conhecimento global, pois nossos Recursos Educacionais Abertos são acessados principalmente de fora do continente africano.

Este módulo foi desenvolvido como parte de um diploma e programa de graduação em Ciências da Computação Aplicada, em colaboração com 18 instituições parceiras africanas de 16 países. Um total de 156 módulos foram desenvolvidos ou traduzidos para garantir disponibilidade em inglês, francês e português. Esses módulos também foram disponibilizados como recursos de educação aberta (OER) em oer.avu.org.

Em nome da Universidade Virtual Africana e nosso patrono, nossas instituições parceiras, o Banco Africano de Desenvolvimento, convido você a usar este módulo em sua instituição, para sua própria educação, compartilhá-lo o mais amplamente possível e participar ativamente da AVU Comunidades de prática de seu interesse. Estamos empenhados em estar na linha de frente do desenvolvimento e compartilhamento de recursos educacionais abertos.

A Universidade Virtual Africana (UVA) é uma Organização Pan-Africana Intergovernamental criada por carta com o mandato de aumentar significativamente o acesso a educação e treinamento superior de qualidade através do uso inovador de tecnologias de comunicação de informação. Uma Carta, que estabelece a UVA como Organização Intergovernamental, foi assinada até agora por dezenove (19) Governos Africanos - Quênia, Senegal, Mauritânia, Mali, Costa do Marfim, Tanzânia, Moçambique, República Democrática do Congo, Benin, Gana, República da Guiné, Burkina Faso, Níger, Sudão do Sul, Sudão, Gâmbia, Guiné-Bissau, Etiópia e Cabo Verde.

As seguintes instituições participaram do Programa de Informática Aplicada: (1) Université d'Abomey Calavi em Benin; (2) Université de Ougadougou em Burkina Faso; (3) Université Lumière de Bujumbura no Burundi; (4) Universidade de Douala nos Camarões; (5) Universidade de Nouakchott na Mauritânia; (6) Université Gaston Berger no Senegal; (7) Universidade das Ciências, Técnicas e Tecnologias de Bamako no Mali (8) Instituto de Administração e Administração Pública do Gana; (9) Universidade de Ciência e Tecnologia Kwame Nkrumah em Gana; (10) Universidade Kenyatta no Quênia; (11) Universidade Egerton no Quênia; (12) Universidade de Addis Abeba na Etiópia (13) Universidade do Ruanda; (14) Universidade de Dar es Salaam na Tanzânia; (15) Université Abdou Moumouni de Niamey no Níger; (16) Université Cheikh Anta Diop no Senegal; (17) Universidade Pedagógica em Moçambique; E (18) A Universidade da Gâmbia na Gâmbia.

Bakary Diallo

O Reitor

Universidade Virtual Africana

Créditos de Produção

Autor

Eloy Mendes

Par revisor(a)

Felisberto Singo

UVA - Coordenação Académica

Dr. Marilena Cabral

Coordenador Geral Programa de Informática Aplicada

Prof Tim Mwololo Waema

Coordenador do módulo

Robert Oboko

Designers Instrucionais

Elizabeth Mbasu

Benta Ochola

Diana Tuel

Equipa Multimédia

Sidney McGregor

Michal Abigael Koyier

Barry Savala

Mercy Tabi Ojwang

Edwin Kiprono

Josiah Mutsogu

Kelvin Muriithi

Kefa Murimi

Victor Oluoch Otieno

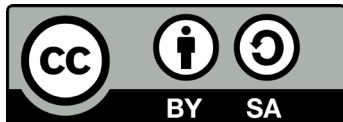
Gerisson Mulongo

Direitos de Autor

Este documento é publicado sob as condições do Creative Commons

[Http://en.wikipedia.org/wiki/Creative_Commons](http://en.wikipedia.org/wiki/Creative_Commons)

Atribuição <http://creativecommons.org/licenses/by/2.5/>



O Modelo do Módulo é copyright da Universidade Virtual Africana, licenciado sob uma licença Creative Commons Attribution-ShareAlike 4.0 International. CC-BY, SA

Apoiado por



Projeto Multinacional II da UVA financiado pelo Banco Africano de Desenvolvimento.

Índice

Prefácio	2
Créditos de Produção	3
Direitos de Autor	4
Apoiado Por	4
Descrição Geral do Curso	6
Bem-vindo (a) ao curso Eletrônica Digital	6
Pré-requisitos	6
Materiais.	6
Objetivos do Curso	6
Unidades.	7
Avaliação.	7
Calendarização.	8
Leituras e outros Recursos.	9
Unidade 0: Pré-Avaliação	11
Introdução à Unidade	11
Objetivos da Unidade	11
1. Fundamentos de eletricidade	11
Termos-chave	11
2. Corrente, Tensão (Voltagem) e resistência	12
3. Eletromagnetismo	13
Conclusão	14
Avaliação da Unidade	15
Unidade 1: Conceitos de Sinais Analógicos e Digitais	16
Introdução à Unidade	16
Objetivos da Unidade	16
Termos-chave	16
Actividades de Aprendizagem	17
Actividade 1 - Sinais Analógico e Digitais	17

Detalhes da actividade	17
Conclusão	18
Actividade 2 - Representação de dados em Dígitos Binários	19
Detalhes da actividade	19
Representação de dados em diferentes formas de informação	20
Conclusão	21
Actividade 3 - Forma de onda Digitais	21
Detalhes da actividade	21
Resumo da Unidade	23
Unidade 2: Funções Booleanas e Lógica Digital	24
Introdução	24
Objetivos da Unidade	24
Termos-chave	24
Atividades de Aprendizagem	25
Atividade 1 – Introdução a Lógica Digital e Portas Lógicas Básicas	25
Detalhes de atividades	25
Conclusão	27
Atividade 2 – Funções Lógicas e as expressões Booleanas	27
Detalhes de actividade	28
Atividade 3 – Análise Booleana e Circuitos Lógicos	31
Detalhes de Atividade	31
Conclusão	36
Avaliação da Unidade	37
Unidade 3: Circuitos Digitais	40
Introdução	40
Objetivo da Unidade.	40
Atividades de aprendizagem	41
Actividade1 – Circuitos Combinatório	41
Termos-chave	41

Detalhes de atividade	42
Conclusão	45
Atividade 2 – Funções de circuitos combinacionais	46
Detalhes de atividade	46
Conclusão	53
Atividade 3 – Circuitos sequenciais	53
Detalhes de atividades	53
Conclusão	62
Avaliação da Unidade	62
Unidade 4: Lógica CMOS /TTL, Dispositivos Lógicos Programáveis e Microprocessadores	63
Introdução à unidade	63
Objetivos da unidade	63
Termos-chave	64
Atividades de aprendizagem	64
Atividade 1 - Revisão das portas lógicas	64
Detalhes da atividade	64
1. REDES lógicas programáveis	65
2. REDES lógico programável (PLA)	68
3. FPLA	71
4. FPLA Com Memória	74
5 Gate Array	75
Atividade 2	116
conceitos sobre Microprocessador	116
Atividade 3. Limites de Utilização de Circuitos Digitais Integrados	118

Descrição Geral do Curso

Bem-vindo (a) ao curso Eletrônica Digital

Este curso abordará um conjunto de situações teóricas e práticas que permitirão ao (à) estudante no final das quatro unidades (que vão compor o módulo completo), construir conhecimentos suficientes que lhes permitam desenhar circuitos lógicos e combinacionais, otimizar os circuitos de Boole usando o teorema de Karnaugh, distinguir as linhas e aplicações digitais das lógicas, bem como as suas vantagens expressivas em relação a outros. Desenhará igualmente os circuitos lógicos dos controladores e será capaz de simular um conjunto de circuitos lógicos.

Pré-requisitos

Como pré-requisito, aconselha-se o conhecimento em disciplinas de Física, particularmente no campo de Eletricidade e Eletromagnetismo, também conhecimento em Filtros Digitais, Sistemas Digitais, Lógica de Boole.

Materiais

Os materiais necessários para completar este curso incluem:

1. Computadores / Laptops
2. Conexão com a Internet
3. Curso on-line e materiais de estudos da AVU
4. Software de Eletrônica Digital e suas ferramentas

Objetivos do Curso

Após concluir este curso, o (a) estudante deve ser capaz de:

1. Demonstrar a compreensão de sinais analógicos e digitais e suas representações;
2. Executar expressão analítica e minimização de funções booleanas;
3. Projetar, construir e testar circuitos combinatórios e sequenciais;
4. Demonstrar um entendimento de sistemas microcontrolador baseado em microprocessador.

Unidades

Unidade 0: Introdução

- Física – (electricidade e electromagnetismo)
- Componentes Eletrônicos (elementos ativos e passivos)

Unidade 1: Conceitos sobre sinais analógicos e sinais digitais

- Conceitos de sinais (sinais analógicos e sinais digitais)
- Representação dos valores analógicos em valores digitais – quantização e amostragem

Unidade 2: Lógica Digital e Funções booleanas

- Introdução à lógica digital
- Portas lógicas Básicas
- Expressões lógicas e funções Booleanas
- Funções Booleanas de minimização

Unidade 3: Circuitos Digitais

- Circuitos combinatórios (decoders/coders, multiplexadores/ demultiplexadores, codecs somadores e cidecs comparadores)
- Circuitos Sequenciais (flip-flops, registers, counters)
- AD conversores e DA conversores

Unidade 4: Aplicações de lógica Digital

- Lógica CMOS
- Lógica TTL
- Programação dos dispositivos Lógicos
- Microprocessadores / microcontroladores e interface

Avaliação

Em cada unidade encontram-se incluídos instrumentos de avaliação formativa a fim de o (a) estudante verificar o seu progresso.

No final do módulo são apresentados instrumentos de avaliação sumativa, tais como testes e trabalhos finais, que compreendem os conhecimentos construídos e as competências desenvolvidas ao estudar este módulo.

A implementação dos instrumentos de avaliação sumativa fica ao critério da instituição que oferece o curso. A estratégia de avaliação sugerida é a seguinte:

1 e 2	Unidade 1: Conceitos sobre sinais analógicos e sinais digitais; Unidade 2: Lógica Digital e Funções booleanas	45%
3	Unidade 3 - Circuitos Digitais	20%
4	Unidade 4: Aplicações de lógica Digital	35%

Calendarização

Unidade	Temas e Atividades	Estimativa do tempo
0 e 1	Estudos Independentes, aulas práticas, tutoriais, Tarefas de casa	40hr
2	Estudos Independentes, aulas práticas, tutoriais, Tarefas de casa	30hr
3	Estudos Independentes, aulas práticas, tutoriais, Tarefas de casa	25h
4	Estudos Independentes, aulas práticas, tutoriais, Tarefas de casa	25h

Leituras e outros Recursos

As leituras e outros recursos deste curso são:

Unidade 0

Leituras e outros recursos obrigatórios:

- Fundamentos de Física estendidas, 10ª Edição agosto de 2013, © 2014 David Halliday Robert Resnick Jearl Walker
- Fundamentos de Física por Halliday, D., Resnick, R., e Walker, J. (8ª edição), Extended, John Wiley & Sons, Inc. (2007)
- <http://www.leonics.com/support/article2_2j/articles2_2j_en.php> Acesso em Novembro 2015
- <<http://www.allaboutcircuits.com/textbook/direct-current/chpt-14/eletromagnetismo/>> Acesso em Novembro 2015

Unidade 1

Leituras e outros recursos obrigatórios:

- THOMAS L.FLOYD. DIGITAL FUNDAMENTALS 10TH EDITION (2008) SOLUTION MANUAL , Prentice Hall
- Tocci, R. J. SISTEMAS DIGITAIS: PRINCÍPIOS E APLICAÇÕES. LTC, 7ª ed.,1998.
- GARCIA, P. A.; MARTINI, J. S. C. Eletrônica Digital – Teoria e Laboratório. 1ª ed. 184 p., ISBN 85-3650-109X

Leituras e outros recursos opcionais:

- Fregni, E.; Saraiva, A. M. ENGENHARIA DO PROJETO LÓGICO DIGITAL. Ed. Edgard Blücher, 1995.
- Wakerly, J. F. DIGITAL DESIGN: PRINCIPLES AND PRACTICES. Prentice-Hall,3rd ed., 2000.

Unidade 2

Leituras e outros recursos obrigatórios:

- THOMAS L.FLOYD. DIGITAL FUNDAMENTALS 10TH EDITION SOLUTION MANUAL
- Tocci, R. J. SISTEMAS DIGITAIS: PRINCÍPIOS E APLICAÇÕES. LTC, 7ª ed.,1998.
- GARCIA, P. A.; MARTINI, J. S. C. Eletrônica Digital – Teoria e Laboratório. 1ª ed. 184 p., ISBN 85-3650-109X

Leituras e outros recursos opcionais:

- Fregni, E.; Saraiva, A. M. ENGENHARIA DO PROJETO LÓGICO DIGITAL. Ed. Edgard Blücher, 1995.
- Wakerly, J. F. DIGITAL DESIGN: PRINCIPLES AND PRACTICES. Prentice-Hall, 3rd ed., 2000.

Unidade 3

Leituras e outros recursos obrigatórios:

- THOMAS L.FLOYD. DIGITAL FUNDAMENTALS 10TH EDITION SOLUTION MANUAL
- Tocci, R. J. SISTEMAS DIGITAIS: PRINCÍPIOS E APLICAÇÕES. LTC, 7a ed., 1998.
- GARCIA, P. A.; MARTINI, J. S. C. Eletrônica Digital – Teoria e Laboratório. 1ª ed. 184 p., ISBN 85-3650-109X

Unidade 4

Leituras e outros recursos obrigatórios:

- THOMAS L.FLOYD. DIGITAL FUNDAMENTALS 10TH EDITION SOLUTION MANUAL
- Tocci, R. J. SISTEMAS DIGITAIS: PRINCÍPIOS E APLICAÇÕES. LTC, 7a ed., 1998.
- GARCIA, P. A.; MARTINI, J. S. C. Eletrônica Digital – Teoria e Laboratório. 1ª ed. 184 p., ISBN 85-3650-109X

Unidade 0: Pré-Avaliação

Introdução à Unidade

A finalidade desta unidade é determinar seu nível de conhecimentos relacionados com este curso. Serão apresentados os conceitos básicos de eletricidade e electromagnetismo, que são os conceitos de construção em eletrônica digital.

Electromagnetismo envolve o estudo da interacção física entre partículas eletricamente carregadas, enquanto electricidade está relacionado com os fenómenos associados com a presença e o fluxo de cargas eléctricas. Todos estes são os blocos de construção de como os dispositivos de circuitos eletrônicos são feitos e operam.

Objetivos da Unidade

Após a conclusão desta unidade, deverá ser capaz de:

1. Definir o conceito electricidade; Identificar as suas unidades orgânicas associadas ao conceito de eletricidade;
2. Definir o conceito eletromagnetismo;
3. Descrever a relação entre eletricidade e eletromagnetismo.

Termos-chave

Ampere: Grandeza que a carga eléctrica ou número de electrões que passam em um ponto de um circuito em um segundo

Volt: Potencial eléctrico ou força eletromotriz que faz com que os electrões se movam.

Ohm: É a resistência entre dois pontos de um condutor quando a diferença de potencial constante de 1 volt (V), aplicada a estes pontos produz, no conductor, uma corrente de 1,0 ampères (A).

1. Fundamentos de eletricidade

É essencial compreender o conceito de eletricidade, pois, a maioria dos dispositivos utilizados na vida diária usam electricidade. Exemplos são os aparelhos domésticos e de escritório, equipamentos industriais, etc.

Os átomos são a menor partícula de um elemento, composto por núcleo e elétrons. Elementos são identificados por duas coisas:

- O número de elétrons em órbita ao redor do núcleo dos átomos e
- O número de prótons no núcleo.

O núcleo é constituído de prótons e nêutrons, e o número de prótons e nêutrons são equilibrados.

Nêutrons não têm carga elétrica, prótons têm cargas positivas (+) e elétrons têm cargas negativas (-).

Os elétrons são ligados em sua órbita pela atração de prótons, mas elétrons no exterior da banda podem tornar-se livres de sua órbita por algumas forças externas. Estes são referidos como os elétrons livres, que se deslocam de um átomo para outro. Produz-se assim um fluxo de elétrons. Estes são a base de electricidade.

Materiais que permitem que muitos elétrons movimentem-se livremente em suas órbitas são chamados condutores e materiais que permitem que alguns elétrons não se movimentem livremente são chamados isoladores. Todas as materiais são constituídos por átomos que têm cargas elétricas; portanto os materiais têm cargas eléctricas.

2. Corrente, Tensão (Voltagem) e resistência

Corrente

Corrente é um fenómeno eléctrico causado pelo fluxo contínuo de elétrons livres a partir de um átomo para outro. As características da corrente eléctrica são opostas às da electricidade estática. A electricidade estática representa uma situação em que todas as coisas são composta de cargas eléctricas. Por exemplo, a fricção do material um contra o outro pode causar a electricidade estática.

Corrente é o fluxo de elétrons, mas o fluxo de corrente e o de elétrons ocorrem em direções opostas;

Fluxos de corrente são de positivo para negativo, enquanto que os elétrons fluem de negativo para positivo.

A corrente é determinada pelo número de electrões que passam através de uma secção transversal de um condutor em um segundo. A corrente é medida em amperes, que é abreviado em «Amps». O símbolo para amps é uma letra "A".

Voltagem (Tensão)

A tensão é a força necessária para fazer o fluxo de corrente através de um condutor. Outro termo para tensão ou voltagem é potencial. Força electromotriz é a força que faz a corrente fluir continuamente através de um condutor. Esta força pode ser gerada a partir da energia do gerador, bateria, bateria da lanterna e células (flashlight) de combustível, etc.

Volt, abreviado "V", é a unidade de medida utilizada alternadamente para a tensão, potencial e força eletromotriz. Um volt significa uma força que faz com que uma corrente de um ampere se mova através de uma resistência de um ohm.

Resistência

Os elétrons se movem através de um condutor quando uma corrente elétrica flui. Todos os materiais, em certa medida, dificultam o fluxo de corrente elétrica. Esta característica é chamado de resistência.

A resistência aumenta com o aumento do comprimento ou diminuição da seção transversal de um material. A unidade de medida para a resistência é ohms, e o seu símbolo é a letra grega ômega (Ω). A resistência de um ohm significa que um condutor permite que uma corrente de um amplificador possa fluir com uma tensão de um volt.

3. Eletromagnetismo

Electromagnetismo pode ser demonstrado pela passagem de uma corrente elétrica através de um fio de metal suspenso acima de uma bússola magnética; um movimento definido da agulha da bússola em resposta à corrente pode ser observado. O campo magnético produzido pela corrente elétrica é sempre orientada perpendicularmente à direcção do fluxo.

A regra da mão esquerda diz que as linhas de fluxo magnético produzido por um fio de transporte de corrente vai ser orientado na mesma direcção que os dedos a mão esquerda de uma pessoa se enroscam (em posição semelhante ao sinal de pedir boleia), com o polegar que aponta na direcção do fluxo de electrões.

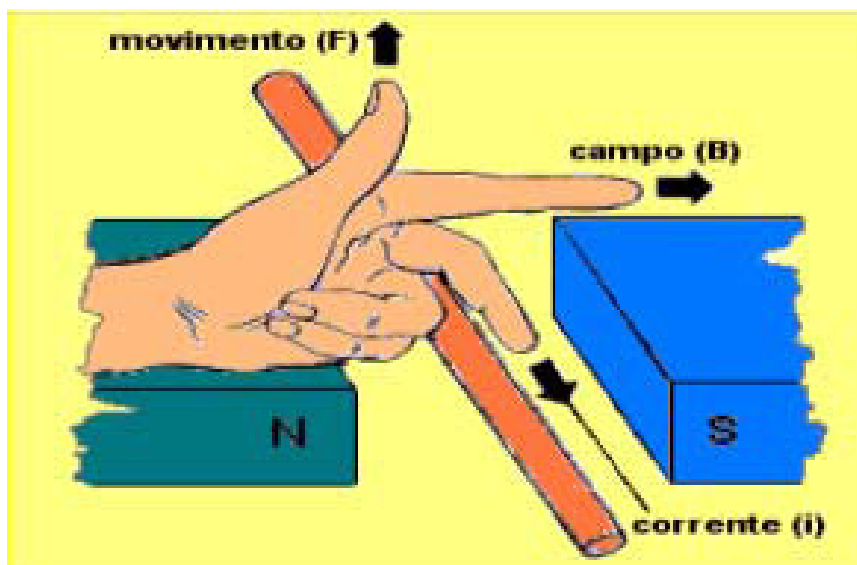


Figura 1. Regra da mão esquerda

Fonte: <https://n.i.uol.com.br/licaodecasa/ensmedio/fisica/cond-mao.jpg>)

A quantidade de força de campo magnético gerado por um fio em espiral é proporcional à corrente através do fio, multiplicado pelo número de “voltas” ou “embrulha/ wraps” de fios na bobina. Esta força de campo é chamado de força magnetomotriz (MMF), e é muito mais análoga a uma força electromotriz (E) num circuito eléctrico.

Aplicações de electromagnetos podem ser encontradas numa grande variedade de dispositivos electromecânicos, tais como o motor eléctrico. Outro exemplo é o relé, um interruptor eletricamente controlado. Se um mecanismo de interruptor de contacto é construído de modo que ela possa ser aberto e fechado pela aplicação de um campo magnético, e uma bobina de electroíman é colocada nas imediações para produzir esse campo magnético necessário, será possível abrir e fechar o interruptor através da aplicação de uma corrente através da bobina. Com efeito, isto proporciona um dispositivo que permite eletricidade para controlar eletricidade.

Deveria existir uma actividade aqui (actividade de aprendizagem e nao texto que já existe. Instrução para os estudantes fazerem algo).

Conclusão

A electricidade é produzida quando electrões livres se movem de um átomo para o próximo para formar fluxos de electrões. Todos os materiais são feitas de átomos que têm cargas elétricas; portanto, eles têm cargas eléctricas. A electricidade é caracterizada por corrente, tensão e resistência.

Quando electrões fluem através de um condutor, um campo magnético vai ser produzido em torno desse condutor. A regra da mão esquerda indica que as linhas de fluxo magnético, produzido por uma observação de correntes transportadas num fio serão orientados na mesma direção que os dedos de uma pessoa que se enroscam na posição de pedir boleia. Sendo que o polegar aponta na direcção do fluxo de electrões e o dedo indicador indica o sentido do campo magético.

A força do campo magnético produzido por um fio de transporte de corrente pode ser aumentada por moldar o fio em bobinas, em vez de uma linha recta. Se enrolado em forma de bobina, o campo magnético vai ser orientado ao longo do eixo do comprimento da bobina. A força do campo magnético produzido por um eletroímã (chamado a força magnetomotriz, ou MMF), é proporcional ao produto (multiplicação) da corrente através do electroíman e o número de bobina completa «voltas», formado pelo fio.

Avaliação da Unidade

Verifique a sua compreensão!

1. O que é eletricidade?
2. Como é que a eletricidade é formada?
3. Defina as características que caracterizam energia elétrica (corrente, tensão e resistência).
4. Defina o conceito eletromagnetismo.
5. Descreva a relação entre eletricidade e eletromagnetismo.

Leituras e Outros Recursos

As leituras e outros recursos desta unidade encontram-se na lista de "Leituras e Outros Recursos do curso".

1. Fundamentos de Física estendidas, 10ª Edição agosto de 2013, © 2014 David Halliday Robert Resnick Jearl Walker
2. Fundamentos de Física por Halliday, D., Resnick, R., e Walker, J. (8ª edição), Extended, John Wiley & Sons, Inc. (2007)
3. <http://www.leonics.com/support/article2_2j/articles2_2j_en.php> Acesso em Novembro 2015
4. <<http://www.allaboutcircuits.com/textbook/direct-current/chpt-14/eletromagnetismo/>> Acesso em Novembro 2015

Unidade 1: Conceitos de Sinais Analógicos e Digitais

Introdução à Unidade

Esta unidade irá introduzir os conceitos básicos de sinais analógicos e digitais.

Definições e aplicações de termos digitais e analógicos serão apresentadas.

Objetivos da Unidade

Após a conclusão desta unidade, deverá ser capaz de:

1. Definir grandezas analógicas
2. Definir grandezas digitais.
3. Diferenciar entre sinais analógicos e digitais.
4. Descrever como um sinal analógico pode ser convertido para um conversor em sinal de digital.
5. Descrever como as diferentes formas de informação podem ser representadas na forma digital.
6. Definir uma forma de onda digital e descrever as diferentes partes de um sinal de onda digital não ideal.

Termos-chave

Sinal: Em eletricidade sinal é a variação na diferença de potencial (ou tensão) entre estes pontos no decorrer do tempo.

Sinal Analógico: É um sinal contínuo cuja variação em relação ao tempo é a representação proporcional de outra variável temporal.

Sinal Digital: É uma sequência discreta (descontínua) no tempo e em amplitude. Isso significa que um sinal digital só é definido para determinados instantes de tempo, e que o conjunto de valores que pode assumir é finito.

Sistema Digital: É um conjunto de dispositivos de transmissão, processamento ou armazenamento de sinais digitais que usam valores discretos (descontínuos). Em contraste, os sistemas não-digitais (ou analógicos) usam um intervalo contínuo de valores para representarem informação

Actividades de Aprendizagem

Actividade 1 - Sinais Analógico e Digitais

Introdução

O termo digital é derivado da maneira como os computadores operam: pela dígitos de contagem. Durante muitos anos, a aplicação de electrónica digital limitou-se a sistemas de computador. Hoje, muitas aplicações analógicas usam esta tecnologia, tais como o sistema de telefonia. No entanto, muitas aplicações, tais como sistemas de televisão e de comunicação têm se deslocado da tecnologia analógica para a digital. Nesta atividade, definições de sinais analógicos e digitais serão apresentados, e as diferenças entre eles serão apontadas.

Detalhes da actividade

Circuitos electrónicos podem ser divididos em duas grandes categorias:

1. Grandezas analógicas

Grandezas com valores contínuos (a maioria das coisas que podem ser medidas quantitativamente). Por exemplo, mudanças de temperatura do ar ao longo de um intervalo contínuo de valores; a temperatura não muda de 70-71 F instantaneamente; precisa-se de uma série de valores no meio (valores contínuos infinitos), tais como mostra o gráfico da Figura 1.1. Outros exemplos dessa variação: o tempo, a pressão, a distância e a som.

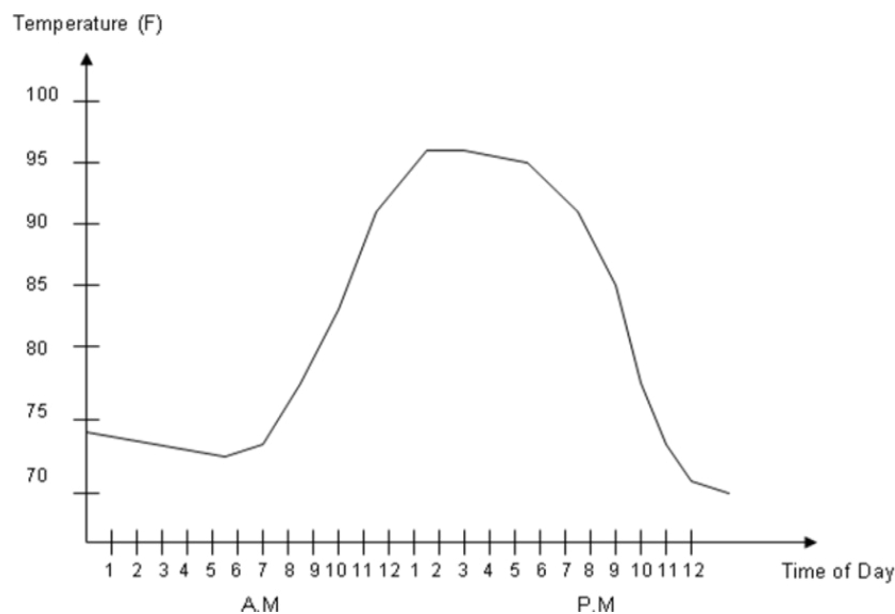


Figura 1.1: Gráfico de temperatura

[Fonte: Fundamentos digitais, Floyd, 2008]

Suponha que os valores de temperatura são tomadas a cada hora (amostragem), o gráfico será parecido com o da Figura 1.2

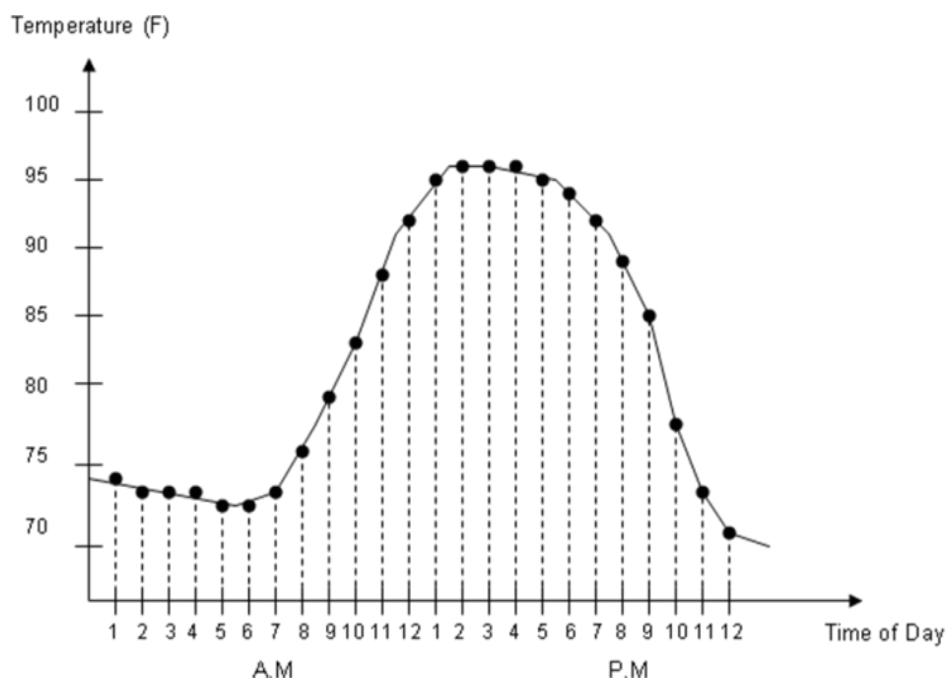


Figura 1.2: Amostragem de gráfico da Temperatura

[Fonte: Floyd, 2008]

Os valores amostrados representam a temperatura em pontos discretos (exactos) ao longo um período de 24 horas, isto é, 1, 2, 3, etc, que são discretos. A grandeza análoga (temperatura) foi convertida para uma forma que pode ser representada em forma digital.

2. As Grandezas Digitais

Grandezas digitais são aquelas com valores discretos. Exemplos são dias da semana (segunda-feira, terça-feira, etc). Utilizando grandezas digitais, os dados podem ser processados e transmitidos de forma mais eficiente e confiável. As grandezas digitais são úteis para armazenamento de dados: por exemplo, música quando convertido para digital pode ser armazenado de forma mais compacta (música p.ex.mp3).

Um exemplo de aplicação do sistema de tecnologias analógicas e digitais é um disco compacto (CD) player. Música em formato digital é armazenado em um CD.

Os dados são lidos a partir do disco rotativo e transfere-os para conversores de digital para analógico, que produz um sinal analógico, que pode ser ouvido de um alti-falante como ondas sonoras.

Conclusão

Grandezas analógicas têm valores contínuos enquanto as quantidades digitais têm valores discretos. Os sinais analógicos são mais propensos a interferência do que os sinais digitais. Os sinais digitais podem ser armazenados de forma mais compacta do que sinais analógicos.

Avaliação

1. Diferencie uma grandeza digital de uma grandeza analógica
2. Dê exemplos de sistemas digitais e analógicos
3. Classifique o seguinte em analógico (contínua) ou digital (discreta)
 - a. Tons de cores em um programa de TV sobre paisagens
 - b. Opadrão de teste da tela de TV, fundo branco, pontos pretos únicos
 - c. Dias de semana, Seg, Ter, Qua, Qui, Sex, Sáb, Dom
 - d. Onda senoidal
 - e. Uma sinfonia musical
 - f. Cadeiras / Assentos em uma sala
 - g. Números Inteiros -2, -1, 0, 1, 2, 3, ...
 - h. Todos os números reais

Actividade 2 - Representação de dados em Dígitos Binários

Introdução

Sistemas de computação são dispositivos complexos que lidam com dados de diferentes características e formatos. Estes dados são armazenados em computadores em formato binário, e representado utilizando vários formatos. Esta actividade irá apresentar como os diferentes dados são representados e armazenados em computadores.

Detalhes da actividade

Esta actividade é compsta por um texto explicaivo e questões de reflexão no final. Leia o que se segue:

A informação pode ser na forma de texto, imagens, vídeo, áudio,

animações, etc. Para armazenar estes em computadores, eles devem ser convertidos em formato digital. Os dados em computadores são armazenados em forma binária porque:

1. Dispositivos que armazenam e gerenciam dados digitais são muito menos caros e complexo para representação binária.
2. Confiabilidade no sentido de que os dados só podem tomar um fora de apenas dois possíveis valores, (0 e 1).
3. Sinais eletrônicos são mais fáceis de manusear e manter a se eles carregam apenas dados binários.

Um bit (dígito binário) pode ser 0 ou 1; portanto, um bit pode

representar duas coisas / valores: 1 e 0. Para representam mais de dois coisas / valores, múltiplos bits são necessários. Dois bits podem representar quatro coisas / valores, porque existem quatro combinações de 0 e 1, que podem ser feitas a partir de dois bits: 00, 01, 10, 11. De um modo geral, n bits pode representar 2^n coisas porque existem 2^n combinações de 0 e 1, que pode ser feita a partir de n bits.

Representação de dados em diferentes formas de informação

Imagens

As imagens consistem em elementos de imagem chamados pixels, que estão dispostos em linhas e colunas. Cada pixel é representado usando um número de bits de um computador. Quanto mais bits usados para armazenar um elemento de imagem, mais rica a imagem será. Além disso, a informação de cor em imagens também é armazenado, o que aumenta a quantidade de armazenamento de uma imagem precisa.

Vídeo

O sinal de vídeo é tradicionalmente analógico, e deve ser digitalizado de modo a permitir o armazenamento em computadores. Um sinal de vídeo é amostrado, ou seja, tendo amostras do sinal em intervalos iguais. Estes são, então, amostrado representado usando dígitos binários (quantização), que são então armazenados em computadores.

Som

Sinais sonoros também são analógicos, e submetidos ao mesmo processo de amostragem e quantização para permitir o armazenamento.

Dígitos Binários

Em eletrônica digital, existem apenas dois estados possíveis e podem ser representado por:

- dois níveis diferentes de voltagem: HIGH (HIGH) e LOW (LOW)
- níveis atuais: aberto (OPEN) e fechado (CLOSE)
- Lâmpadas: ON e OFF

Os dois estados são chamados de códigos, e combinações dos dois são usados para representar números, símbolos, caracteres alfabéticos e outros tipos de informação.

O sistema de numeração de dois estados é chamado binário, e os dois dígitos no sistema binário são 0 e 1. Um dígito binário é chamado um bit (Dígito Binário).

Em circuitos digitais, dois níveis de tensão são utilizados para representar os dois bits:

1 - representado por um HIGH nível de tensão (HIGH)

0 - representado por um nível de LOW tensão (LOW)

Isto é referido como lógica positiva. Lógica negativa é quando 1 representa LOW, enquanto 0 representa 1.

Nas unidades seguintes, deve-se praticar como níveis lógicos são usados em projeto de circuitos digitais.

Conclusão

Para armazenar dados em computadores, os dados devem ser representados em formato binário que é a única língua um computador entende. Esta actividade apresentada o modo pelo qual os sinais de imagens, vídeo e sonoros são representados em binário forma, que é o formato digitalizado para o armazenamento em computadores

Avaliação

Actividade 3 - Forma de onda Digitais

Introdução

Detalhes da atividade

Formas de onda digitais consistem em níveis de tensão que mudam entre os estado HIGH E LOW. Um pulso positivo curso é gerado quando a tensão vai de nível LOW para nível elevado e de volta ao nível LOW. Um pulso de negativo é gerado quando a tensão vai de nível HIGH para nível LOW e de volta ao nível HIGH. Uma onda digital a partir de é feita sem série de pulsos

Características do pulso

1. Leading edge (ocorre primeiro em $t = 0$)
2. Trailing edge (em último lugar em $t = 1$)
3. Pulso Positiva contínua : Leading Edge é uma borda de subida e Trailing edge é borda de descida
4. Pulso negativo: Leading edged está caindo de ponta e trailing edge borda de subida

Parâmetros de pulso

- Tempo de subida (T_r) - É o tempo necessário para que um impulso passa de LOW para o nível HIGH (medido de 10% a 90% da amplitude de pulso)
- Tempo de queda (T_f) - É o tempo necessário para a transição do nível HIGH para LOW (medido de 90% a 10% da amplitude de pulso)
- Amplitude de pulso - altura do pulso da linha de base
- Largura de pulso (T_w) - A duração do pulso (definido como o intervalo de tempo entre os pontos de 50% sobre a subida e descida bordas)

Características de forma de onda

1. A maioria das formas de onda são compostas por uma série de pulsos (trens de impulsos)
2. Os pulsos podem ser tanto
 - Periódica - se repete em intervalos fixos chamado um período (T). »A frequência, f , é a taxa a que se repete e é medida em Hertz (H)
 - Não periódica - não se repete em intervalos fixos e podem ser composto por impulsos de diferentes larguras de impulso.
3. Frequência de pulso, f , é o inverso do seu período, T .
 - $F = 1 / T$
 - $T = 1 / f$
4. O Duty cycle - a relação entre a largura do pulso (T_w) para o período (T), expressos como uma percentagem.
 - $\text{Duty cycle} = (T_w / T) \times 100\%$

Diagramas de temporização

Muitas formas de onda digitais são sincronizados com uma onda de temporização básica chamada (clock) relógio . O relógio é uma forma de onda periódica, no qual cada intervalo entre pulsos é igual a um tempo de bit.

Cada mudança no nível de forma de onda A ocorre na borda de subida (rising edge) em forma de onda de clock. Em outros casos, a mudança ocorre no bordo de fuga (trailing edge) do clock. Durante cada bit do relógio, a forma de onda A é HIGH ou LOW, que representam uma sequência de bits.

Resumo da Unidade

Esta unidade cobre o estudo dos conceitos básicos de sinais analógicos e digitais.

Ela também apresentou como diferentes dados (imagens, vídeo e som) pode ser digitalizado de modo a ser armazenados em computadores. Apresentou os dígitos binários e como eles são utilizados para representar a lógica digital.

Leituras e outros Recursos

As leituras e outros recursos desta unidade encontram-se na lista de Leituras e Outros Recursos do curso.

1. THOMAS L.FLOYD. DIGITAL FUNDAMENTALS 10TH EDITION SOLUTION MANUAL
2. Tocci, R. J. SISTEMAS DIGITAIS: PRINCÍPIOS E APLICAÇÕES. LTC, 7a ed.,1998.
3. Fregni, E.; Saraiva, A. M. ENGENHARIA DO PROJETO LÓGICO DIGITAL. Ed. Edgard Blücher, 1995.
4. Wakerly, J. F. DIGITAL DESIGN: PRINCIPLES AND PRACTICES. Prentice-Hall,3rd ed., 2000.
5. GARCIA, P. A.; MARTINI, J. S. C. Eletrônica Digital – Teoria e Laboratório. 1ª ed. 184 p., ISBN 85-3650-109X

Unidade 2: Funções Booleanas e Lógica Digital

Introdução

Esta unidade oferece-nos a introdução sobre a lógica digital e as portas lógicas básicas. Isso explica como os simples circuitos digitais pode ser expressados usando expressões lógicas e funções lógicas. Esta unidade apresenta também como essas funções podem ser minizadas a fim de construir mesmos circuitos menores.

Objetivos da Unidade

Após a conclusão desta unidade, o(a) estudante deve ser capaz de :

1. Definir a lógica Digital.
2. Descrever as portas lógicas básicas e ilustrar os símbolos lógicos.
3. Listar as diferentes aplicações para as funções lógicas.
4. Usar as leis e as regras de álgebra de Boole e, as teoremas de Morgan para simplificar as expressões lógicas.
5. Usar álgebra Booleana e tabela verdade para analisar os circuitos lógicos simples.

Termos-chave

Booleano: Referente ao matemático Inglês George Boole, lógica que trata dos sistemas combinatórios lógicos (como álgebra booleana) que representa simbolicamente relações entre entidades.

Tabela Verdade: É um instrumento usado para determinar os valores lógicos das proposições compostas, a partir de atribuições de todos os possíveis valores lógicos (V e F) ou (0 e 1) das proposições (p e q) simples componentes.

Teorema de Morgan: propostas de simplificação de expressões em álgebra booleana de grande contribuição. Definem regras usadas para converter operações lógicas OU e E, e vice versa.

Atividades de Aprendizagem

Atividade 1 – Introdução a Lógica Digital e Portas Lógicas Básicas

Introdução

Esta unidade apresenta portas lógicas, que são os blocos de construção fundamentais do circuito lógico digital. Função de portas lógicas são dadas por instruções de "abertura" ou "fechar" para admitir ou rejeitar a passagem de um sinal lógico. Um número de funções pode ser criado a partir das portas básicas

Detalhes de atividades

Operações lógicas Básicas

Várias proposições, quando combinados para funções proposicionais ou funções lógicas.

Exemplo: "A lâmpada está ligada" será Verdadeira se

1. "A lâmpada não está queimada" é verdadeira e se
2. "A chave está ligada" é verdadeiro.
3. Declaração lógica: A luz está ligada, se e somente se, a lâmpada não está queimada e a chave estiver ligada
4. A primeira instrução (a luz está ligada - proposição básica) é verdadeira somente se as duas últimas declarações (condições) são verdadeiras.

As operações de lógica digital básica são realizadas utilizando as seguintes portas: NOT, AND, OR, Exclusive-OR. Estes são indicados por meio de símbolos, como mostrado na Figura 2.1.

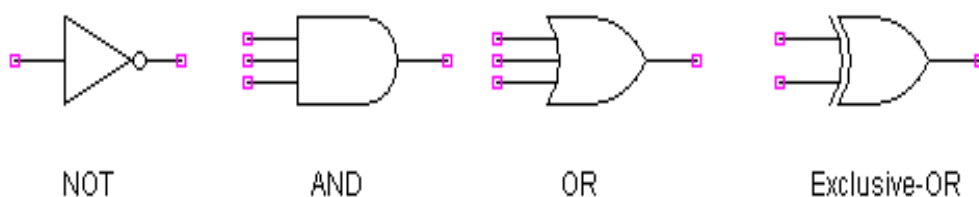


Figura 2.1: Operações de lógica digital básica e símbolo das portas associadas

[Fonte: Digital Fundamentals, Floyd]

Recursos:

Inputs – estão a esquerda

Output – Estão a direita

Um circuito que realiza uma operação lógica específica é chamada de porta lógica. As condições verdadeiros / falsos são representados por HIGH (true) e um LOW (false):

HIGH = TRUE = 1

LOW = FALSE = 0

A operação NOT

A operação NOT muda um nível lógico para o nível lógico oposto. Quando a entrada é alta (HIGH), a saída é baixa (LOW) e vice-versa. A operação NOT é implementada por um circuito lógico chamado de um inversor. A operação da porta NOT está representada na Figura 2.2.

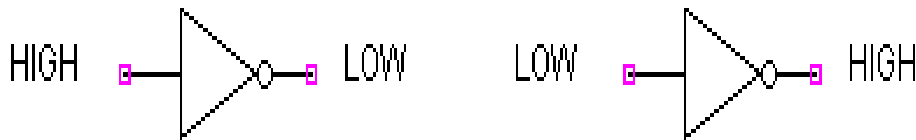


Figure 2.2: A operação

[Fonte: Digital Fundamentals, Floyd]

A operação AND - operação AND

Produz uma saída de HIGH, se e somente se todas as entradas (INPUTS) são HIGH. Se uma entrada é HIGH e o outro é LOW, ou todas as entradas são LOW, a saída é LOW. A operação AND é implementada por um circuito lógico chamada de porta AND, como mostrado na Figura 2.3.

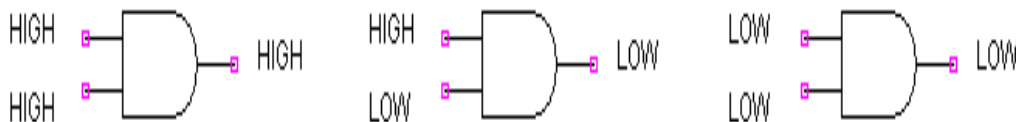


Figura 2.3: A operação AND

[Source: Digital Fundamentals, Floyd]

A operação OR

A operação OR produz uma saída HIGH, quando qualquer uma das entradas for HIGH, caso contrário, se todas as entradas são LOW, então a saída é LOW. A operação OR é implementada por uma porta lógica chamada porta OR, como representado na Figura 2.4.

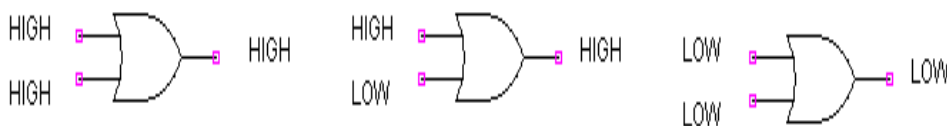


Figura 2.4: A operação OR

[Fonte: Digital Fundamentals, Floyd]

A operação OU exclusivo

A operação OU exclusivo (EX -OR) produz uma saída de HIGH quando uma e apenas uma das duas entradas é HIGH . A operação OU-EXCLUSIVO é implementado por uma porta lógica chamado EX -OR , como mostrado na Figura 2.5 .

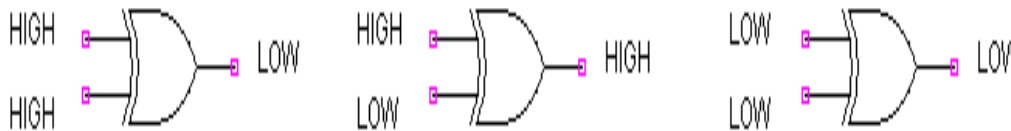


Figura 2.5: A operação EX-OR

[Fonte: Digital Fundamentals, Floyd]

Conclusão

Esta unidade tem apresentado lógica digital e as portas lógicas básicas .

Avaliação

1. Quando é que a operação NOT produzirá uma saída HIGH / LOW ?
2. Quando é que a operação AND produzirá uma saída HIGH / LOW ?
3. Quando é que a operação OR produzirá uma saída HIGH / LOW ?
4. Quando é que a operação EX -OR produzirá uma saída HIGH / LOW ?
5. O que é um inversor ?
6. O que é uma porta lógica ?
7. Qual é a diferença entre operação uma OR e um Ex- OR?

Atividade 2 – Funções Lógicas e as expressões Booleanas

Introdução

As portas lógicas básicas podem ser combinados para formar circuitos lógicos mais complexos que realizam muitas operações úteis para construir sistemas digitais completos . Algumas funções lógicas comuns : comparação , aritméticas , conversão de código, codificação, decodificação , de seleção de dados , armazenamento e contagem .

Detalhes de atividade

- Aplicações de funções lógicas.
- A função de comparação

A magnitude comparação é realizado por um circuito lógico chamada do comparador . Um comparador compara duas quantidades e indica se eles são ou não iguais. Exemplo: dado dois números , determinar se os números são iguais, e se não iguais , qual é o maior .

Funções aritméticas

Adição - realizada por um Adicionador. Adiciona dois números binários (duas entradas e um carry in ("Vai-um") e gera uma saída e um carry out("Vai-um").

Subtração - realizada por um subtrator; três entradas : dois números e uma entrada de empréstimo ("Vai-um") ; gera a diferença porém o «Vai-Um» é colocado no algarismo de baixo.

Multiplicação - realizada por um multiplicador ; tem duas entradas e uma saída (de produtos).

Divisão - realizada por uma série de comparações e subtrações , turnos ; tem duas entradas e duas saídas (quociente e resto).

Funções de código

A função de conversão de código - Muda a forma de informação codificada em outra forma codificada.

A função de Codificação - Converte informações em alguma forma codificada.

A função de decodificação - converte informação codificada em uma forma não codificada.

Funções de seleção de dados

Multiplexer - comuta dados digitais de várias linhas de entrada em uma única linha de saída numa sequência de tempo especificado.

Demultiplexer - muda os dados digitais a partir de uma linha de entrada para várias linhas de saída numa sequência de tempo especificado.

Operações e Expressões Booleanas

Álgebra booleana é a matemática de sistemas digitais. Álgebra booleana usa símbolos para representar quantidades lógicas. Qualquer simples variável pode ter um valor 0 ou 1 . Por exemplo. A, B , C. U complemento é o inverso de uma variável. Um literal é uma variável ou o complemento de uma variável .

P.ex. A' , B' , C'

If $A = 0$, $A' = 1$ e vice versa

Adição Booleana

As operações booleana é equivalente à operação OR. Regras básicas

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 0 = 1$$

$$1 + 1 = 1$$

Por exemplo. Determinar os valores de A , B , C e D , o que faça a soma do termo $A + B' + C + D'$ igual a 0 .

Solução: para a soma ser 0, cada um dos literais sobre o termo deve ser 0. Portanto $A = 0$, $B = 1$ (de modo que $B' = 0$), $C = 1$, $D = 1$

Multiplicação booleana

Isto é equivalente à operação AND . Regras básicas

$$0.0 = 0$$

$$0.1 = 0$$

$$1.0 = 0$$

$$1.1 = 1$$

Por exemplo. Determinar os valores de A , B , C e D, que façam o produto $A.B'.C.D'$ igual a 1;

Solução: para o termo do produto ser 1, cada um dos literais no termo deve ser 1. Portanto $A = 1$, $B = 0$, $C = 1$, $D = 0$

Leis e regras da álgebra booleana

Leis:

Leis Comutativa

$$A + B = B + A; AB = BA$$

Leis Associativa

$$A + (B + C) = (A + B) + C; A(BC) = (AB)C$$

Leis Distributiva

$$A(B + C) = AB + AC$$

Regras:

$$A + 0 = A$$

$$A + 1 = 1$$

$$A.0 = 0$$

$$A.1 = A$$

$$A + A = A$$

$$A + A' = 1$$

$$A.A = A$$

$$A.A' = 0$$

$$A'' = A$$

$$A + AB = A$$

$$A + A'B = A + B \text{ (igual a } A + A'B' = A + B')$$

Teoremas de Morgan

O complemento de um produto de variáveis é igual à soma dos complementos das variáveis :
 $(XY)' = X' + Y'$

O complemento de uma soma de variáveis é igual ao produto dos complementos das variáveis
: $(X + Y)' = X'.Y'$

Exemplo: Aplique os teoremas de Morgan às expressões

$$(XYZ)' = X' + Y' + Z'$$

$$(X + Y + Z)' = X'.Y'.Z'$$

Avaliação

1. Determinar os valores de A e B , o que fazem a soma dos termo $A' + B = 0$
2. Determinar os valores de A e B, que fazem o produto $A'B'$ igual a 1
3. A expressão booleana para uma porta ex-OR é $AB' + A'B$. Desenvolva uma expressão para a ex - porta NOR
4. Simplifique as seguintes expressões usando regras e leis booleanas

$$AB' + A(B + C)' + B(B + C)'$$

$$[AB(C + B'D) + (AB)']D$$

$$ABC' + A'B'C + A'BC + A'B'C'$$

$$(AB + AC)' + A'B'C$$

$$(AB)' + (AB)' + A'B'C$$

Atividade 3 – Análise Booleana e Circuitos Lógicos

Introdução

Os circuitos lógicos são construídos a partir de uma combinação de muitas portas lógicas. As expressões lógicas dos circuitos são analisados (e minimizados) usando regras booleanas e leis booleanas, tabelas de verdade e K- Mapas, com o objectivo de reduzir o número de portas usadas para implementar os circuitos.

Detalhes de Atividade

Considere-se um circuito , como mostrado na Figura 2.6 . Determinar a expressão booleana para o circuito . Construa a tabela de verdade para o circuito . Uma tabela de verdade é uma tabela que mostra a saída do circuito lógico para todos os valores possíveis de variáveis de entrada . As variáveis de entrada são denotadas por letras (por exemplo, A , B, C , etc.) e os valores de saída também são denotados por letras (por exemplo, X, Y , Z) .

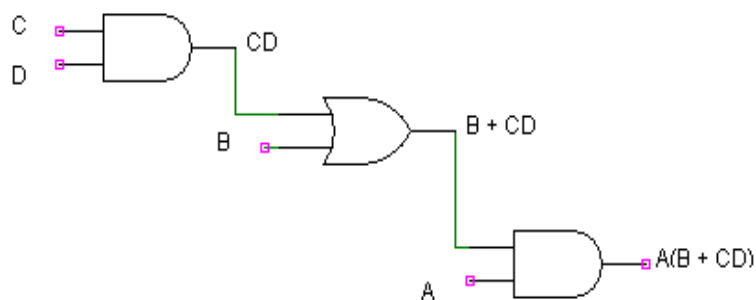


Figura 2.6 Analise de Circuito

Partindo do princípio que a saída está representado pelo símbolo X a expressão Booleana é :

$$X = A (B + CD)$$

As variáveis de entrada são A, B , C e D.

A tabela verdade para o circuito é tal como mostrado na Tabela 2.1 .

Inputs				Output
A	B	C	D	$A(B + CD)$
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

Tabela 2.1: Tabela Verdade

A análise do circuito é para encontrar os valores das variáveis que fazem a expressão igual a 1.

$A(B + CD) = 1$ somente se $A = 1$ e $(B + CD) = 1$

Determinar quando $B + CD = 1$

$B + CD = 1$ se qualquer $B = 1$ ou $CD = 1$, ou ambos B e $CD = 1$

$CD = 1$ somente se $C = 1$ e $D = 1$

Portanto, $A(B + CD) = 1$ quando:

$A = 1$ e $B = 1$, independentemente do valor de C e D , ou

$A = 1$, $C = 1$ e $D = 1$, independentemente do valor de B

Mapas de Karnaugh (K Maps)

K- mapas são semelhantes às tabelas de verdade, mas consistem em matrizes de células em que cada célula representa um valor binário das variáveis de entrada. K- mapas podem ser usados com expressões com dois, três, quatro e cinco variáveis. O número de células em um K- mapa é igual ao número total de combinações de variáveis de entrada como possível é o número de linhas de uma tabela de verdade. Tabelas 2.2, 2.3 e 2.4 mostra K- mapas para 2, 3 e 4 variáveis, respectivamente.

Tabela 2.2: 2-Variáveis K-map

A \ B	0	1
0	$A'B'$ ⁰	$A'B$ ¹
1	AB' ²	AB ³

Tabela 2.3: 3-Variáveis K-map

A \ BC	00	01	11	10
0	$A'B'C'$ ⁰	$A'B'C$ ¹	$A'BC$ ³	$A'BC'$ ²
1	$AB'C'$ ⁴	$AB'C$ ⁵	ABC ⁷	ABC' ⁶

AB \ CD	00	01	11	10
00	$A'B'C'D'$ ⁰	$A'B'C'D$ ¹	$A'B'CD$ ³	$A'B'CD'$ ²
01	$A'BC'D'$ ⁴	$A'BC'D$ ⁵	$A'BCD$ ⁷	$A'BCD'$ ⁶
11	$ABC'D'$ ¹²	$ABC'D$ ¹³	$ABCD$ ¹⁵	$ABCD'$ ¹⁴
10	$AB'C'D'$ ⁸	$AB'C'D$ ⁹	$AB'CD$ ¹¹	$AB'CD'$ ¹⁰

Tabela 2.4: 4-Variáveis K-map

O valor de uma dada célula são os valores binários dos valores de entrada no lado esquerdo na mesma linha combinado com o valor, na parte superior da mesma coluna. Por exemplo, no mapa 4-variável, o valor para o número de células é 7: 0111, o que significa que $a = 0$, $B = 1$, $c = 1$ e $D = 1$. As expressões booleanas podem então ser mapeadas directamente para as células numa K-map.

Exemplo: Mapear a seguinte expressão em um K-map.

$$ABC + A'B'C' + AB'C + A'BC$$

Esta expressão contém três variáveis: A, B e C, por conseguinte, irá ser um mapa de K-3-variável com 8 células.

Solução:

A 1 é colocada sobre o K-mapa para cada termo de produto na expressão. Cada uma é colocada numa célula que corresponde ao valor de um termo de produto. Por exemplo, para o ABC termo de produto, uma 1 é colocado na célula 111; para o termo do produto $A'B'C'$, um 1 é colocado na célula 000, e assim por diante, até que todos os termos são mapeados. O número de 1s no K-map é igual ao número de termos de produto na expressão padrão SOP. As células que não têm um 1 são as células para o qual a expressão é 0. O exemplo da expressão é mapeado como se mostra na Tabela 2.5

AB/C	0	1
00	1	
01		1
11		1
10		1

Tabela 2.5: K-Map for $ABC + A'B'C' + AB'C + A'BC$

Passos na minimização de expressões de K -maps.

1. Grupo encerrando células adjacentes contendo 1s
2. O objetivo é o de maximizar o tamanho dos grupos e para minimizar o número de grupos
3. Um grupo deve conter 1,2,4,8 ou 16 células
4. Cada célula em um grupo deve estar adjacente a uma ou mais células do mesmo grupo , mas todas as células no grupo não tem que ser adjacentes uns aos outros
5. Sempre incluir o maior número possível de 1s em um grupo de acordo com a primeira regra acima
6. Cada 1 no mapa deve ser incluído em pelo menos um grupo. Os 1s já em um grupo pode ser incluído em um outro grupo , desde que os grupos sobrepostos incluam 1s não comuns
7. Cada grupo de células que contêm 1s cria um termo produto composto de todas as variáveis que ocorrem em apenas uma forma dentro do grupo .

Exemplo de aplicação: A amostra (display) de sete segmentos

O display de sete segmentos usa circuitos lógicos que decodificam um número binário codificado decimal (BCD) e ativa os dígitos adequados no visor. Figura 2.7 mostra os sete segmentos de um número BCD. Cada segmento tem de ser activada pelo seu próprio circuito de decodificação. O circuito detecta a ocorrência de qualquer um dos números na qual o segmento é usado .

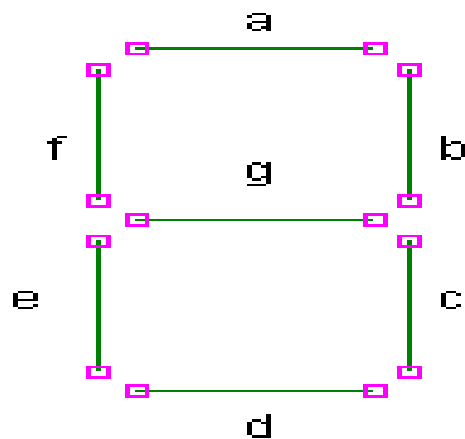


Figura 2.7 amostra (display) de sete segmentos

Os segmentos que são necessários para ser activados para cada dígito (0-9) são mostrados na Tabela 2.6 .

Digit	Segments Activated
0	a, b, c, d, e, f
1	b, c
2	a, b, d, e, g
3	a, b, c, d, g
4	b, c, f, g
5	a, c, d, f, g
6	a, c, d, e, f, g
7	a, b, c
8	a, b, c, d, e, f, g
9	a, b, c, d, f, g

Tabela 2.6: Segmentos para ativação dos dígitos 0-9

Dado que não existem códigos BCD para números de dois dígitos , os seguintes códigos são considerados inválidos (1010, 1011, 1100, 1101, 1110 e 1111) , ou seja, 10 - 15, portanto, essas entradas em uma tabela de verdade são considerados como ""don't care cases"" - casos que não importam.

O circuito lógico requer quatro entradas (A, B, C e D) e sete saídas , uma para cada um dos segmentos no visor (A a G) .

Uma entrada A é o bit menos significativo (LSB), enquanto que D é o bit mais significativo (MSB), consequentemente, as entradas são escritas na forma DCBA em oposição a ABCD. A tabela verdade para o Display de sete segmentos é mostrada na Tabela 2.7.

Decimal Digit	Inputs				Segment Outputs						
	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0						
2	0	0	1	0	1						
3	0	0	1	1	1						
4	0	1	0	0	0						
5	0	1	0	1	1						
6	0	1	1	0	1						
7	0	1	1	0	1						
8	1	0	0	1	1						
9	1	0	0	0	1						
10	1	0	1	0	X						
11	1	0	1	1	X						
12	1	1	0	0	X						
13	1	1	0	1	X						
14	1	1	1	0	X						
15	1	1	1	1	X						

Tabela 2.7: Tabela verdade para Display de sete segmento 'a'

Para cada variável de entrada (dígito decimal), um 1 é colocado se esse segmento é activada para esse dígito decimal, e um 0 é colocado se esse segmento não está activada (não precisa) para esse dígito decimal. Por exemplo, para exibir um 0, os seguintes segmentos são activadas: a, b, c, d, e, f e, por conseguinte, para as variáveis de entrada 0,0,0,0 (que representam decimal 0), um 1 é colocada para segmentos a, b, c, d, e, e f. A 0 é colocado para o segmento g, uma vez que não está ativado para decimal 0.

Conclusão

Essa atividade apresentou a análise dos circuitos lógicos usando regras e leis booleanas e, tabelas verdade e K-maps. Usando estes métodos, o número de portas lógicas para implementar circuitos digitais pode ser minimizada.

Avaliação

1. No circuito na Figura 2.6, substituir portas AND com portas OR e portas OR com portas AND e determinar a expressão booleana para a saída. Além disso, construir uma tabela verdade para o circuito.
2. Desenvolver um circuito de decodificação para um display de sete segmentos, seguindo as instruções abaixo:

- Desenvolver uma tabela verdade para cada número (0-9) para os restantes segmentos do display de sete segmentos
- Determinar expressões lógicas para os segmentos de 'a' a 'g' da tabela verdade
- Determinar o mínimo lógica para segmentos de 'a' a 'g' usando tabelas de verdade para cada segmento
- Determinar se existem quaisquer termos de produtos duplicados, em caso afirmativo, eliminar todos, mas um dos duplicados portas AND da implementação global
- Desenhe um diagrama lógico para a lógica decodificação completa de 7 segmentos através da combinação de todos os circuitos lógicos segmento individual e eliminando todas as portas duplicadas de inversores.

Resumo da Unidade

Esta unidade apresentou o básico da lógica digital , portas lógicas básicas , funções lógica , e como simples circuitos digitais podem ser expressos usando expressões lógicas . Ela também apresentou como expressões lógicas podem ser minimizadas usando leis e regras booleanas e teoremas de Morgan . O uso de tabelas de verdade e K- mapas para analisar e simplificar circuitos lógicos são apresentados. Estas permitem que circuitos para ser implementado usando menos portas lógicas .

Avaliação da Unidade

Verifique a sua compreensão!

Instruções

Resolver e treinar os exercícios proposto ao longo do documento.

LABS:

- TÍTULO DO LAB: Analise do diagrama de transição de estados de um circuito de controle de uma máquina de lavar.
- OS DETALHES DOS EXERCÍCIOS DE LABORATÓRIO / ATIVIDADES PARA O TÍTULO LABORATÓRIO - PARA CADA EXERCÍCIO:
 - OBJECTIVOS DO EXERCÍCIO: Permitir que os alunos exercitem na prática os conhecimento associados a otimização de circuitos logicos e implementar o problema do dia a dia associado á máquinas de estado - No caso o funcionamento de uma máquina de lavar roupas.

- RECURSOS NECESSÁRIOS: Um computador rodando o software Workbench e conexão a internet se necessário.

-TEMPO REQUERIDO: 2Hr

-BREVE DESCRIÇÃO DAS ETAPAS EXERCÍCIO DE LABORATÓRIO / ATIVIDADE E DE LABORATÓRIO: Será oferecido aos alunos o Diagrama de transição de estados de um circuito de controle de uma máquina de lavar conforme a figura 1 que se segue:

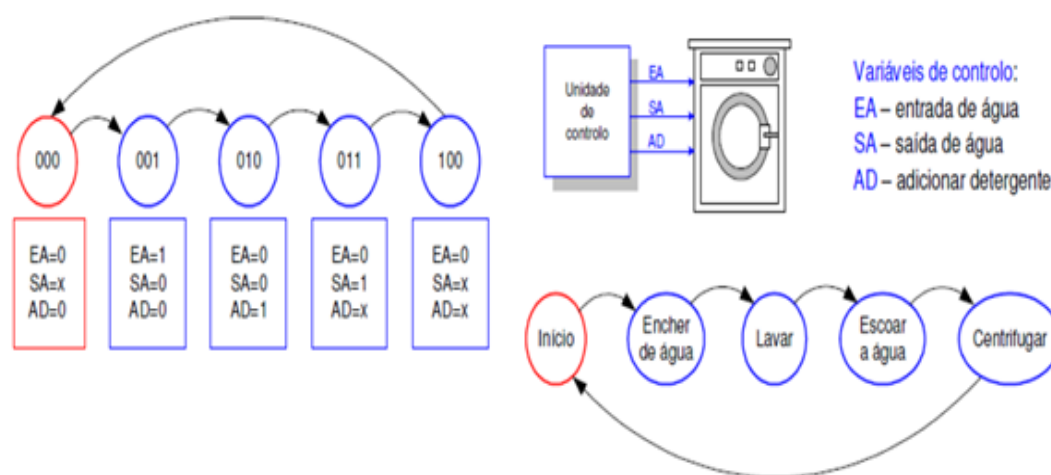


Figura 1 -Diagrama de transição de estados de um circuito de controle de uma máquina de lavar.

Resultados e Requisitos de Apresentação:

1. Representar a respectiva tabela de transição de estado

Instruções: Desenhar as tabelas informando as entradas que são geralmente colocados no lado esquerdo, e separadas das saídas, que estão à direita. As saídas vão representar o próximo estado da máquina. De acordo com as preposições EA, AS e AD que recebem os valores binários equivalentes.

2. Mostrar o circuito lógico resultante, a partir da simplificação da tabela de transição de estados recorrendo ao mapa de Karnaugh

Instruções:

Passo 1- Vamos pegar os resultados da tabela verdade;

Passo2 -Nesta tabela pode-se observar os valores das variáveis "A", "B", "C" e o resultado final("F") da expressão.

Passo 3- Agora que já possuímos as saídas da tabela verdade, colocaremos as mesmas no mapa de Karnaugh

3. Analisar o diagrama de fazer o respectivo comentário sobre a sua implementação.

Instruções: Analisar de acordo com a lógica de Boole e a teorema de Karnaugh cada componente inerente ao Diagrama a ser elaborado na resposta anterior.

- a. POR EXEMPLO. SE O LABORATÓRIO ENVOLVE CONFIGURAÇÃO DE REDE E PINGAR UMA MÁQUINA: Não é necessário
- b. CRITÉRIOS DE APRECIÇÃO: O aluno deve responder as duas perguntas referenciadas em Resultados e requisitos de apresentação:
 - Pergunta 1 e 2 valem 60%
 - Pergunta 3 vale 40%
- c. AS REFERÊNCIAS OU LINKS IMPORTANTES
 1. http://www.inf.pucrs.br/~emoreno/undergraduate/SI/orgarq/class_files/Aula07.pdf
 2. Fregni, E.; Saraiva, A. M. ENGENHARIA DO PROJETO LÓGICO DIGITAL. Ed. Edgard Blücher, 1995.
 3. Wakerly, J. F. DIGITAL DESIGN: PRINCIPLES AND PRACTICES. Prentice-Hall, 3rd ed., 2000.

Unit Readings and Other Resources

As leituras desta unidade encontram-se na course-level section "Readings and Other Resources".

1. THOMAS L.FLOYD. DIGITAL FUNDAMENTALS 10TH EDITION SOLUTION MANUAL
2. Tocci, R. J. SISTEMAS DIGITAIS: PRINCÍPIOS E APLICAÇÕES. LTC, 7a ed., 1998.
3. Fregni, E.; Saraiva, A. M. ENGENHARIA DO PROJETO LÓGICO DIGITAL. Ed. Edgard Blücher, 1995.
4. Wakerly, J. F. DIGITAL DESIGN: PRINCIPLES AND PRACTICES. Prentice-Hall, 3rd ed., 2000.
5. GARCIA, P. A.; MARTINI, J. S. C. Eletrônica Digital – Teoria e Laboratório. 1ª ed. 184 p., ISBN 85-3650-109X.

Unidade 3: Circuitos Digitais

Introdução

Esta unidade apresenta circuitos combinatórios e sequenciais. Circuitos combinatórios (ou circuitos combinatórios ou combinações) são circuitos cujas saídas são definidos exclusivamente por suas entradas. Circuitos combinatórios são formados quando os circuitos simples rede de portas lógicas são combinados para formar circuitos mais complexos, tais como adicionadores e comparadores. Circuitos sequenciais tem memória de tal forma que as saídas variam baseado em dados anteriores, saídas e ciclos de clock. Exemplos de circuitos sequenciais são flip flops, registradores e contadores, que são blocos de construção de computadores digitais.

Objetivo da Unidade

Após a conclusão desta unidade, você deve ser capaz de :

1. Diferenciar entre os circuitos combinatórios e sequenciais.
2. Implementar circuitos combinatórios usando portas lógicas.
3. Implementar circuitos sequenciais utilizando portas lógicas
4. Definir grandezas analógicas
5. Definir grandezas digitais
6. Distinguir as vantagens dos sistemas digitais em relação a sistemas analógicos

Termos-chave

Flip flops: Circuito digital pulsado, capaz de servir como uma memória de um bit. Tipicamente inclui zero, um ou dois sinais de entrada, um sinal de clock, e um sinal de saída, apesar de muitos flip-flops comerciais proverem adicionalmente o complemento do sinal de saída. Alguns flip-flops também incluem um sinal da entrada clear, que limpa a saída atual.

Registradores: Um registrador é formado pela combinação de vários flip-flops de forma que um grupo de bits possa ser armazenado. Por exemplo, um registrador de 8 bits é construído a partir de oito flip-flops. Além de armazenar bits, registradores podem ser usados para deslocar os bits a partir de uma posição para outra dentro do registrador ou para fora (para um outro circuito); portanto, esses dispositivos são conhecidos com registradores de deslocamento.

Contadores: contar eventos representados por transições de níveis ou pulsos. Para contar, o contador tem que “lembrar” do número atual para poder passar para o próximo número da sequência. Portanto, a capacidade de armazenamento é uma importante característica de todos os contadores, sendo que os flip-flops são geralmente usados para implementá-los.

Circuitos: Circuitos eletrônicos podem ser divididos em duas grandes categorias, digitais e analógicos. A eletrônica digital envolve grandezas com valores discretos e a eletrônica analógica envolve grandezas com valores contínuos.

Atividades de aprendizagem

Atividade1 – Circuitos Combinatório

Introdução

Um circuito lógico combinatório ou combinatória é um circuito que produz uma saída com base em apenas variáveis de entrada. Circuitos combinatórios são formadas pela combinação de diferentes portas no circuito; exemplos são adicionadores , codificadores, decodificadores , etc Um circuito combinacional pode ter um número n de entradas e m número de saídas.

Detalhes de atividade

Portas lógicas podem ser combinados para formar circuitos complexos, que são implementados usando as expressões (SOP) soma - de - produto. Uma expressão SOP usa uma porta AND para cada termo do produto e uma porta OR para somar todos os termos de produtos (AND-OR lógica) . Um AND-OR lógica pode ter qualquer número de portas AND , cada um com qualquer número de entradas. Um exemplo é como mostrado na Figura 3.1

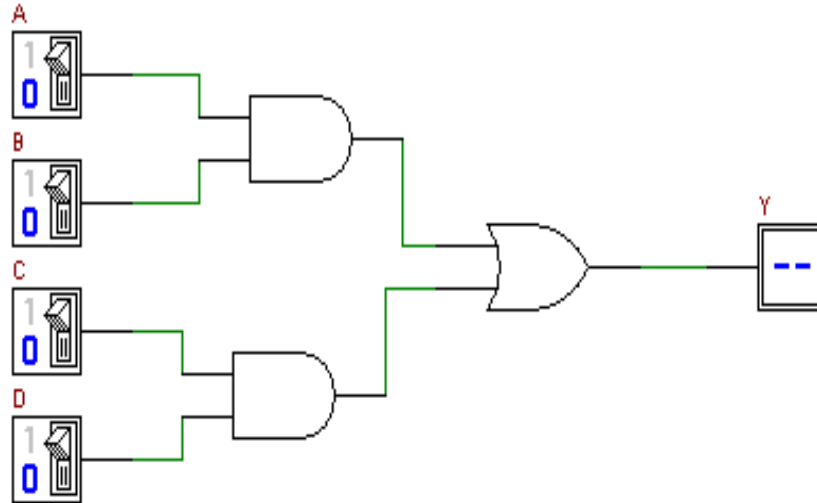


Figura 3.1: Lógica AND-OR

A tabela de verdade para o circuito da Figura 3.1 é mostrada na Tabela 3.1 .

Em um circuito de 4 entradas AND-OR lógico , a saída Y é HIGH (1) somente se :

- Ambas as entradas A e B são HIGH (1) , ou
- C e D são HIGH (1) , ou
- Todas as entradas A , B, C e D são HIGH (1)

A expressão lógica para o circuito é : $Y = AB + CD$. Em qualquer ponto, a saída Y vai mudar, dependendo dos valores de entrada de A, B , C e D.

Inputs				Output		
A	B	C	D	AB	CD	Y
0	0	0	0	0	0	0
0	0	0	1	0	0	0
0	0	1	0	0	0	0
0	0	1	1	0	1	1
0	1	0	0	0	0	0
0	1	0	1	0	0	0
0	1	1	0	0	0	0
0	1	1	1	0	1	1
1	0	0	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	0	0	0
1	0	1	1	0	1	1
1	1	0	0	1	0	1
1	1	0	1	1	0	1
1	1	1	0	1	0	1
1	1	1	1	1	1	1

Tabela 3.1: Tabela verdade para o Circuito da Figura 3.1

Lógica AND-OR– Um Exemplo

Em uma determinada unidade de transformação química, três produtos químicos líquidos diferentes são usados , e cada um é armazenado num tanque separado . Um sensor de nível em cada tanque produz uma HIGH (1) de tensão quando o nível de produto químico no reservatório cai abaixo de um determinado ponto . Design um circuito que controla o nível de produto químico em cada tanque e indica quando o nível de qualquer dos dois tanques cai abaixo do ponto especificado.

Solução

Três tanques se traduz em três entradas , digamos A, B e C. Quaisquer dos dois indicadores se traduz em qualquer dois dos três entradas , isto é, AB , AC, ou BC . Se algum destes (AB, AC ou BC - SOPs) for 1, então o indicador mostrará um 1.

O circuito irá consistir de três , 2 - entrada portas AND para indicar um 1 , quando o nível de qualquer um dos dois tanques há perda (gotas) , OU -ed em conjunto , isto é, a saída será um 1 (HIGH) , se qualquer uma das combinações for HIGH(1) . A expressão booleana para o circuito será : $Y = AB + AC + BC$, e o circuito é tal como mostrado na Figura 3.2

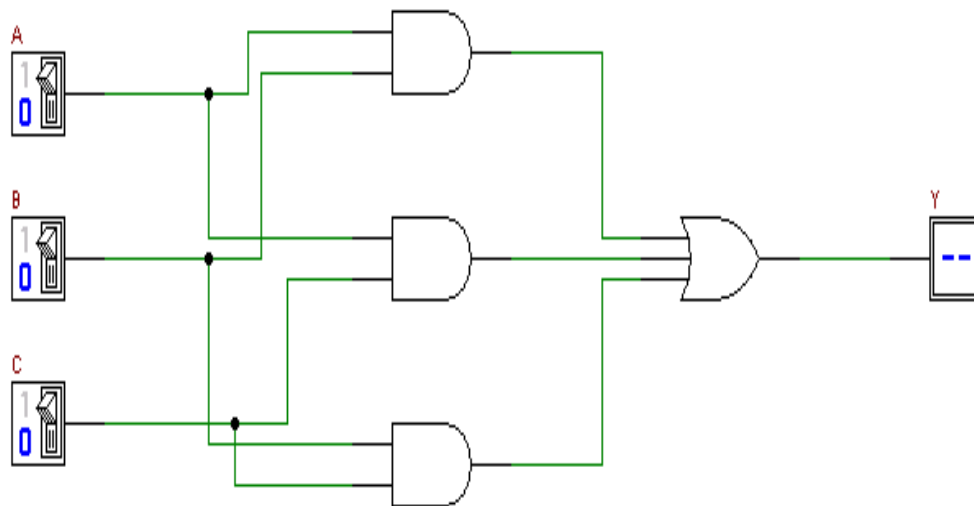


Figura 3.2: Circuito lógico $Y = AB + AC + BC$

AND-OR-Inversor

Quando a saída de um circuito AND-OR é invertida, que resulta em um circuito inversor AND-OR. O circuito lógico está mostrado na Figura 3.3

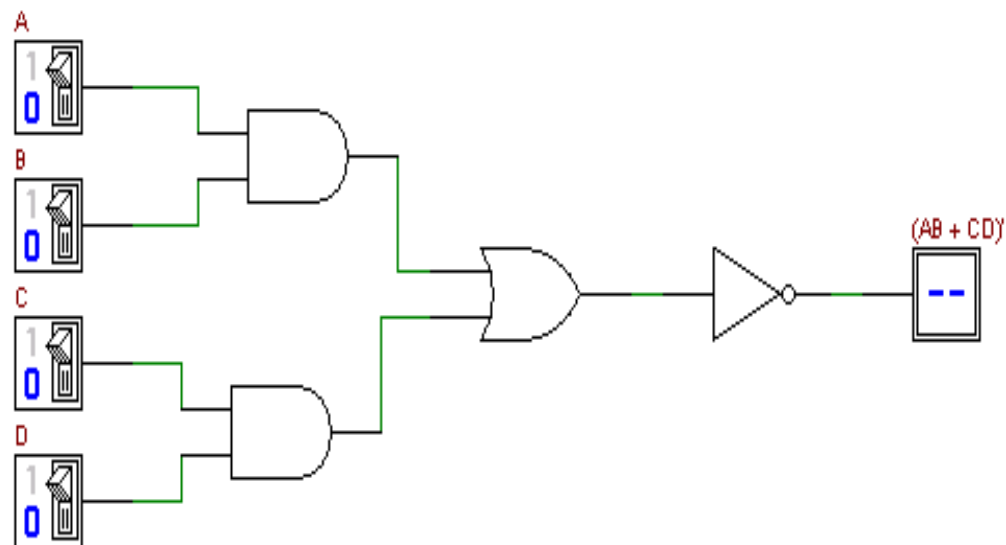


Figura 3.3: Inversor AND-OR Lógica

Em 4 - entrada para um circuito lógico de inversão AND- OR, a saída Y é LOW (0) somente se:

Ambas as entradas A e B são HIGH (1) , ou

Ambas as entradas C e D são HIGH (1) , ou

Todas as entradas A, B, C e D são HIGH (1)

Usando o exemplo da planta química descrita no AND-OR lógico , os sensores são substituídos por um novo modelo que produz uma LOW tensão quando os níveis de químicos caírem. O circuito é modificado de tal modo que diferentes níveis de entrada continua a produzir uma saída de HIGH para activar o indicador quando o nível de qualquer dos dois tanques cair, tal como mostrado na Figura 3.4

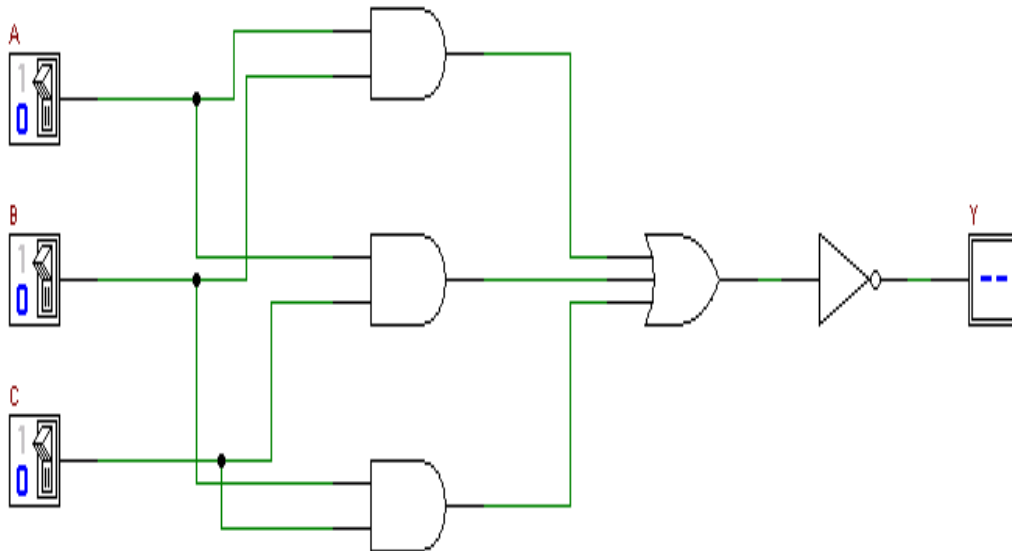


Figura 3.4: Exemplo de Inversor AND-OR Logic Example

Quando o nível cai em qualquer tanque , que produz um nível LOW (0) , por conseguinte, a entrada para a porta AND será baixo (0) , o qual irá produzir uma saída de LOW sobre o porta AND ; em seguida, um LOW na porta OR , e , finalmente, uma elevada (reduzida invertida) na saída final .

Conclusão

Nesta atividade, os conceitos básicos e exemplos de circuitos combinatórios foram apresentados . Em circuitos combinatórios , os valores de saída dependem apenas dos valores das variáveis de entrada . Circuitos combinatórios podem ser desenvolvido a partir de combinação de portas lógicas básicas, tais como AND-OR e da lógica invertida AND- OR.

Avaliação

1. Projete um circuito lógico para implementar a operação especificada na tabela verdade a seguir:

Inputs			Output
A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

2. Desenvolver um circuito com quatro variáveis de entrada que irá produzir uma saída 1 quando qualquer uma das três variáveis de entrada são 1s.

Atividade 2 – Funções de circuitos combinacionais

Introdução

Esta atividade apresenta algumas das funções básicas de circuitos combinatórios que são usados para executar várias operações em dados numéricos em computadores digitais . Estas funções incluem somadores básicas para além de executar , comparadores de comparação, codificadores e decodificadores para funções de codificação e decodificação.

Detalhes de atividade

Adicionador (Adder) básico

Somadores básicos são circuitos lógicos combinatórios comuns e úteis que podem ser construídas usando apenas algumas portas lógicas básicas. somadores básicos adicionar números juntos binários, e pode ser feita a partir de padrão dados pelas portas AND e Ex-OR, permitindo a adição de dois números binários de um único bit , A e B. A adição desses dois dígitos produz uma saída chamado a soma da adição e uma segunda saída chamado de CARRY, carry -out (Cout) de acordo com as regras para a adição binária . Um dos principais usos para a Binary Adder é em circuitos aritméticos e de contagem.

Regras básicas de adição binária

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 0 = 1$$

$$1 + 1 = 10 \text{ (Soma = 0, Carry é 1)}$$

A operação de um somador simples (ou metade) requer duas entradas de dados (A e B) que produzem duas saídas , a soma (S) da equação e um transporte de bit (C), como mostrado na Figura 3.5 .

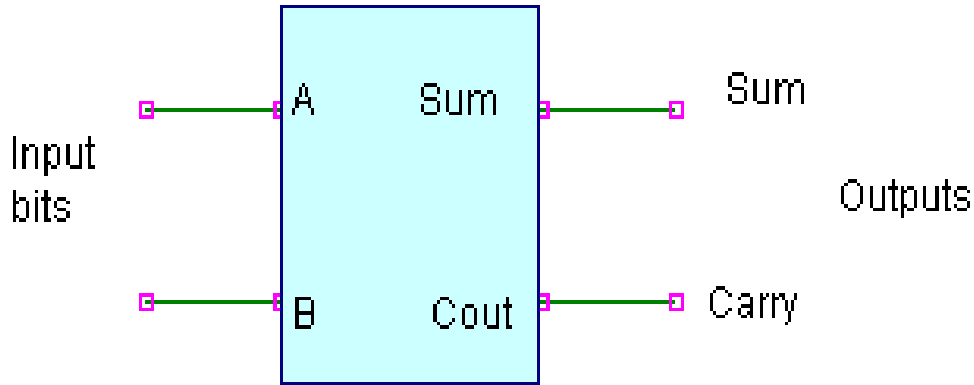


Figura 3.5: Diagrama de bloco de meio somador

A tabela verdade para meio somador é como mostra a Tabela 3.2.

A	B	C_{out}	Sum
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Tabela 3.2 : Tabela Verdade para Half Adder

Expressões para a Soma e Carryout são derivadas da seguinte forma:

Na tabela de verdade :

Cout é um somente quando A e B são 1s : $Cout = AB \oplus$

Soma é 1 somente se A e B não são iguais : $Soma = A \oplus B$

Apartir das expressões , um circuito para o somador parcial, ou meio somador é desenvolvida conforme mostrado na Figura 3.6 .

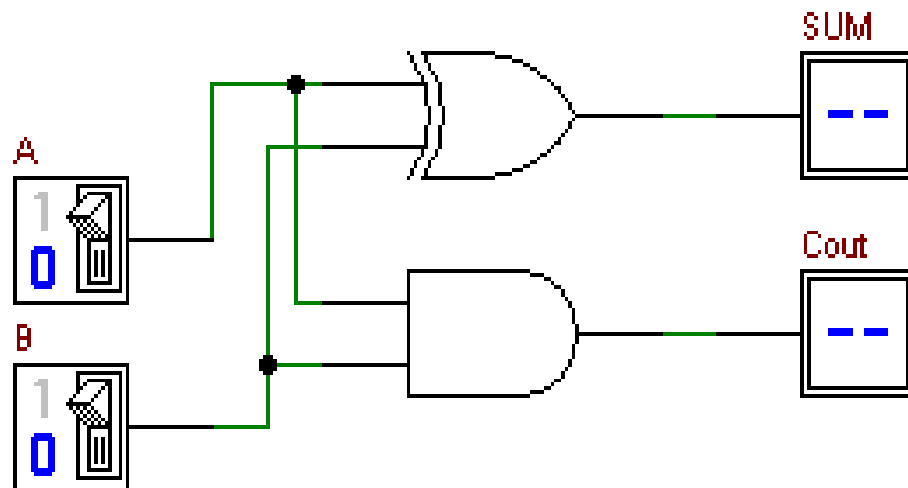


Figura 3.6: Circuito de meio somador

Somador (somador) completo

Um somador completo aceita três entradas A , B e Cin (um carry de entrada) , e gera duas saídas ; uma soma e uma carry de saída , Cout , como mostrado na Figura 3.7 .

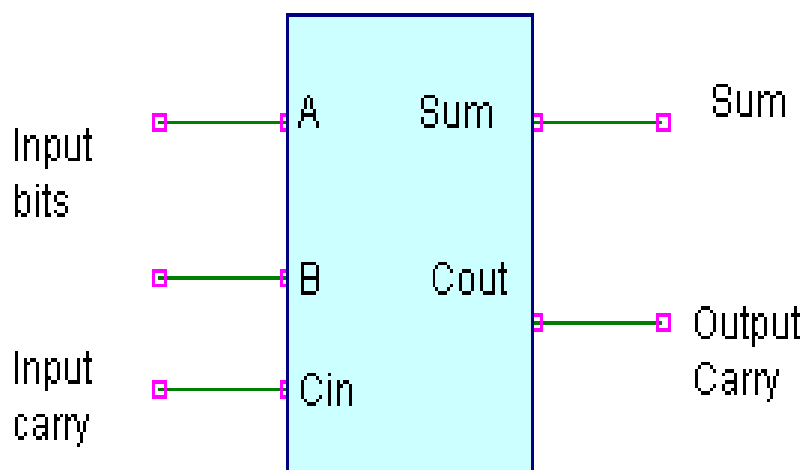


Figure 3.7: Full Adder Block Diagram

A tabela verdade para o somador completo é mostrada na Tabela 3.3

A	B	C_{in}	C_{out}	Sum
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Tabela 3.3 : Tabela Verdade para Adicionador completo

Expressão para o Sum e Cout são derivados da tabela de verdade como segue :

$$\text{Soma} = A'B'C + A'BC' + AB'C' + ABC$$

$$= A'B'C + ABC + A'BC' + AB'C'$$

$$= C(A'B' + AB) + C'(A'B + AB')$$

$$= C(A \oplus B)' + C'(A \oplus B)$$

$$= C \oplus A \oplus B$$

$$= A \oplus B \oplus C$$

$$\text{Carry out} = A'BC + AB'C + ABC' + ABC$$

$$= C(A'B + AB') + AB(C' + C)$$

$$= C(A \oplus B) + AB$$

$$= AB + (A \oplus B)C$$

O circuito lógico para o adicionador completa é mostrada na Figura 3.8 .

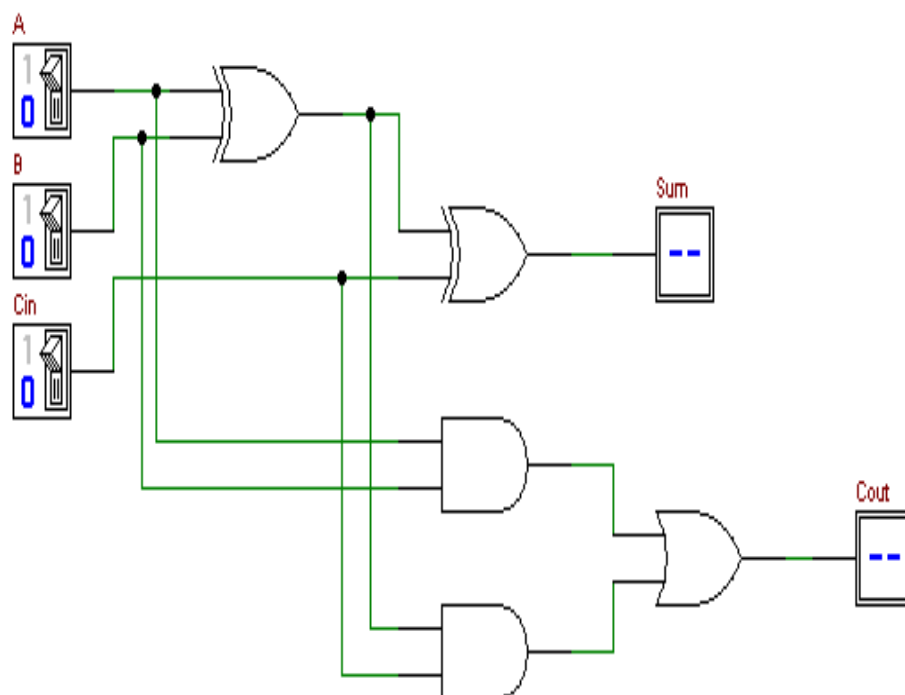


Figura 3.8 : Circuito lógico para o somador completa

Somadores binários paralelos

Um único somador completo só é capaz de adicionar dois 1- números de bits e um carry de entrada. Para adicionar números binários com mais de um bit , full- somadores adicionais são usados . Exemplo , para um número de 2 bits , 2 somadores completos são utilizados , para os números de 4 bits , 4 - somadores completos são utilizados , etc. A saída de transporte de cada adicionador está ligado à entrada de transporte do somador seguinte de ordem mais elevada . Um adicionador paralelo de 2 bits é mostrado na Figura 3.9 .

O formato geral para a adição de dois números de 2 bits é dada como segue:

$$\begin{array}{r} A_2 A_1 \\ + B_2 B_1 \\ \hline \Sigma_3 \Sigma_2 \Sigma_1 \end{array}$$

Onde A2 e A1 representam os bits mais e menos significativos do número binário Um respectivamente, e B2 e B1 representam os bits mais e menos significativos do número binário B , respectivamente.

Comparadores

Comparadores são outros circuitos combinatórios comuns e úteis. Comparadores binários (ou comparadores binários) são feitos de portas AND, NOR e NOT. Comparador compara os números binários e determinar se o valor de entrada A, é maior que, ou menor do que igual ao valor da entrada B.

Existem dois tipos principais de Digital Comparador disponíveis e estes são:

1. O comparador de identidade - um comparador de identidade é um comparador digital que possui apenas um terminal de saída para quando $A = B$, quer "HIGH" $A = B = 1$ ou "LOW" $A = B = 0$
2. Comparador de Magnitude - um comparador Magnitude é um comparador digital, que tem três terminais de saída, uma para cada igualdade, $A = B$, $A > B$ e $A < B$

A finalidade de um comparador digital é para comparar um conjunto de variáveis ou números desconhecidos, por exemplo, A ($A_1, A_2, A_3, \dots, A_n$, etc.) contra a de um valor constante ou desconhecido tal como B ($B_1, B_2, B_3, \dots, B_n$, etc) e produzir uma condição de saída ou a flag consoante o resultado da comparação. Por exemplo, um comparador de grandeza de dois números A e B de 1-bit seria produzir as seguintes três condições de saída, quando em comparação com o outro.

$A > B$, $A = B$, $A < B$

Isto é útil se duas variáveis estão a ser comparados para produzir uma saída quando qualquer uma das três condições são alcançados. Por exemplo, produzir uma saída a partir de um contador, quando um certo número de contagem é atingido. As operações de comparação básicas utilizando portas lógicas são mostrados na Figura 3.10.

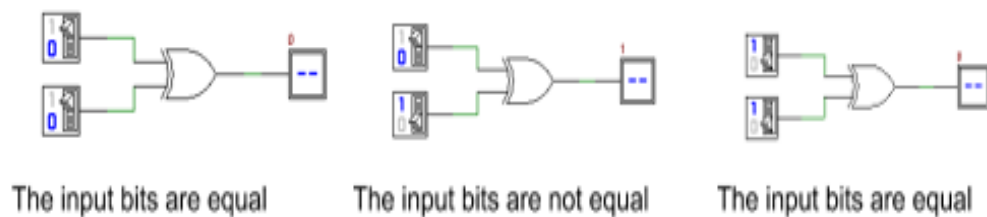


Figura 3.10: Operações básicas de Comparadores

Tabela verdade para (1 bit) de base de comparação é mostrada na Tabela 3.4 .

Inputs		Outputs		
B	A	$A > B$	$A = B$	$A < B$
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

Tabela 3.4: Tabela Verdade para um 1-bit Comparador

Na tabela verdade , as saídas são derivadas da seguinte forma:

$$(A > B) = AB'$$

$$(A = B) = A'B' + AB$$

$$(A < B) = A'B$$

O circuito lógico para o comparador é mostrado na Figura 3.11 .

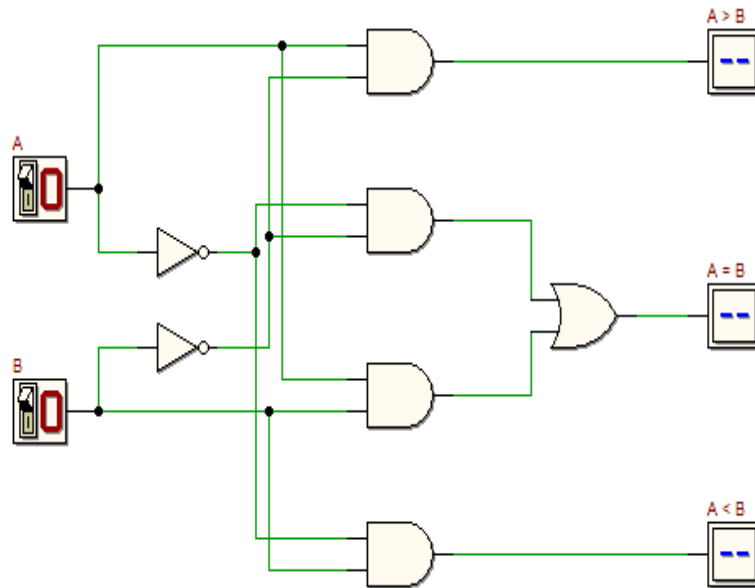


Figure 3.11: Circuito Lógico para um comparador de 1-bit

Para comparar dois números binários , cada um com 2 dois bits , uma porta EX-OR adicional é necessária , como se mostra na Figura 3.12 .

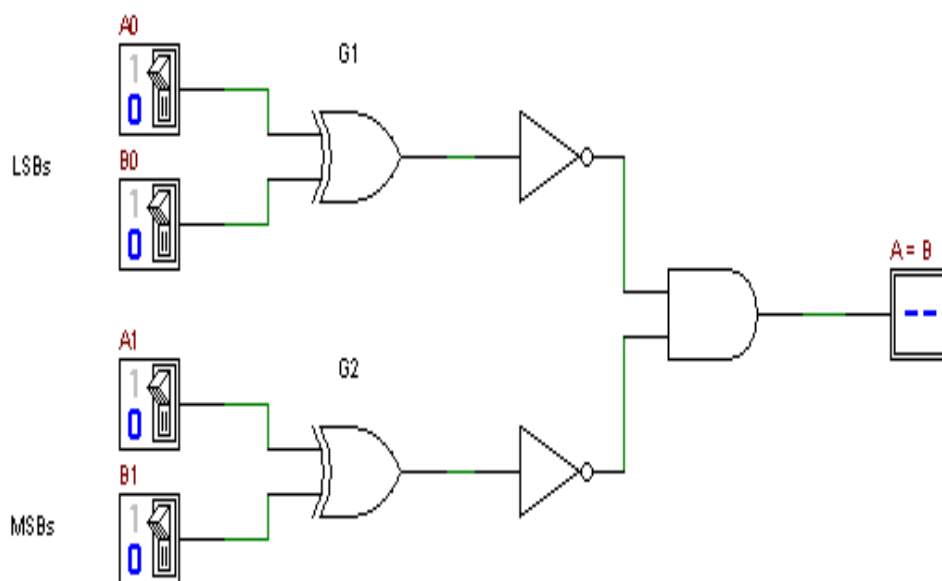


Figura 3.12 : Comparando dois números de 2 bits

Os dois bits menos significativos (LSB) dos dois números são comparados a porta G1, e os bits mais significativos (MSB) são comparados a porta G2. Número Binário A = A1A0 e número binário B = B1B0. Se os dois números são iguais, os seus bits correspondentes são os mesmos, e a saída de cada porta Ex-OR é um 0. Os 0s são invertidos usando o inversor, produzindo 1s. Os 1s são ANDed, produzindo um 1, o que indica a igualdade.

Se os conjuntos correspondentes de bits não são iguais, isto é $A0 \neq B0$, ou $A1 \neq B1$, um 1 em que ocorre pela porta Ex-OR de saída (G1 ou G2). A fim de produzir uma única saída indicando uma igualdade ou desigualdade de dois números, dois inversores e uma porta E são usados. Quando as duas entradas não são iguais, a 1,0 ou 0,1 aparece nas entradas da porta AND, produzindo um 0, a desigualdade indicado.

Conclusão

Nesta actividade, as funções dos circuitos de combinações têm sido apresentadas. Várias portas lógicas podem ser construídos para executar várias funções, incluindo a adição e a comparação dos números binários.

Avaliação

1. Diferenciar entre uma meio somador e um somador completo.
2. Começando com tabelas verdade, derivam as expressões para o somador parcial e somador completo.
3. Extraia a expressão para um circuito que compara dois números binários de 2 bits e determine se os números são iguais, maior do que ou menor do que o outro. Pela expressão, construção de um circuito lógico para o comparador.

Atividade 3 – Circuitos sequenciais

Introdução

Circuitos sequenciais são circuitos combinatórios com algum feedback das saídas. Em um circuito sequencial, o estado da saída depende não apenas sobre os estados atuais, mas dos estados imediatamente anteriores. Circuitos sequenciais têm algum tipo de “memória” inerente construído para eles como eles são capazes de levar em conta o seu estado de entrada anterior, bem como aqueles que realmente presente.

Detalhes de atividades

Circuitos lógicos sequenciais são geralmente denominado como dois dispositivos de estado ou Bistables. Estes podem ter suas saídas definido em um dos dois estados básicos: um nível lógico “1” (SET) ou um nível lógico “0” (RESET), e continuará a ser “fechada” indefinidamente deste estado atual até que seja aplicado algum outro impulso de disparo ou de entrada de sinal, o que fará com que o biestável de mudar o seu estado, mais uma vez.

Bistables pode reter qualquer um destes estados indefinidamente, o que os torna úteis para fins de armazenamento . Circuitos lógicos sequenciais podem ser construídos para produzir tanto flip-flops disparados por borda simples ou circuitos sequenciais mais complexos, como registros de armazenamento , registradores de deslocamento , dispositivos de memória ou contadores .

Existem dois tipos de Bistables

1. Latches
2. Flip flops

Latches (Fechos) and flip-flops diferem na maneira em que eles mudam de um estado para outro.

Latches

Latches são um tipo de dispositivos bistable (biestáveis) que podem estar em qualquer um dos dois estados: SET ou RESET. Uma active-HIGH entrada S - R Latches é formado por duas portas de acoplamento cruzado NOR , tal como mostrado na Figura 3.13 .

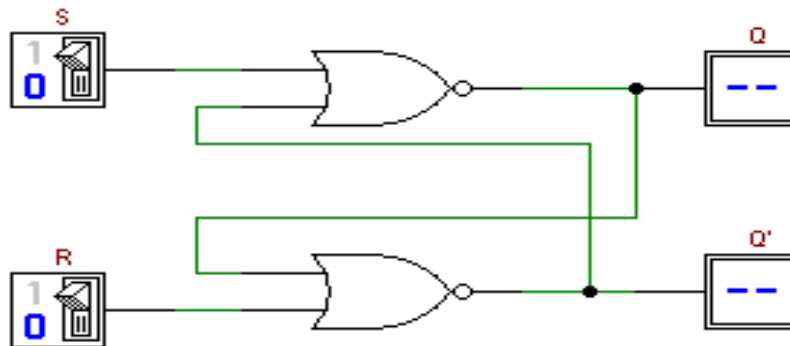


Figura 3.13: Um active-HIGH de fecho S-R

Uma entrada S-R para activa LOW, fecho é formado com duas portas NAND de acoplamento cruzado , como mostrado na Figura 3.14 .

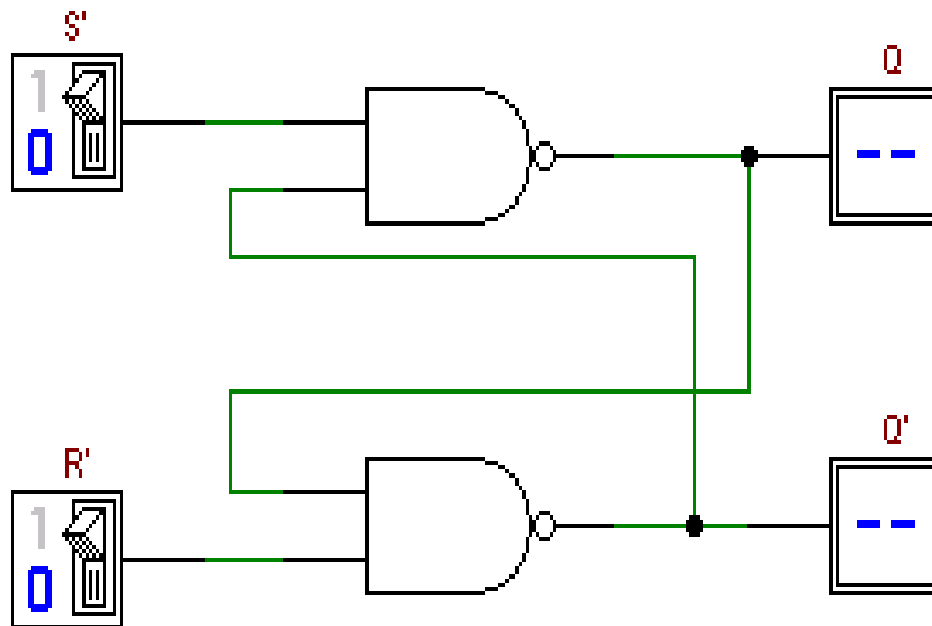


Figura 3.14: Figura 3.13: Um active-LOW com entradas Latch S-R

A saída de cada uma das portas está ligado a uma entrada da porta oposta . O circuito produz o feedback regenerativo - característica de todos os multivibradores .

O latch (trinco) $S' - R'$ (com OR negativo ou equivalentes utilizados para as portas NAND) é mostrado na Figura 3.15.

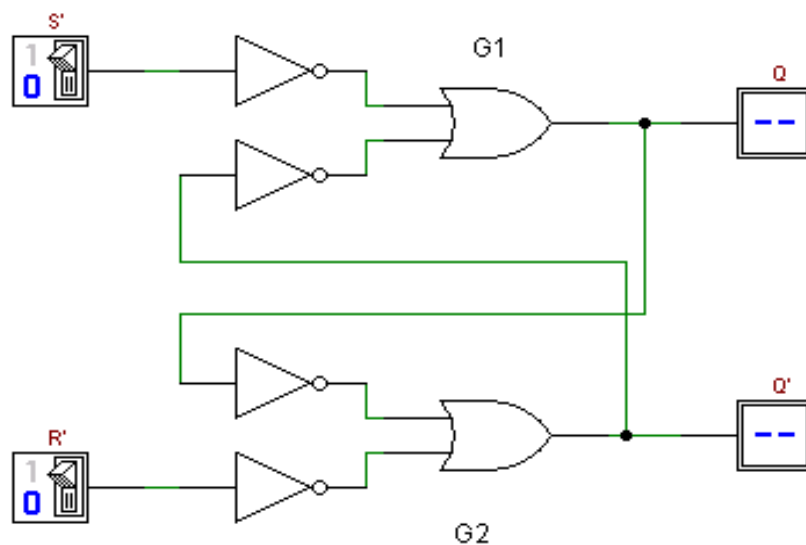


Figure 3:15 $S' - R'$ Latch with negative Ors

Premissas:

- As entradas e a saída Q são HIGH
- Q está ligado a entrada G2 , e quando R 'input a HIGH, a saída do G2 (Q ') é LOW; que é a entrada para G1 , garantindo que a sua saída (Q) é HIGH
- Quando Q é HIGH, a trava(Latch) está no estado SET
- Quando entrada de R ' é LOW e S ' é HIGH, a saída do G2 é HIGHé acoplado de volta à entrada de um dos símbolos G1 , uma vez que S < Q é HIGH, a saída do G1 é LOW
- Quando a saída Q é LOW, a trava está no estado de RESET, e a trava permanece lá até que um LOW é aplicado a entrada do S '

As saídas de um trava são sempre complemento um do outro ; quando Q = HIGH, Q ' = LOW e vice- versa. Uma condição ocorre quando inválido LOWs são aplicadas a ambos os lados S ' e R ' ao mesmo tempo . Enquanto os níveis LOW são realizadas simultaneamente nas entradas , tanto saídas Q " Q e são forçados HIGH , violando a operação complementar básica da saída.

O trinco (trav) S ' - R ' tem os seguintes modos , como mostrado na Tabela 3.5 . Estes são SET , RESET, nenhuma mudança e Estado inválido.

Inputs	Outputs	Comentarios
S' R'	Q Q'	
1 1	NC NC	Sem mudança
0 1	1 0	Latch SET
1 0	0 1	Latch RESET
0 0	1 1	Condição Invalida

Tabla 3.5: S'-R' Modos de Trava (Latch)

Símbolo lógico para as travas S- R são mostrados na Figura 3.16 .

Exemplo trava (Latch)

Se as formas de onda a S' - R' são aplicados às entradas da trava (como mostrado na Figura 3.17) , determinar a forma de onda que irá ser observado na saída Q . Suponha que Q é inicialmente LOW . A forma de onda resultante é mostrada em vermelho na Figura 3.17.

Utilizando a tabela verdade de trava (latch) para se obter o Q para a entradas de dado S' e R' . Inicialmente $Q = 0$; Para $S'R'$: 11 = nenhuma mudança ; 10 = Reset; 01 = Set. A saída Q é mostrada na Tabela 3.6

S'	R'	Q
0	1	1
1	1	1
1	0	0
0	1	1
1	1	1
1	0	0
1	1	0
1	0	0
1	1	0
0	1	1
1	1	1
0	1	1
1	1	1

Tabela 3.6: Saídas Q

A Trava Gated S -R

O fechado S -R exige trava uma entrada de habilitação (EN), o S e R insere o estado que a trava vai quando um alto nível é aplicado à entrada EN . A trava não vai mudar até que PT é HIGH, mas desde que ele continua a ser elevado , a saída é controlado pelo estado das entradas S e R . Estado inválido ocorre quando ambos os lados S e R são simultaneamente HIGH (em oposição ao normal, S - R em que o trinco estado inválido ocorre quando as duas entradas S e R são LOWs, ao mesmo tempo). O diagrama lógico e o símbolo para o fechado S - R trinco são mostrados na Figura 3.18 .

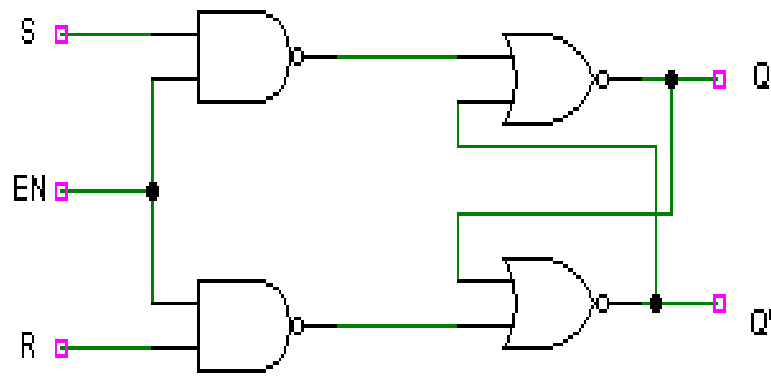


Figura 3.18 : Gated S -R Trava Diagrama Lógico (esquerda) e Símbolo (à direita)

Exemplo

Determinar a forma de onda de saída Q , se as entradas mostradas são aplicadas a trava S - R que é inicialmente RESET ($Q = 0$), como se mostra a Figura 3.19.

Usando tabela verdade para obter o valor de Q dada S , R e EN entradas tal como mostrado na Tabela 3.7. A qualquer hora S é HIGH e R é LOW, um nível AL HIGH TO na EN define a trava ($Q = 1$). A qualquer hora S é LOW e R é HIGH, um nível HIGH na EN redefine a trava ($Q = 0$).

S	R	Q
1	1	Invalido
0	1	Reset (0)
1	0	Set (1)
0	0	Sem mudança

S	R	EN	Q
1	0	1	1
1	0	0	1
1	0	0	1
0	1	0	1
0	1	0	1
0	1	1	0
0	1	0	0
1	0	0	0
1	0	0	0
1	0	1	1
1	0	1	1
0	1	1	0
0	1	1	0
1	0	1	1

Tabela 3.7: Gated S-R Latch: Q output

Flip Flops

Flip flops são dispositivos biestáveis síncronos , nesse estado as mudanças de saída única em um ponto especificado em um relógio de entrada de disparo. Um flip-flop disparado por borda muda de estado , quer a :

- Pulso de relógio (edge) positivo (rising edge) ou
- Pulso de relógio (edge) negativo (falling edge) do pulso de clock
- O flip flop é sensível às suas entradas apenas com esta transição do clock.

Existem três tipos de flip flops , ou seja: S -R , D e J -K .

Edge-triggered S-R Flip Flop

O flip flop é síncrono , porque os dados sobre suas entradas são transferidos para a saída do flip flop, apenas na borda de disparo do pulso de clock (triggering edge of the clock pulse) . Quando $S = 1$ e $R = 0$, $Q = 1$ na extremidade de disparo do impulso de relógio - SET . Quando $S = 0$ e $R = 1$, $Q = 0$ na triggering edge do impulso de relógio - RESET. Quando $S = R = 0$, a saída não muda. Quando $S = R = 1$, a condição inválida, mesma operação tem a trava S -R gated. O flip flop não pode alterar o estado , exceto na triggering edge de um pulso de clock . A operação é como se mostra na Figura 3.20 .

Diagrama de Esquerda: $S = 1$, $R = 0$, define flip flop na borda do relógio positivo. Se já definido, permanece SET.

diagrama do meio : $S = 0$, $R = 1$, RESETS flip flop na borda do relógio positivo. Se já RESET, ele permanece RESET.

Diagrama direita: $S = 0$, $R = 0$, flip flop não muda. Se SET, permanece SET ; Se RESET, ele permanece RESET.

A tabela verdade para o flip-flop edge-triggered é mostrada na Tabela 3.8.

Tabela 3.8: Tabela Verdade Flip Flop para Edge-Triggered S-R

Inputs			Outputs		Comentário
S	R	CLK	Q	Q'	
0	0	X	Q0	Q'0	Sem mudança
0	1	↑	0	1	RESET
1	0	↑	1	0	SET
1	1	↑	?	?	Invalido

↑ = transição do Clock LOW to HIGH

X = irrelevante

Q0 = nível de saída antes da transição do relógio

Exemplo

Na Figura 3.21, determine as saídas de forma de onda Q e Q' de um flip flop edge-triggered para as entradas S, R e CLOCK. Suponha que o FF é inicialmente RESET.

Determinando as saídas (outputs) do Q e Q'

No pulso de clock 1, $S = 0$, $R = 0$, Q não faz mudança ($Q = 0$)

No pulso de clock 2, $S = 0$, $R = 1$, Q is RESET ($Q = 0$)

No pulso de clock 3, $S = 1$, $R = 0$, Q is SET ($Q = 1$)

No pulso de clock 4, $S = 0$, $R = 1$, Q = RESET ($Q = 0$)

No pulso de clock 5, $S = 1$, $R = 0$, Q = SET ($Q = 1$)

No pulso de clock 6, $S = 1$, $R = 0$, Q = SET ($Q = 1$)

J-K Flip Flops

Comportamento semelhante ao flip flops R- S , mas lida adequadamente com o caso em que ambas as entradas R e S são 1. O flip-flop irá escolher arbitrariamente um dos possíveis estados de saída R- S . A trava principal (no lado da entrada) só pode mudar de estado uma vez, enquanto o relógio é HIGH.

D Flip Flops

Aplicações de circuitos sequenciais

Flip-flops pode ser utilizado para realizar operações de contagem . Existem duas categorias de contadores:

Contadores assíncronos

Eventos assíncronos são eventos que não têm uma relação de tempo fixo uns com os outros , isto é os eventos não ocorrem ao mesmo tempo . Em um flip flop assíncrono, o primeiro flip flop é cronometrado pelo pulso de clock externo e , em seguida, cada um flip flop sucessivo é cronometrado pela saída do flip flop anterior.

Contadores síncronos

Em um contador síncrono , o clock de entrada é ligado a todos os flip-flops de modo que eles são temporizados simultaneamente .

2 - Operação Bit Asynchronous com Contador Binário usando J -K Flip Flop

A linha do relógio - clock line (CLK) está ligado à entrada de clock de apenas o primeiro flip flop , ff0 . O segundo flip flop , FF1 , é desencadeada pela saída Q'0 de ff0 . Ff0 muda de estado na borda positiva contínua de cada pulso de clock . FF1 muda de estado somente quando acionada por uma transição positiva contínua da saída Q'0 de ff0 .

Diagrama de tempo

Figura 3.23 mostra o diagrama temporização para um flip flop quando 4 pulsos de clock são aplicados a ff0 e a saída Q de cada flip flop é observado. Ambos os flip-flops são conectados para operação de alternância (J = K = 1) , Q é inicialmente RESET (0) .

Na borda (edge) positiva contínua da CLK 1 (pulso CLOCK 1) , Q0 = HIGH, Q'0 = LOW

- Q'0 sendo LOW , nenhum efeito sobre FF1 (uma transição positiva contínua deve ocorrer para acionar o flip-flop)
- Na borda positiva contínua da CLK 2, Q0 = LOW, Q'0 = HIGH
- Q'0 sendo HIGH desencadeia FF1 , causando Q1 para ir HIGH
- Na borda positiva contínua da CLK 3, Q0 = ALTO, Q'0 = LOW
- Q'0 ser LOW , nenhum efeito sobre FF1 , Q1 permanece elevado
- Na borda positiva contínua da CLK 4 , Q0 = LOW, Q'0 = HIGH
- Q'0 sendo HIGH desencadeia FF1 , causando Q1 para ir LOW

Se Q0 representa o bit menos significativo (LSB) e Q1 representa o bit mais significativo (MSB) , a sequência de estados de contador é na verdade uma sequência de números binários

Pulse do Clock	Q1	Q0	
Initially	0	0	→ binário 0
1		0 1	→ binário 1
2		1 0	→ binário 2
3		1 1	→ binário 3
4(recycles)	0	0	→ binário 0

Recycle significa transição de um contador a partir do seu estado final de volta para seu estado original

Conclusão

Esta actividade introduziu circuitos sequenciais , que são aqueles circuitos cujas saídas dependem não só os estados atuais, mas também sobre os estados anteriores. Circuitos sequenciais pode reter quer definir ou redefinir estados indefinidamente , uma propriedade que os torna úteis para fins de armazenamento .

Avaliação

1. Diferenciar entre os tipos de flip flops introduzido nesta atividade.
2. Qual é a principal diferença entre uma trava (latch) e um flip flop ?
3. Descrever a função de um Clock em um flip flop edge-triggered

Avaliação da Unidade

Verifique a sua compreensão!

Unidade de leitura e outras fontes

1. The readings in this unit are to be found at the course-level section "Readings and Other Resources".
2. [1http://www.sr.ifes.edu.br/~secchin/Eletronicadigital/ELETRONICA%20DIGITAL%20-%20CONCEITOS.PDF](http://www.sr.ifes.edu.br/~secchin/Eletronicadigital/ELETRONICA%20DIGITAL%20-%20CONCEITOS.PDF)
3. Fregni, E.; Saraiva, A. M. ENGENHARIA DO PROJETO LÓGICO DIGITAL. Ed. Edgard Blücher, 1995.
4. Wakerly, J. F. DIGITAL DESIGN: PRINCIPLES AND PRACTICES. Prentice-Hall, 3rd ed., 2000.
5. GARCIA, P. A.; MARTINI, J. S. C. Eletrônica Digital – Teoria e Laboratório. 1ª ed. 184 p., ISBN 85-3650-109X.

Unidade 4: Lógica CMOS /TTL, Dispositivos Lógicos Programáveis e Microprocessadores

Introdução à unidade

Esta unidade serve para consolidar as demais unidades anteriores, onde o (a) estudante passa a experimentar outras competências a nível de Eletrônica Digital, permitindo-lhes desenhar, criar, e analisar circuitos lógicos combinacionais, digitais e analógicos desde das simples funções usando operações booleanas, flip-flop a simulação de circuitos de processadores e outras mais máquinas de estado lógico real.

1. Lógica CMOS
2. Lógica TTL
3. Dispositivos Lógicos Programáveis
4. Microprocessador / microcontrolador interface

Objetivos da unidade

No final desta unidade deve ser capaz de:

1. Diferenciar de forma clara e precisa um circuito CMOS e o circuito da família TTL;
2. Entender e programar os dispositivos lógicos;
3. Aplicar em situação prática os conhecimentos da lógica digital para resolver problemas que assim o exigem.

Termos-chave

CMOS: é uma sigla para complementary metal-oxide-semiconductor, ou seja, semicondutor de metal-óxido complementar. É um tipo de tecnologia empregue na fabricação de circuitos integrados, englobando elementos de lógica digital (portas lógicas, flip-flops, contadores, decodificadores, etc.), microprocessadores, microcontroladores, memórias RAM, etc

TTL: A Lógica Transistor-Transistor (Transistor-Transistor Logic ou simplesmente TTL) é uma classe de circuitos digitais construídos de transistores de junção bipolar (BJT), e resistores. É chamada lógica transistor-transistor porque ocorrem as funções porta lógica e de amplificação pelos transistores (em contraste com a RTL e a DTL). Isso é notável por ser uma família difundida de circuitos integrados (CI) usada por muitas aplicações como computadores, controle industrial, eletrônica de consumo, sintetizadores etc. Por causa do grande uso desta família lógica, sinais de entrada e saída de equipamentos eletrônicos pode ser chamada entrada ou saída "TTL", significativamente compatível com os níveis de tensão usados.

Atividades de aprendizagem

Atividade 1 - Revisão das portas lógicas

Introdução

Será discutidas as revisões sobre algumas portas lógicas

Detalhes da atividade

Na teoria anterior, vimos o uso que poderia ser feito das memórias ROM, para substituir uma combinação de circuito formado geralmente com portas lógicas NAND, NOR, etc.

Esta evolução tecnológica para circuitos programáveis já identificadas durante o estudo de multiplexers, levou fabricantes de IC a realizar outros dispositivos lógicos programáveis conhecidos sob a designação de PLA (Programmable Logic Array).

O PLA e os multiplexadores, desmultiplexadores e memórias microeletrônicos são resultado das recentes tecnologias de integração, que também levou à concepção e para alcançar circuitos altamente complexos, tais como microprocessadores e seus circuitos associados.

Esta mudança para o alto nível de circuitos de integração também posou nova problemas de montagem de circuitos integrados entre eles e sua interface que é o conjunto princípios e técnicas para conectar vários sistemas electrónicos entre si. Nesta teoria, vamos dar uma visão geral desses passeios recentes, bem como todos os problemas relacionados com ela.

1. REDES lógicos programáveis

1. O Circuito Integrado Complexo

O nível de integração dos circuitos continua a aumentar e que é reconhecido as seguintes categorias de circuitos integrados:

- SSI (Short Scale Integration): 1-10 transistores por circuito integrado.
- MSI (Medium Scale Integration): 10 a algumas centenas de transistores.
- LSI (Large Scale Integration): algumas centenas a 10.000 transistores.
- VLSI (Very Large Scale Integration): mais de 10.000 transistores.

A evolução de circuitos integrados tem sido tal que o custo por transistor caiu integrado em Nos últimos vinte anos um milionésimo do original.

É agora possível se concentrar em um único circuito integrado uma variedade de funções lógicas previamente realizada por vários circuitos integrados. Por exemplo, pense calculadoras de mesa: no final dos anos sessenta, começamos a construir com dezenas de circuitos SSI e MSI, hoje, um único circuito Integrado LSI realiza todas as operações necessárias.

Isso ocorre porque essas calculadoras pode ser transmitido para dezenas de milhares cópias parecia mais vantajosa para projetar e produzir um único circuito recolha integrado todas as funções da calculadora.

Normalmente, as compras fabricante ou circuitos integrados necessários, mecânicos, acessórios elétricos, monitores e executar a montagem final destes diferentes elementos para construir estas calculadoras.

O mesmo procedimento é geralmente seguido para a produção de relógios digitais. Para a produção de pequenas séries, o fabricante pode usar outros métodos, particulares componentes uso padrão.

O fator determinante é a quantidade de um produto que será vendido no mercado. Em geral, quando a quantidade é grande o suficiente, o fabricante deve fazer uma circuitos apropriados (ou mais) por um fabricante de circuitos integrados.

Estes circuitos integrados são chamados CUSTOM (cliente), como eles são desenvolvidos sob demanda de um cliente específico.

O primeiro microprocessador foi criado dessa maneira.

Para a produção de pequenas séries, a solução mais econômica é usar componentes padrão disponíveis no mercado. Em alguns casos, existem várias soluções para cumprir uma função. Por exemplo, pode-se conceber um tanto rede combinatória ou a utilização de memória ROM ou multiplexadores, como foi mencionado nas teorias anteriores.

Geralmente, é preferível utilizar integrada em circuitos mais complexos número limitado, em vez de uma grande quantidade de circuitos integrados menos complexas. De facto, o custo de um circuito complexo (por exemplo, LSI) é apenas ligeiramente mais elevado de um circuito simples (SSI).

Deve notar-se, além disso, que LSI pode ser significativamente mais caro do que um passeio SSI na primeira fase de produção deste circuito porque o custo está directamente relacionado com a quantidade produzida. Como mostrado na Figura 1, o custo diminui muito rapidamente quando a produção aumenta.

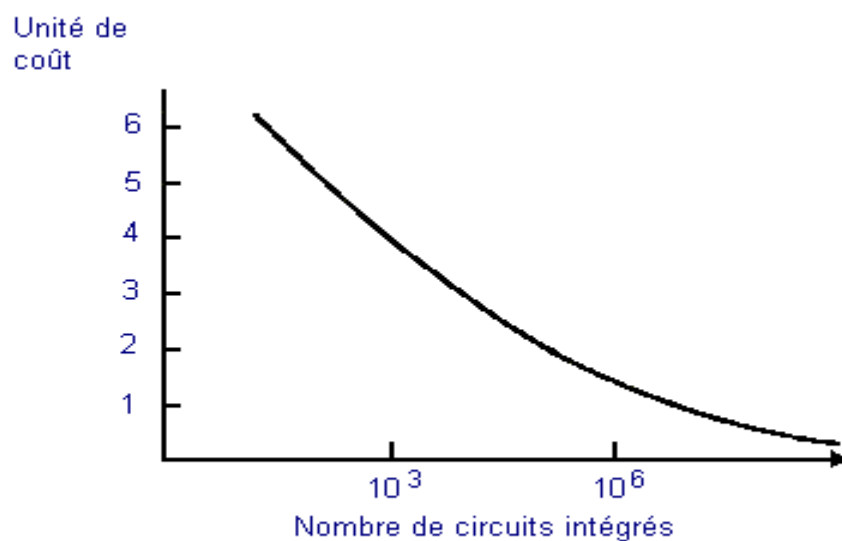


Fig. 1. - Avec l'accroissement de la production le coût d'un circuit intégré diminue rapidement.

Os circuitos integrados complexos têm, assim, várias vantagens; eles podem

substituir vários ICs menos complexos, eles reduzem a o tamanho da placa de circuito impresso, a fim de facilitar as operações de montagem e finalmente reduzir o custo.

Nós também podemos observar que o custo total de um sistema de micro-eletrônica, o preço de circuitos integrados é de cerca de 10% da quantidade total, sendo os restantes 90% é para distribuir entre as seguintes funções:

- PCB,
- Conectores,
- Inserir e circuitos integrados de solda,
- Liaisons
- Alimentação,
- Chassis,
- Condensadores de desacoplamento,
- Teste do sistema

Para este custo de produção acrescido dos custos relacionados com o estudo do sistema eletrônico, o armazenamento de produtos acabados e componentes do sistema, administração, etc . Foi calculado que a soma de todos os custos no caso de um sistema digital significa, é igual a cerca de vinte vezes o custo dos circuitos integrados tal sistema. Por exemplo, se o preço do componente é um euro, o custo total será de vinte euros.

Assim, o custo total de um sistema é o número de circuitos integrados até mesmo se não é diretamente proporcional à mesma.

No gráfico da Figura 2 mostra um sistema que consiste de 200 circuitos integrados custa 2 unidades e 800 que requerem quantidades de circuitos integrados para as 4 unidades.

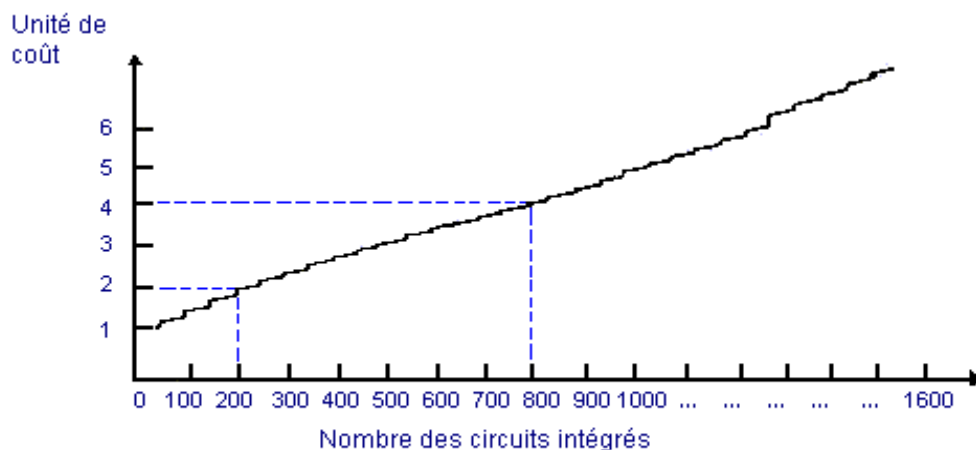


Fig. 2. - Le coût d'un système numérique augmente avec le nombre de circuits intégrés.

O número de circuitos integrados é multiplicado por 4, enquanto que o custo do sistema dual somente.

Agora, se os dois sistemas foram integrados em um único circuito, os custos globais seria aproximadamente equivalentes desde que ambos os circuitos integrados retornassem praticamente ao mesmo preço.

Estes conceitos são bem conhecidos dos produtores de circuitos integrados e seus clientes. No entanto, há um inconveniente em que os circuitos integrados complexos são altamente especializados e diversificados. Por conseguinte, eles são geralmente produzidos em menor quantidade do que os passeios padrão.

Sob a pressão de estes problemas, procuramos projetar circuitos em alto nível de integração, mas para satisfazer uma grande variedade de funções. Isto levou a desenho ou PLA Lógicos Programáveis Networks.

2. REDES lógico programável (PLA)

O PLA foram concebidos na premissa de que qualquer função lógica pode ser escrita como uma soma de mintermos (canônica). Considere, por exemplo, o

função: $F = \bar{a}bd + ab\bar{c}\bar{d} + a\bar{b}cd$.

Esta é a soma de três termos completos: $\bar{a}bd$, $ab\bar{c}\bar{d}$ e $a\bar{b}cd$.

O PLA pode gerar uma série de termos completos de n variáveis para somar estes termos completos. A figura 3 mostra a estrutura básica de um PLA.

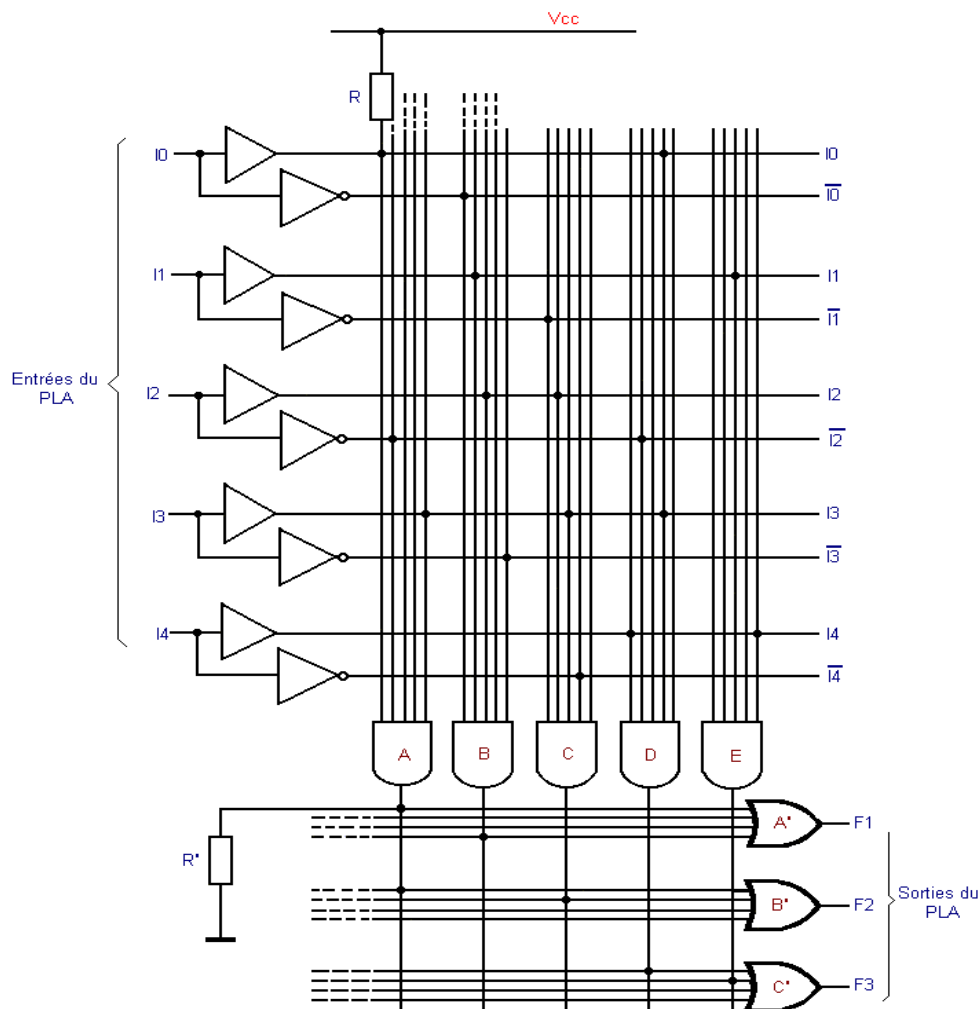


Fig. 3. - Structure d'un PLA.

Cada porta (A, B, C, D, E) de cinco entradas podem gerar um mintermo de cinco Variáveis de entrada (I0, I1, I2, I3, I4).

Cada porta OU (A', B', C') com quatro entradas permite que a soma de mintermo necessária para a obtenção de uma função lógica definida.

O circuito está disposto em forma de matriz, com as ligações horizontais e verticais. Na parte superior, as linhas horizontais representam a entradas I0, I1, I2, I3 e I4 de PLA e as linhas verticais correspondem às entradas de portas AND.

Inicialmente, as linhas horizontais e verticais cruzam sem contacto entre os mesmos. A programação mais tarde será a montar uma linha horizontal com uma linha de vertical num ponto de junção simbolizado na Figura 3 por um ponto.

O estado lógico da saída de uma porta e corresponde ao valor de uma mintermo. Bastará, durante a programação, para reunir as saídas de portas AND que se quer às entradas das portas OR para realizar a soma lógica destes termos completos.

No exemplo da Figura 3, "criada" e três redes combinatórias suas saídas;

sendo as respectivas saídas três F1, F2 e F3.

Sendo o circuito de saída F1 é formado com a porta (A') e com a portas AND A e B; a cuja saída F2 é formado com a portões B', A e C, e, finalmente, uma cuja saída é F3 formado com a portões C', D e E.

A figura 4 mostra o primeiro destes três circuitos combinatórios.

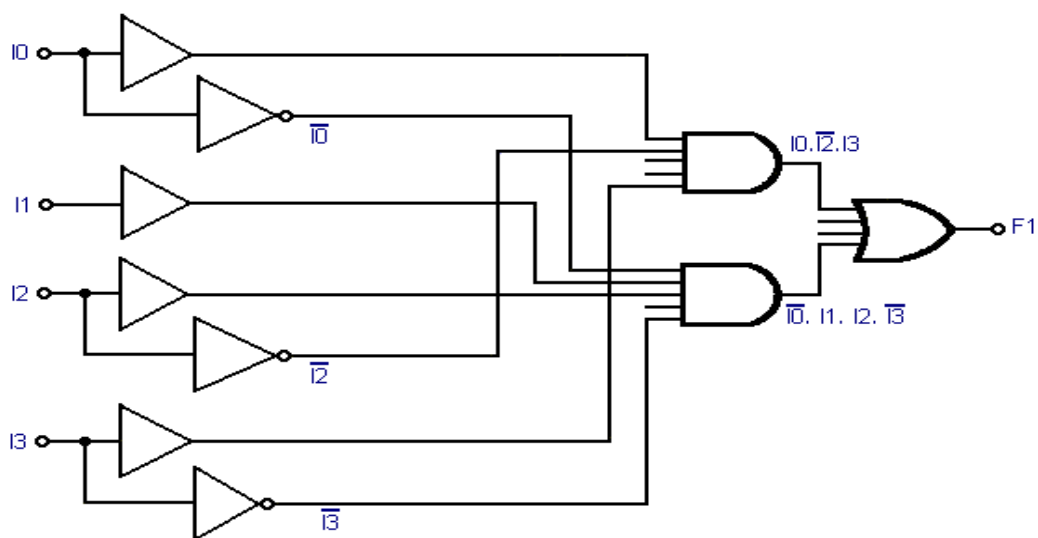


Fig. 4. - Circuito combinatoire extrait du PLA de la figure 3 ayant pour sortie F1.

A F1 função lógica está escrito:

$$F1 = I0.\overline{I2}.I3 + \overline{I0}.I1.I2.\overline{I3}$$

Em geral, a programação de um PLA é feita pelo fabricante, utilizando dados fornecidos pelo cliente. Isto pode, por exemplo, proporcionar uma mesa de operações do problema a resolver.

Nós vamos olhar para um exemplo simples na tabela 5.

ENTREES			SORTIES	
I0	I1	I2	F1	F2
L	H	L	L	H
L	H	H	L	L
H	L	H	H	L
H	H	L	H	H
H	H	H	H	L

Un minterme → (L H L) (2^{ème} ligne)

Fig. 5. - Table de fonctionnement relative au problème à traiter.

É necessário para constituir cinco mintermos, e, por conseguinte, pelo menos, cinco portões três entradas (existem três variáveis). Ele também leva duas portas OR uma vez que existem duas funções (F1 e F2) geram. O PLA programado para responder ao problema é dada na Figura 6.

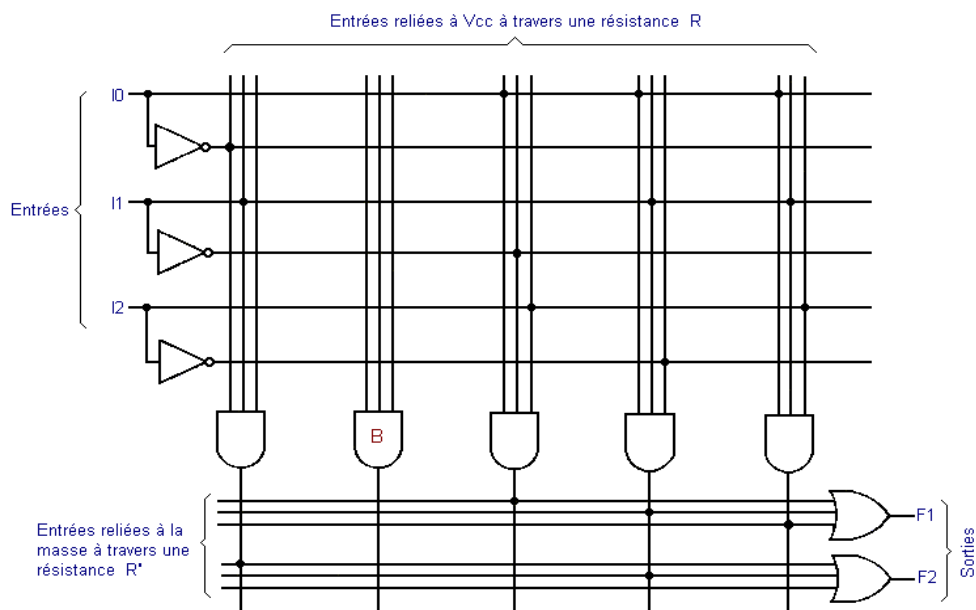


Fig. 6. - Exemple théorique d'un PLA programmé pour résoudre le problème posé figure 5.

Você percebe que o AND não é B não é usado. Com efeito, no quadro do funcionamento da Figura 5, na segunda linha, verá que as duas saídas F1 e F2 são, no estado L, por isso Não é necessário ligar as entradas da porta B. Eventualmente, quatro portas são suficientes para resolver o problema.

Seria possível para resolver este problema utilizando uma ROM. Teoricamente, deveria haver uma ROM com três entradas e duas saídas é uma ROM cuja capacidade seria 2^3 (combinações com três entradas) multiplicadas por 2 (número de viagens), $8 \times 2 = 16$ BITS.

No caso de uma capacidade matriz de PLA é definido o qual é igual ao produto do número de portas AND por o número de portas OR. Esta capacidade é expressa em bits. Neste caso, é $4 \times 2 = 8$ bits.

A vantagem de PLA da ROM é evidente se considerarmos um PLA 14 entradas e 8 saídas disponíveis no mercado.

Considere uma PLA com 96 portas, que já permite muitas possibilidades, exemplo a criação de 96 termos completos. A capacidade de matriz desta PLA é igual a $96 \times 8 = 768$ bits.

ROM equivalente deve ter uma capacidade de $2^{14} \times 8 = 131072$ Bits.

O PLA é muito mais vantajoso, como uma ROM. De facto, neste último caso, isso deve considerar todas as combinações possíveis de entradas: com 14 entradas, então você tem uma ROM $2^{14} = 16.384$ endereços, enquanto que com uma PLA só está interessado combinações fornecidas por mesa de operações que são necessárias para resolver o problema.

3. FPLA

Como fabricantes têm projetado e produzido o PROM após a ROM, os FPLA (Campo Programmable Logic Array) apareceu depois

O PLA. O seu princípio é o mesmo que o de PLA. Os FPLA são facilmente programável o utilizador. Basta possuir um dispositivo para o programa que é muitas vezes uma simples programador de PROM.

O princípio da programação desses FPLA consiste de fusíveis de fusão em locais adequada pela cruz de uma breve oscilação de energia, assim como nós

prossegue com PROMs.

A figura 7 mostra o diagrama de um FPLA já programado. Os fusíveis são representados pela símbolo ~.

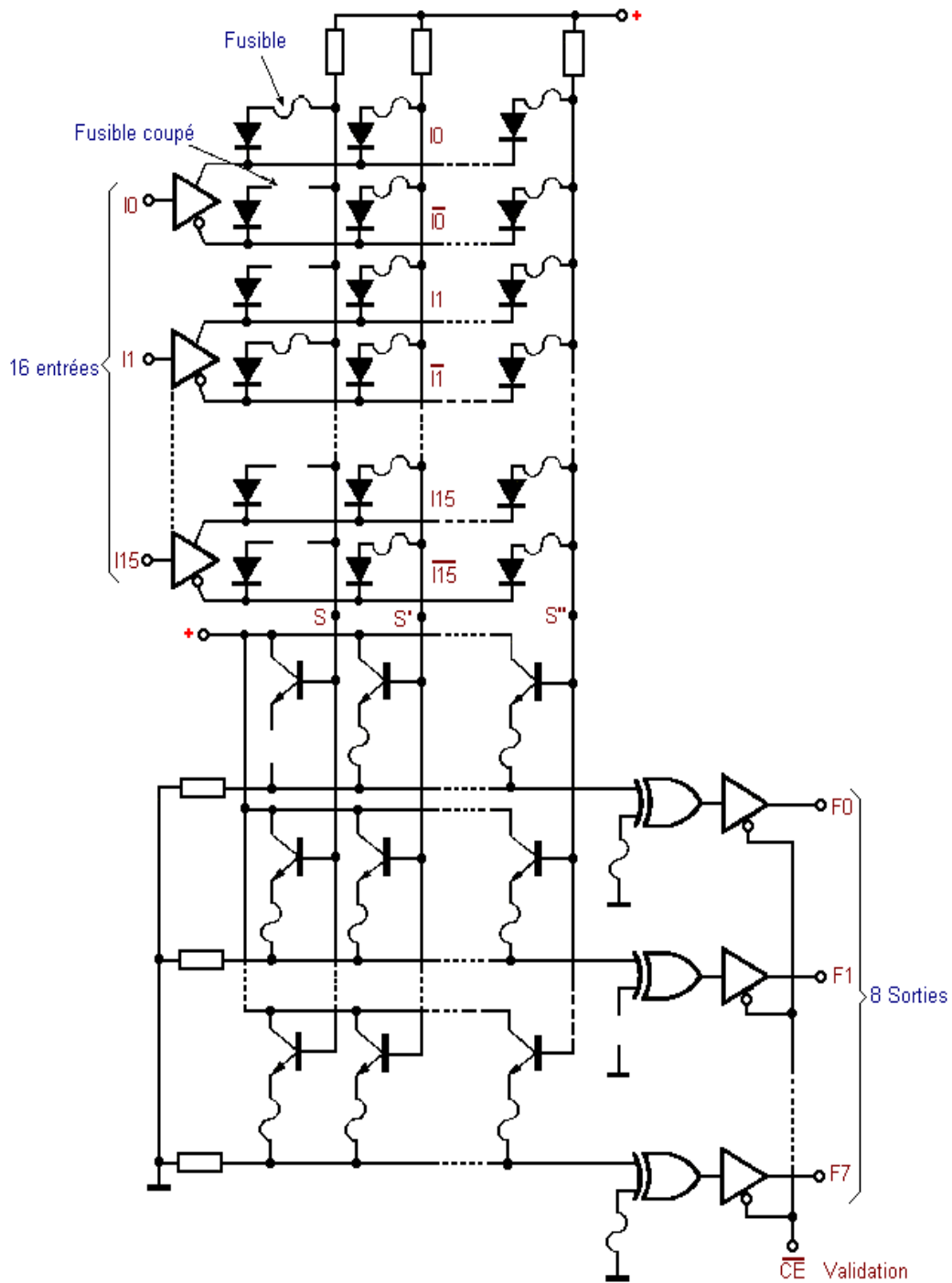
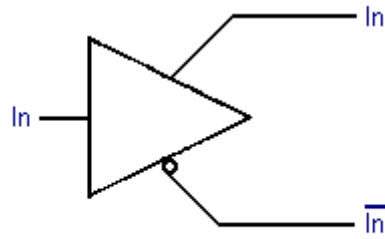


Fig. 7. - Schéma d'un FPLA (certains fusibles sont coupés).

Os FPLA representados avaliou 16 entradas I_0 para I_{15} e 8 saídas classificado F_0 a F_7 . Para cada entrada do FPLA, existem duas linhas horizontais, o sinal em um ser complementares para que, por outro, tal como indicado pelo seguinte símbolo:



Symbole d'un FPLA.

Ponto S (e S', S''...) é a saída de uma consistindo de díodos em paralelo.

Se queremos representar o primeiro ET FPLA, obtemos o diagrama na Figura 8.

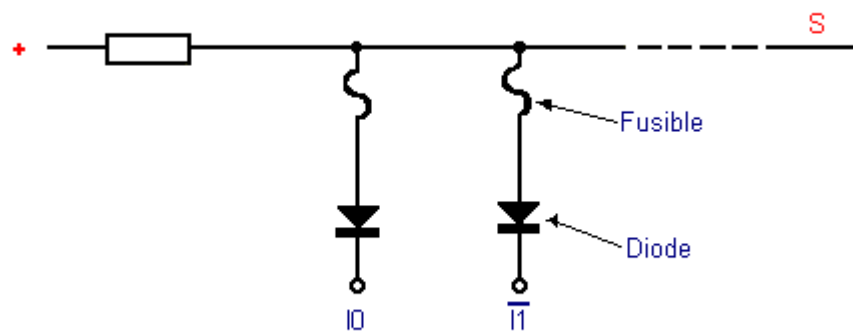


Fig. 8. - Formation d'un ET à l'aide de diodes et de fusibles.

Este primeiro mintermo pode ser escrita como:

$$S = I_0 \cdot \bar{I}_1$$

Da mesma forma, a segunda mintermo (saída S') será escrito:

$$S' = I_0 \cdot \bar{I}_0 \cdot I_1 \cdot \bar{I}_1 \dots I_{15} \cdot \bar{I}_{15}$$

É óbvio que $S' = 0$ para todas as combinações de variáveis de entrada.

O OR consistem de transistores em paralelo. O primeiro OR correspondente a saída F0 pode ser representada como se mostra na Figura 9.

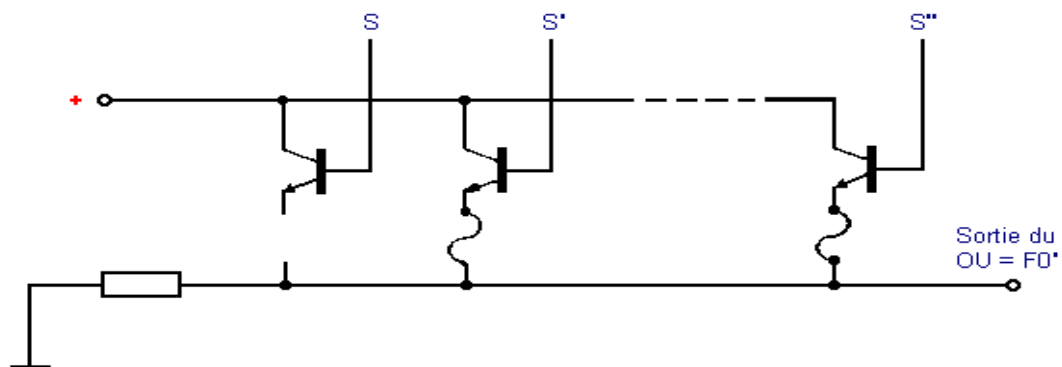
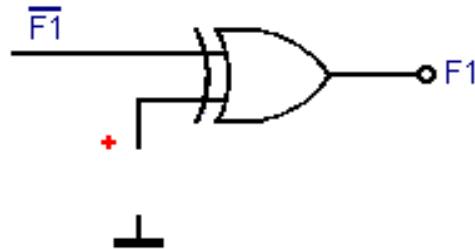


Fig. 9. - Formation d'un OU à l'aide de transistors et de fusibles.

A saída $F0'$ do OR é igual a $F0' = S' + S''$.

A porta XOR inverte a saída do OU correspondente. Simplesmente para derreter o fusível e esta entrada é, então, a nível lógica H. Este é o caso da saída de F1 Figura 7.

Exemplo:



Há uma entrada de controle acentuada designada de $\overline{CE}$ (iniciais do hip). Ela é válida para as oito saídas quando está em L. Pelo contrário, quando esta entrada está em H, as oito saídas estão em estado alto impedância (saídas tri-state).

4. FPLA Com Memória

Outro tipo de rede lógica também cresceu, com a memória FPLA.

Este FPLA tem um registro que é geralmente constituído por um conjunto de travas RS tipo síncrono.

Esta implantação registro na FPLA um circuito lógico sequencial. O estado de

A saída é ambos, dependendo do estado das entradas e saídas lógicas antes clock. O diagrama de blocos na Figura 10 mostra um FPLA com memória.

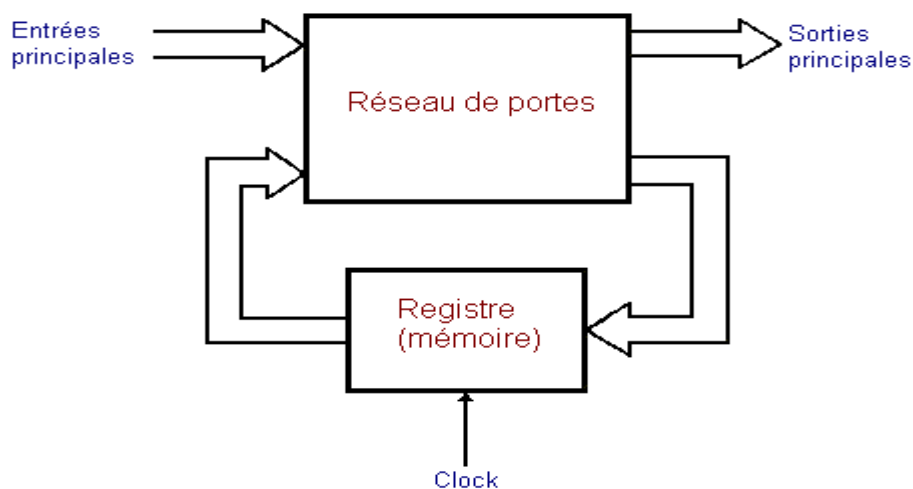


Fig. 10. - Synoptique d'un FPLA avec mémoire.

Graças a registro, saída de dados a partir das FPLA são reintroduzidos na entrada a disposição de portas para a próxima transição de clock.

O diagrama da Figura 11 é um diagrama de uma memória desenvolvida com FPLA com memória FPLS chamado (Field Programmable Logic Sequencer).

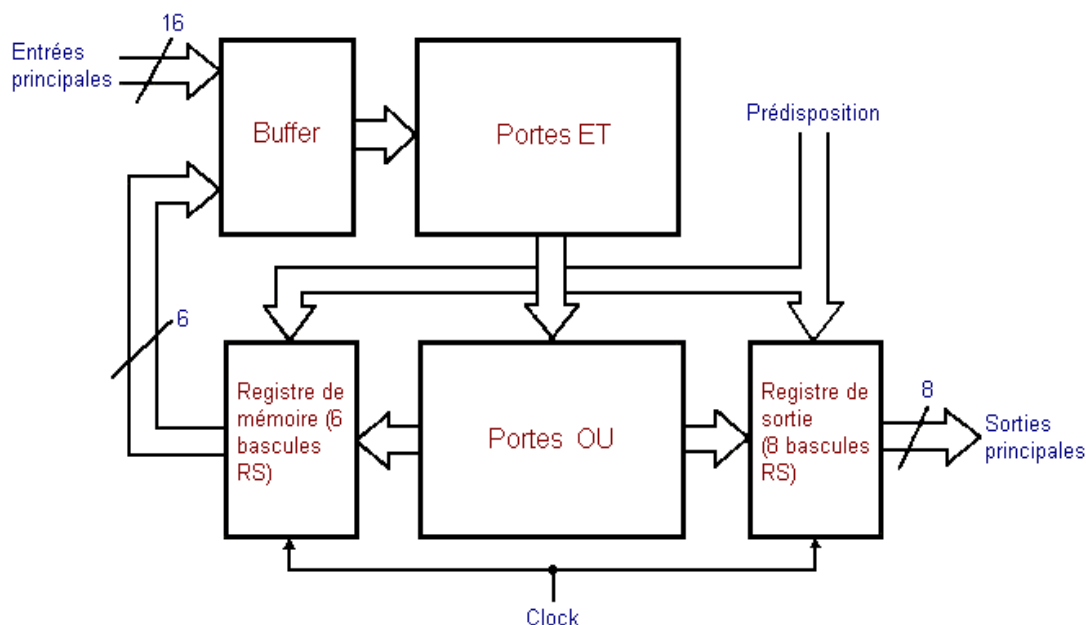


Fig. 11. - Schéma synoptique d'un FPLA séquentiel ou FPLS.

O buffer é um conjunto lógico que recolhe tanto os dados sobre o 16 principais entradas e saídas no registro 6 de armazenamento. O registro de saída é usado para armazenar dados entre dois pulsos de clock.

Encontramos também a disposição de portas AND e OR característica do PLA.

5 Gate Array

Às vezes, o PLA descrito nos parágrafos anteriores, são inadequadas para resolver alguns problemas é que eles não são suficientemente flexíveis de emprego, ou que falha alcançar um número significativo de circuitos bastante complexos.

Uma solução é projetar circuitos integrados ou costumes específica.

Uma segunda solução é a utilização de circuitos cujo princípio é intermediária entre o PLA e que de costumes e os chamados gate array (rede de portas lógicas) ou FPGA (Field Programmable Gate Array).

Estes circuitos consistem em um grande número de portas NAND geralmente localizados entre 500 e 2000.

A tecnologia utilizada é tanto a tecnologia TTL S (Schottky) ou tecnologia CMOS.

A programação consiste de interconectar portas NAND para formar o rede lógica adequada. A vantagem da disposição de portas é o facto de que pode ser produzido em larga escala para várias aplicações.

Um sistema integrado desse tipo pode substituir até 50 circuitos integrados SSI e MSI. A disposição de portas, tal como PLA é programado pelo fabricante do problema proposta específica pelo cliente. Todos os circuitos que acabamos de ver, FPLA, FPLS e FPGAs são às vezes chamados IFL (Integrated Fuse Logic).

NAC CAN

Neste último teoria, vamos examinar uma outra família de circuitos muito generalizados "conversores". Vamos primeiro ver quais são as suas funções e que podem ser aplicações.

1 SINAIS DE CONVERSÃO analógicos e digitais

Há muitas aplicações onde os dispositivos digitais devem entrar em contato mundo exterior, por exemplo, quando você tem que controlar a temperatura, pressão, velocidade, humidade, o nível de um líquido, iluminação, etc.

Estas quantidades físicas são dados analógicos que podem tomar qualquer valor possível. A medição destes parâmetros é feita com sensores que transformam os sinais analógico eléctrico.

Sempre que um circuito digital tem de lidar com um conjunto de dados analógicos, é necessário que última ser traduzida numa linguagem entendida pelo circuito, isto é, em código binário.

O analógico / digitais conversores são destinados a esta utilização.

Suponhamos que um sistema de regulação de temperatura controlada por um computador. Em primeiro lugar, é necessário a medição da temperatura por meio de um sensor, por exemplo, um termopar. para manter temperatura constante, é preciso encomendar a chama da caldeira, variando o fluxo de combustível por meio de uma bomba.

Mas a bomba não pode ser controlado directamente por um circuito digital que fornece apenas dois níveis 1 e 0. A ordem deve ser contínua, proporcional ao fluxo de combustível que é desejado.

Devemos, portanto, transformar ordens binárias codificadas emitidas pelo computador em um sinal analógico eléctrico. Esta operação é realizada por um conversor digital / analógico (D / A).

Da mesma forma, o sinal analógico emitido pelo termopar, não é assimilável pelos o computador. Neste caso, é necessário interpor entre o sensor e o computador, um conversor analógico / digital (A / D), a Figura 1.

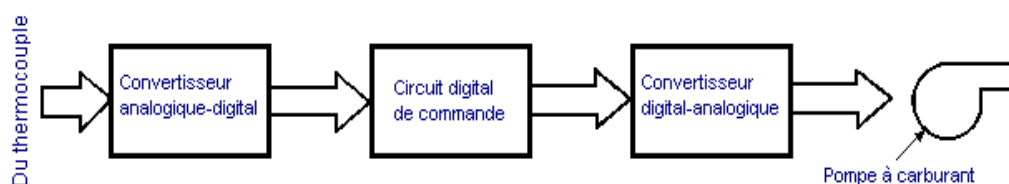


Fig. 1. - Conversion des signaux de commande d'une installation thermique.

Nós conhecer outros conversores exemplos de uso em todos os campos e particularmente em comunicações (rádio, televisão, telemetria, etc ...). Considere o caso uma comunicação telefónica. Ao falar no microfone, as vibrações do ar são convertidos num sinal eléctrico analógico a, mais ou menos de largura, dependendo da intensidade soar.

Este sinal, convenientemente amplificada, é transmitido ao longo da linha telefónica e no final, é transformada pelo alto-falante, em vibrações audíveis (Figura 2).

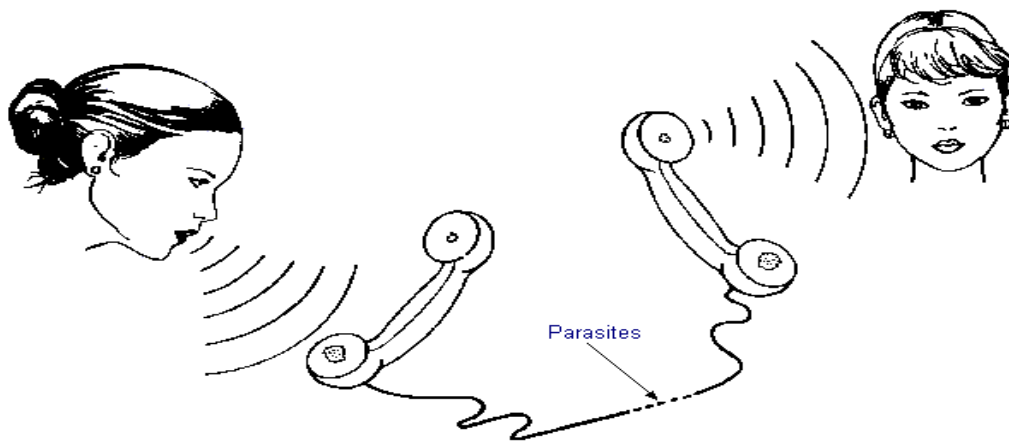


Fig. 2. - Transmission du son par une ligne téléphonique.

Ao longo da linha, os sinais são muitas vezes perturbados por interferências electromagnéticas, causando crepitante e um ruído de fundo muito chato.

Em um sistema de transmissão inteiramente análogo, tal como o descrito, é bastante difícil de evitar ou eliminar estes parasitas. Com um sistema de transmissão digital, é muito mais fácil de resolver este problema (Figura 3).

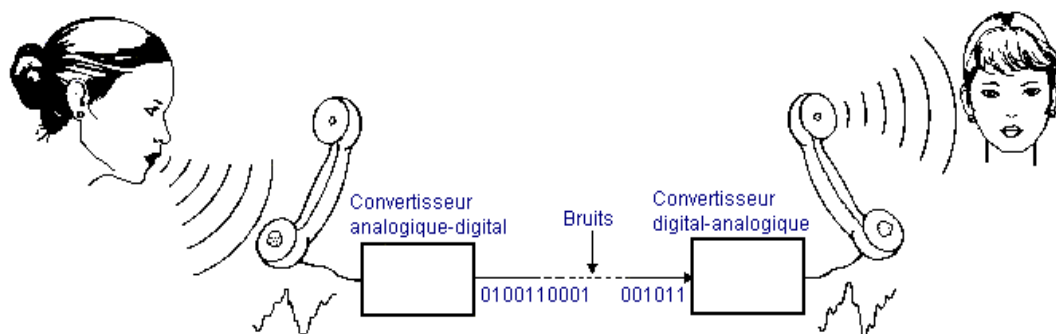


Fig. 3. - Principe de la transmission digitale du son.

Entre o microfone e a linha de telefone, é inserido um conversor analógico / digital. Isto dá à linha uma série de números binários indicando cada vez que a amplitude de sinal a ser transmitido. Desta forma, é muito mais fácil para combater uma vez que o ruído só podem distinguir dois níveis (0 e 1). C

Circuitos CMOS têm imunidade ao ruído igual a 0,45 vezes V_{cc} . Nestas condições, alimentando o circuito com uma tensão V_{cc} de 10 volts, o ruído de uma amplitude mais baixa 4,5 volts não são capazes de influenciar o comportamento dos conversores e são facilmente eliminado. Para reproduzir som na outra extremidade da linha, que, obviamente, utilizar um conversor

Digital / analógica.

Há, além disso, outros métodos para o processamento dos sinais digitais, de modo a eliminar parasitas que acabaria por se infiltrado na transmissão.

Outro exemplo do uso de conversores é encontrado em aeronaves modernas pilotadas por um computador de viagem.

Todos os dados necessários (altitude, pressão, velocidade, temperatura exterior, etc.) são medida pelos sensores. Estes dados são convertidos em números binários e transmitida para computador de bordo, que realiza todos os cálculos com base em instruções do condutor (Figura 4).

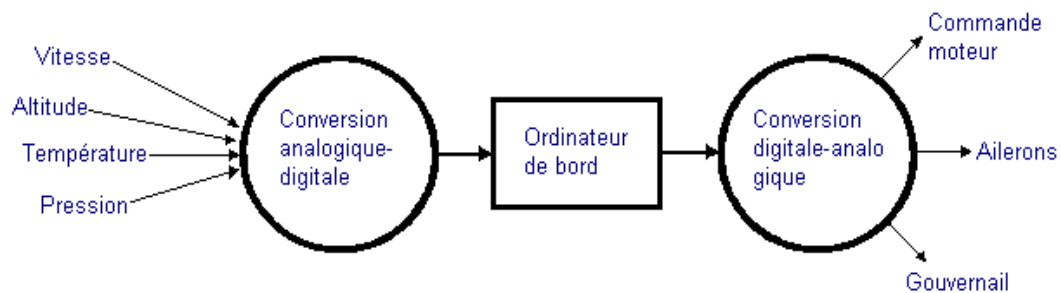


Fig. 4. - Système de conversion des paramètres de vol d'un avion.

O computador de bordo proporciona sequências de números binários que têm de ser convertidos em dados analógica por meio de conversores adequados.

É óbvio que os conversores não são apenas úteis, mas em muitos casos, eles são indispensáveis. O uso de conversores cada vez mais generalizada uma vez que os circuitos digitais são mais estáveis, mais barato e geralmente cria menos problemas do que os circuitos analógicos.

2 Conversor Digital / Analógico

A operação de um conversor digital / analógico (D / A) pode ser comparada com a de um circuito potenciométrico do tipo mostrado na figura 5.

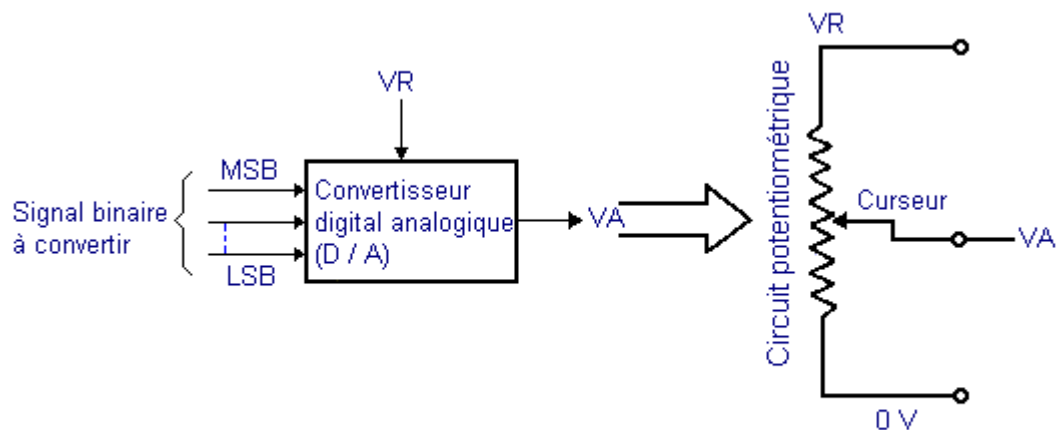


Fig. 5. - Comparaison entre un convertisseur digital / analogique et un circuit potentiométrique.

O conversor recebe um sinal digital como em muitos terminais de entrada que há de bits no número binário.

No térreo há o bit menos significativo (LSB = bit menos significativo) e até (Figura 5), vindo o bit mais significativo (MSB = bit mais significativo).

O sinal binário de entrada determina a saída de tensão proporcional ao VA valor digital que representa o sinal de entrada, como no circuito potenciométrica, VA depende da posição do cursor.

O conversor também recebe uma voltagem de referência VR. Em comparação, Esta tensão corresponde à RV entre os terminais extremos do potenciômetro. Em ambos os casos, RV representa um parente nível a que as tensões são referenciados saída VA.

No sistema potenciométrico, VA pode tomar todos os valores entre 0 Volt e RV.

No conversor, há um comportamento semelhante, mas na saída, VA progredindo aos trancos e barrancos ou "escada". Cada elevação de um passo corresponde a um aumento unitário no valor de entrada digital.

Assim, podemos dizer que a tensão VA do conversor ainda é numérico, mas em comparação com os sinais digitais nos terminais de entrada, que já adquire olhar analógico.

Para determinar o valor da voltagem VA emitido pelo conversor, usando o fórmula: $VA = D \times VR$.

D representa um coeficiente fraccionada correspondente a este valor numérico aos terminais de entrada. Um conversor de ter quatro terminais de entrada, pode receber dezasseis combinações pouco diferente do 0000 para o número 1111.

Cada aumento de uma unidade na entrada de número binário corresponde a um aumento 16/01 RV na saída VA.

A tabela na Figura 6 mostra o valor do coeficiente de conversor de D para um de quatro bits de entrada.

Fig. 6.- Tabela de números binários de 4 bits e correspondência do coeficiente D.

Rang 4 MSB	Rang 3 III bit	Rang 2 II bit	Rang 1 LSB	Coefficient D
0	0	0	0	0
0	0	0	1	$1 / 16$
0	0	1	0	$2 / 16 = 1 / 8$
0	0	1	1	$3 / 16 = 1 / 8 + 1 / 16$
0	1	0	0	$4 / 16 = 1 / 4$
0	1	0	1	$5 / 16 = 1 / 4 + 1 / 16$
0	1	1	0	$6 / 16 = 1 / 4 + 1 / 8$
0	1	1	1	$7 / 16 = 1 / 4 + 1 / 8 + 1 / 16$
1	0	0	0	$8 / 16 = 1 / 2$
1	0	0	1	$9 / 16 = 1 / 2 + 1 / 16$
1	0	1	0	$10 / 16 = 1 / 2 + 1 / 8$
1	0	1	1	$11 / 16 = 1 / 2 + 1 / 8 + 1 / 16$
1	1	0	0	$12 / 16 = 1 / 2 + 1 / 4$
1	1	0	1	$13 / 16 = 1 / 2 + 1 / 4 + 1 / 16$
1	1	1	0	$14 / 16 = 1 / 2 + 1 / 4 + 1 / 8$
1	1	1	1	$15 / 16 = 1 / 2 + 1 / 4 + 1 / 8 + 1 / 16$

O bit de rang1 (LSB), quando é definido como 1, determina um valor igual a VA 1/16 RV.

Sob as mesmas condições (bit = 1), o pouco de rang 2 é 1/8 de VR, o bit de classificação 3-1 / 4 VR e o bit de rang4 (MSB) em 1/2 RV.

Para encontrar o valor do coeficiente D é um número binário de um, apenas soma dos coeficientes designados para a linha em que se encontra o valor 1.

Por exemplo, 1001 corresponde ao coeficiente $D = 02/01 + 16/01 = 16/09$.

Na prática, deve representar a razão VA / VR parece com base no número binário de entrada. A figura 7 mostra a característica de transferência de um inversor 3 bits de entrada.

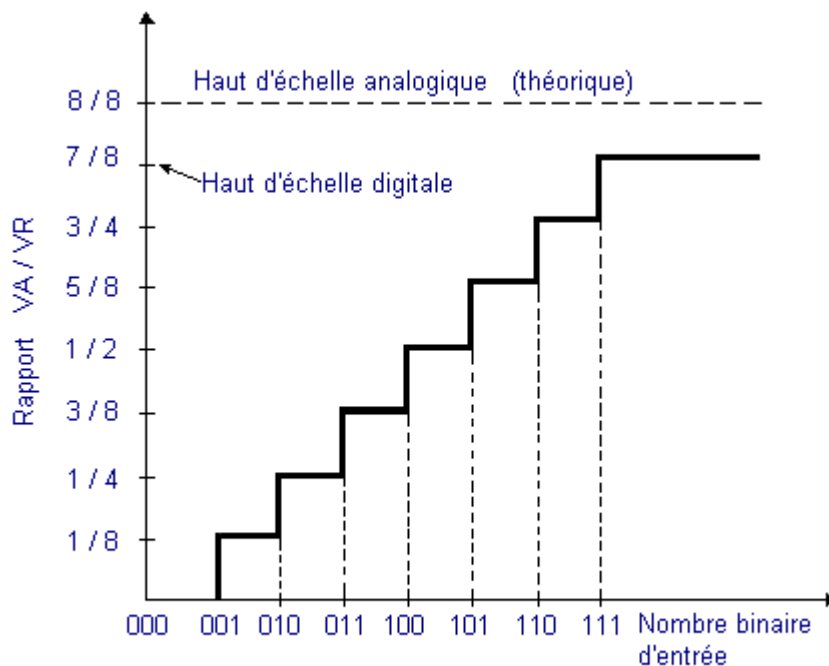


Fig. 7. - Caractéristique de transfert du convertisseur D / A à 3 bits.

Note-se que o valor máximo VR (8/8) não é alcançada. maior combinação um pode ter é 111. O coeficiente D obtida neste caso é:

- Metade para MSB
- Trimestre para o segundo bit
- 1/8 para o LSB.

A soma D para a combinação mais elevada é, portanto, igual a: $+ 1/4 + 1/2 + 1/8 = 7/8$ valor além do qual não podemos ir, ou melhor, para além do qual pode-se ir única por adição de bits adicionais, assim outros níveis de entrada.

Por exemplo, com 4 bits, temos 16 níveis de 0000 a 1111 e, como vimos

Anteriormente, cada nível ou a pé é remota a partir do 1/16 RV anterior.

A Figura 8 mostra as características de transferência para um conversor D / A com 4 entradas. Esta maneira, conseguimos chegar 15/16 escala para cima. Em casos como este, nós dizemos Normalmente nós aumentamos a resolução nominal do circuito.

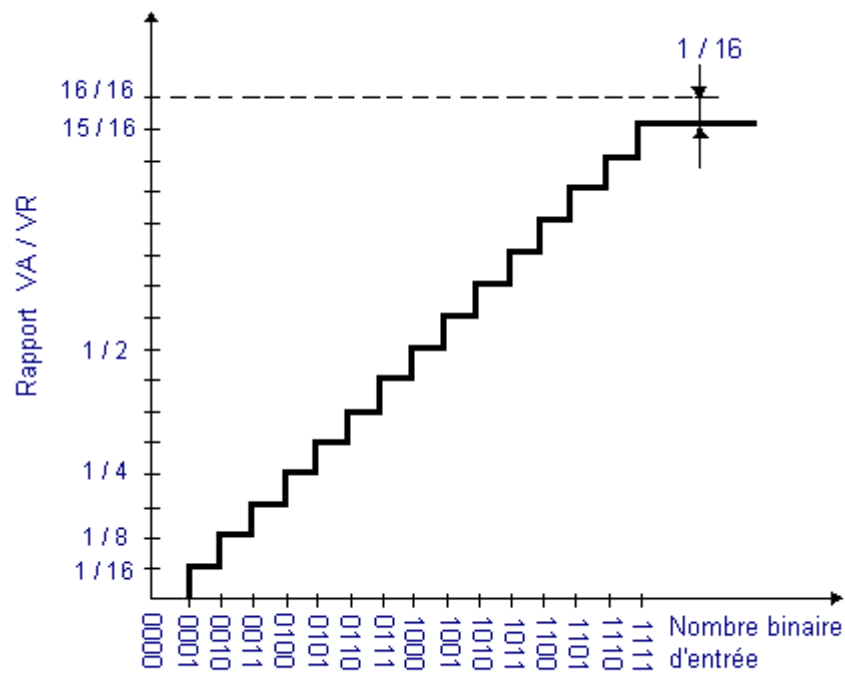


Fig. 8. - Caractéristique de transfert d'un convertisseur D / A à 4 bits.

A resolução nominal é a amplitude dos passos e que coincide com o peso do bit menos significativo (LSB): 1/16 no caso de uma entrada de 4 bits.

NOTA: Não confunda resolução com conversor de precisão que vai examinar um pouco mais.

1 Conversor Digital /Analogico de Ponte Divisor de Tensão

A Figura 9 mostra o princípio de um conversor digital / analógico divisor de tensão ponte conversor.

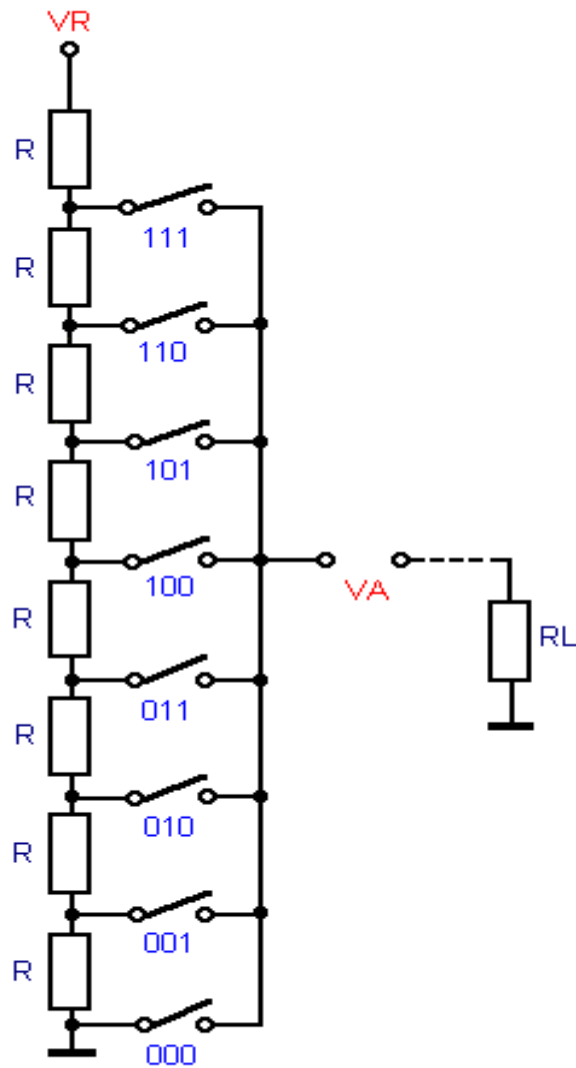


Fig. 9. - Principe d'un convertisseur D / A à pont diviseur de tension.

A entrada digital é constituído por uma série de interruptores igual ao número de combinações possíveis com três bits, menos isto é: $2^3 - 1 = 8 - 1 = 7$

Supõe-se que, neste circuito, não se pode fechar um interruptor de cada vez.

Assim, cada interruptor fechado, uma tensão analógica correspondente VA proporcional número binário representado pelo switch.

Note-se que o valor binário atribuído a cada um dos interruptores é igual ao número de resistores conectados entre o interruptor e modo considerado.

Este circuito tem duas desvantagens. A primeira reside no facto de que é necessário ter tantos interruptores menos um, pois há possíveis combinações binárias (lembre-se que apenas 8 bits, já existem 256 combinações que exigiria 255 interruptores). Por outro lado, a resistência de carga RL, não infinita, enquanto o desequilíbrio ponte divisor e a tensão de saída não é exactamente proporcional aos valores entrada digital.

Por estas razões, são utilizados na prática de um circuito mais complexo utilizando um amplificador operacional. Abramos um parêntese para dar algumas informações básicas sobre este tipo de circuito.

2 Amplificador Operacional

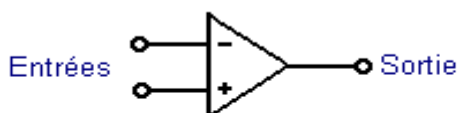


Fig. 10. - Symbole de l'amplificateur opérationnel.

Note-se que o poder não é mostrado. No entanto, os circuitos, que é necessariamente presente. Geralmente, uma fonte de alimentação simétrica é utilizada caracterizado pela presença de três terminais, um para voltagem positiva e um para o tensão negativa, um para terra.

O amplificador operacional ideal tem as seguintes características:

Amplificador Infinito: amplificação de tensão, a qual é a relação entre a tensão V_S e de saída da tensão de entrada V (Figura 11) pode ser considerado praticamente infinitas:

$$A = \frac{V_S}{V_e} \rightarrow \infty$$

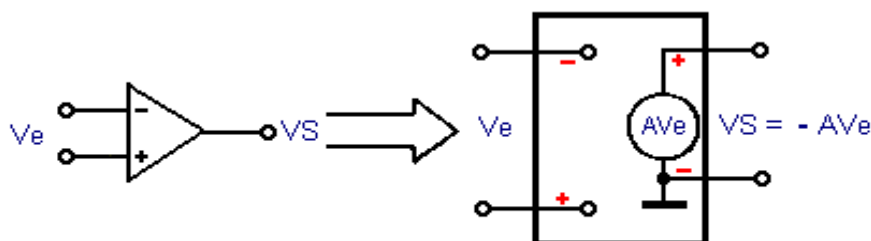


Fig. 11. - Schéma équivalent de l'amplificateur opérationnel.

Infinito impedância de entrada: com uma impedância de entrada infinita, o amplificador não um fardo para o circuito anterior, ou seja, não absorve qualquer corrente.

Impedância de saída zero para um: impedância de saída de zero ideal, o amplificador Operacional pode fornecer toda a energia necessária para a carga, nenhuma influência sobre a tensão de saída.

Tensão Zero de saída para uma tensão de entrada de zero.

Neste caso, dizemos que o "Offset" é zero. Offset é um termo usado para Inglês indicam o deslocamento do ponto de descanso a partir do zero. Com o amplificador operacional, apenas uma tensão de entrada extremamente baixa trazer a tensão de saída a um valor muito elevado, muito próxima da tensão poder.

Na maioria dos casos, é necessário para reduzir o ganho do conjunto adicionando alguns componentes. Por exemplo, vamos considerar a face de montagem indicada na figura 12.

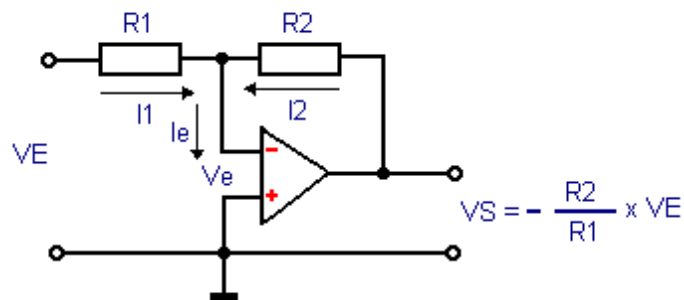


Fig. 12. - Schéma d'un amplificateur.

Neste circuito, nós adicionamos duas resistências R1 e R2. R2 garante contra o feedback entre a saída e a entrada inversora do amplificador operacional.

Idealmente amplificador, a impedância de entrada é infinito, de modo que a corrente de entrada é zero.

A entrada de corrente isto é, também a soma das correntes através de R1 e R2.

$$I1 + I2 = \dot{E} = 0$$

Deduzimos que: $I2 = -I1$

As correntes I1 e I2 também pode ser expressa como se segue:

$$I2 = \frac{VS - Ve}{R2} \quad ; \quad I1 = \frac{VE - Ve}{R1}$$

$$\text{D'où} \quad \frac{VS - Ve}{R2} = - \frac{VE - Ve}{R1}$$

À medida que a corrente de entrada é igual a zero, pode-se considerar que a tensão V entre a impedância de entrada é também.

A equação acima torna-se:

$$\frac{VS}{R2} = - \frac{VE}{R1}$$

$$\text{ou} \quad A = \frac{VS}{VE} = - \frac{R2}{R1}$$

Por isso deduzir que a amplificação de um encaixe é igual à razão entre resistências R2 e R1 e já não depende da amplificação do amplificador operacional.

Esta última foi considerada infinito. Na realidade, não é, mas o seu valor é tão alto (mais de 10^5) que se pode aplicar a fórmula $V_S / V_E = - R_2 / R_1$ tranquilamente. Um "-" antes do relatório das resistências R1 e R2, que indica a tensão saída VS é de sinal oposto (ou fora de fase), com VE. Outro uso do amplificador operacional 13 está ilustrado na Figura 13.

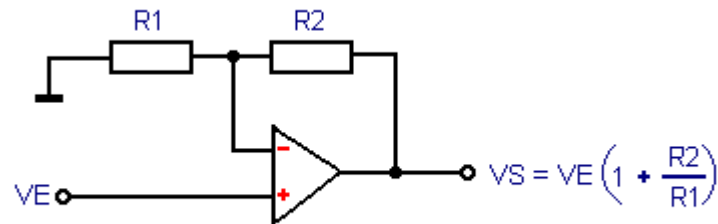


Fig. 13. - Schéma d'un amplificateur non inverseur.

A tensão de entrada VE é aplicada directamente ao (entrada não inversora) + o rede de realimentação idêntica no circuito anterior é constituído pelas resistências R1 e R2.

Nesta configuração, a fórmula que exprime a tensão de saída é :

$$V_S = V_E \left(1 + \frac{R_2}{R_1} \right)$$

3 Conversor digital / Amplificador Analógico Operacional

O princípio de um amplificador analógico / digital de 3 bits utilizando um operacional é mostrado na Figura 14.

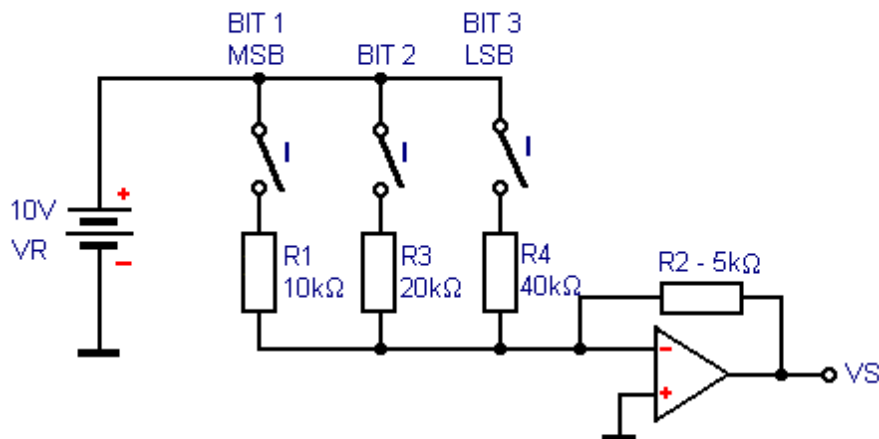


Fig. 14. - Schéma de principe d'un convertisseur D / A avec amplificateur opérationnel.

Os contatos do interruptor podem ser mecânico ou eletrônico. Quando o bit é 0 , a chave está aberta, quando é definido como 1 , a chave é fechada.

Vamos agora ver o que acontece com um número binário igual a 100. O primeiro contacto é fechada, os outros dois são abertos, como se mostra na Figura 15.

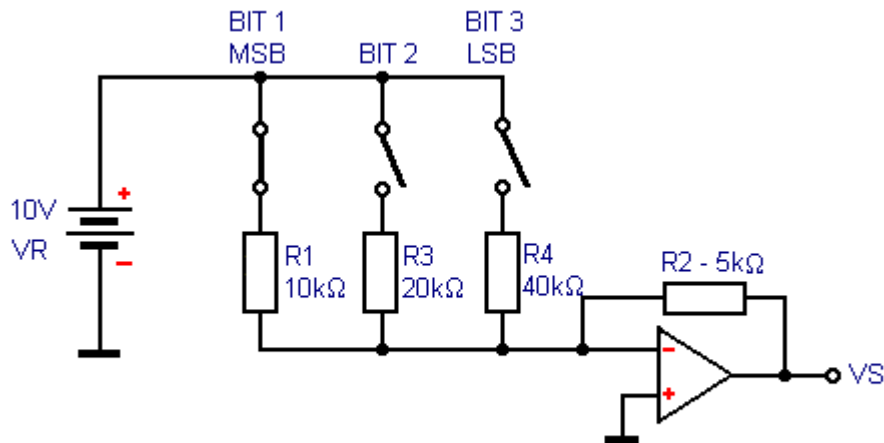


Fig. 15. - Fonctionnement du convertisseur D / A avec le nombre binaire 100.

Através da comparação desta Figura com a Figura 12 Vemos que os dois circuitos são equivalentes porque as duas resistências R3 e R4 têm qualquer influência.

A tensão de saída VS é igual a :

$$VS = -VE \times \frac{R2}{R1} = -10 \text{ V} \times \frac{5}{10} = -5 \text{ Volts}$$

Isso corresponde a metade da tensão de entrada . Se apenas a segunda fazenda interruptor (número 010), uma tensão de saída é obtido :

$$VS = -VE \times \frac{R2}{R3} = -10 \text{ V} \times \frac{5}{20} = -2,5 \text{ Volts}$$

Neste caso, a tensão de saída corresponde a um quarto da tensão de entrada.

Finalmente, se nós só fecha o terceiro interruptor (número binário de 001), a tensão saída torna-se :

$$VS = -VE \times \frac{R2}{R4} = -10 \text{ V} \times \frac{5}{40} = -1,25 \text{ Volt}$$

De qualquer uma tensão igual à oitava da tensão de entrada.

Para uma tensão V_S igual a $1/16$ da tensão de entrada, que utilizaria um quarto interruptor e uma resistência de $80\text{ K}\Omega$.

Se múltiplos contactos estão fechados, a tensão de saída é obtida pela adição das tensões correspondente a cada um dos interruptores separadamente.

Assim, para a combinação 101 foi :

$$V_S = - (1/2 + 1/8) \times V_R = - 5/8 \times 10V = - 6,25 \text{ volts.}$$

Na prática, o circuito como já descrito, não é utilizado. Na verdade, se nós

queria trabalhar com 12 bits por exemplo, o valor da última resistência seria igual para 20,480 milhões Ω .

É muito difícil de alcançar resistências de valor muito elevado com boa

precisão. Por outro lado, por causa de grandes valores de diferença, variações de resistências devido à temperatura não são idênticos. O peso de cada um dos bits ($1/2$, $1/4$, $1/8$, etc ...) não está correto e a precisão do sistema é pobre.

4. rede de resistência (R - 2R)

A solução adotada para superar os problemas criados pelos valores de resistência muito diferentes é mostrada na Figura 16. Ela é a utilização de apenas dois valores de resistência R e 2R.

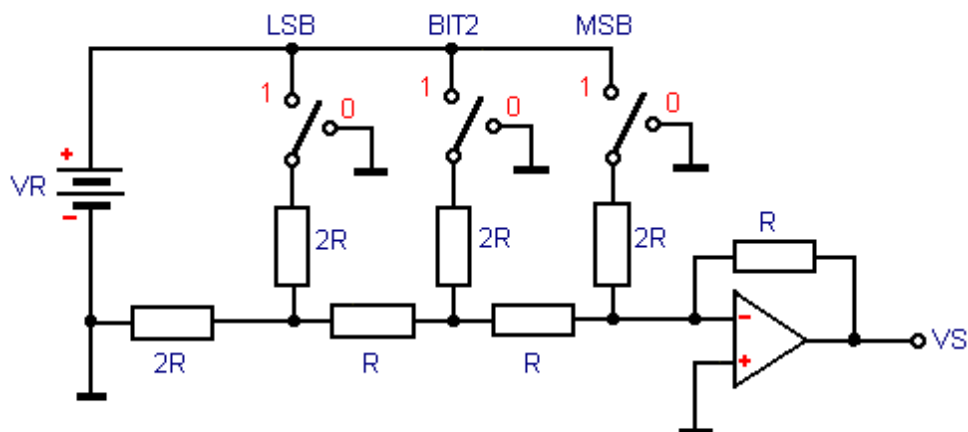


Fig. 16. - Convertisseur D / A à réseau de résistances R - 2R.

Neste circuito, os interruptores de ligação entre os resistores $2R$, quer para a tensão de referência V_R ou à terra, dependendo se o correspondente bit é 1 ou 0. O bit mais significativo (MSB) está no lado direito da rede de resistências R - $2R$. Quando o interruptor corresponde a este bit é ajustado para 1, a tensão de saída é igual a :

$$V_S = - \frac{R}{2R} \times V_R = - \frac{V_R}{2}$$

Com cálculos tradicionais sobre dividindo tensões pontes (que não são feitas aqui), ele mostra que o peso de cada bit é $1/2$, $1/4$, $1/8$, etc.

Se o bit 2 é por exemplo 1 , o circuito se torna que mostrado na Figura 17.

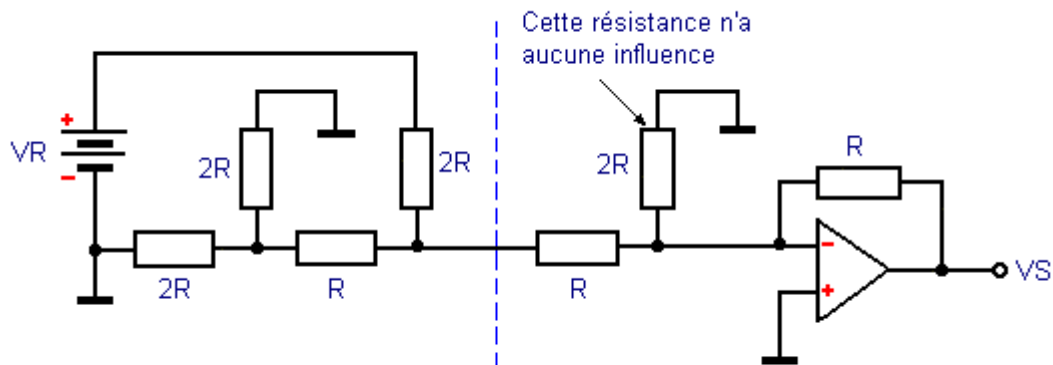


Fig. 17. - Etat du circuit quand le bit 2 est à 1.

Resistência $2R$, correspondente ao bit MSB não tem qualquer influência, porque está ligado entre o chão e a entrada do amplificador operacional que constitui um terreno virtual (potencial muito perto de 0 V).

A rede resistor à esquerda da linha pontilhada pode ser resumida em um mostrado na Figura 18-a.

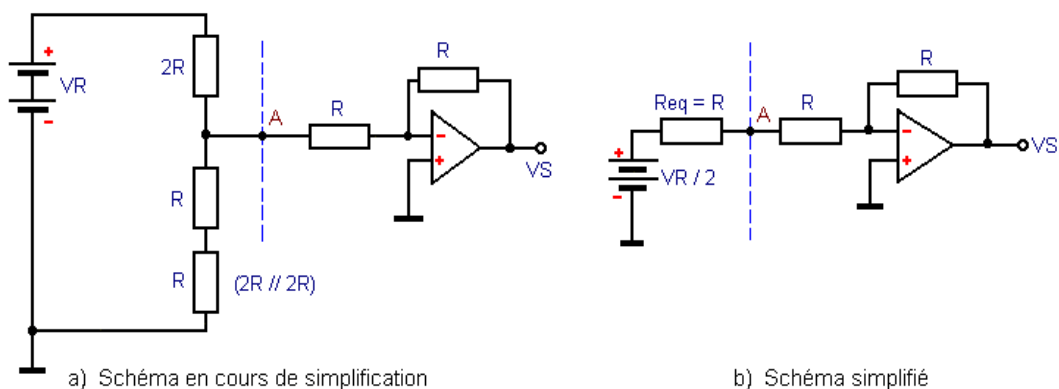


Fig. 18. - Schémas équivalents du circuit de la figure 17.

De acordo com o teorema de Thevenin , a rede entre o ponto A e do solo pode ser substituído por um circuito em série constituído por um gerador com uma resistência equivalente R_{eq} .

A tensão do gerador como o valor medido de carga entre o ponto A e no solo : aqui nós obtido $VR / 2$ uma vez que o ponto A é ligado ao meio da cadeia de resistências ligadas a através de tensão VR .

A resistência equivalente R_{eq} é igual à resistência observada entre o ponto A e no solo ao substituir o gerador de tensão VR por um curto-circuito.

Obtido por duas resistências $2R$ em paralelo ou $R_{eq} = R$

Finalmente, a montagem das Figuras 17 e 18-a se resume ao da Figura 18-b.

Usando este simplificada Figura 18-b, verificou-se que a tensão de saída é igual a : O peso do bit No. 2 é a $1/4 VR$.

Uma solução intermédia entre a rede de resistências da Figura 14 e que o

A Figura 16 é mostrado na Figura 19.

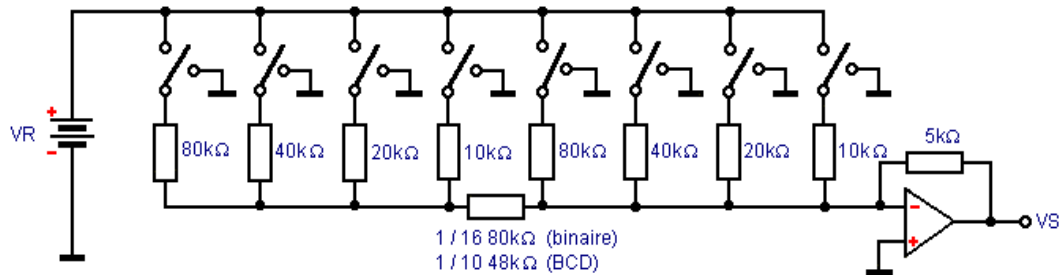


Fig. 19. - Convertisseurs D / A à huit bits.

Neste circuito, utiliza-se dois conjuntos de resistências cada um dos quais é o dobro do anterior.

Entre os dois conjuntos de resistências é inserido um valor apropriado de resistência de modo a causar uma atenuação de $16/01$ se uma realiza uma conversão de binário puro ou atenuação de $1/10$ quando se trabalha em código BCD.

5. Converters "d / a" Circuito Integrado

Os conversores D / A são actualmente disponíveis como circuitos integrados .

Os conversores assim produzidas tenham atingido uma precisão da ordem de $0,05\%$ a $0,0125\%$.

No mercado, encontramos vários tipos de conversores D / A integrado, o

Simple é mostrado na Figura 20.

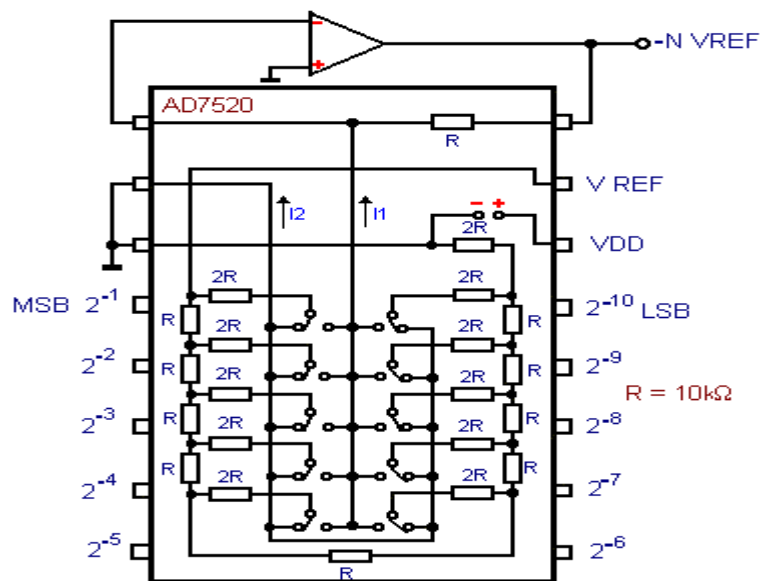


Fig. 20. - Conversor D / A integrado à 10 bits (tecnologia CMOS).

Nós reconhecemos a rede de resistências $R - 2R$ e dez interruptores que, é claro, são feitos com transistores de efeito de campo.

Outro circuito mais complexo é mostrado na Figura 21.

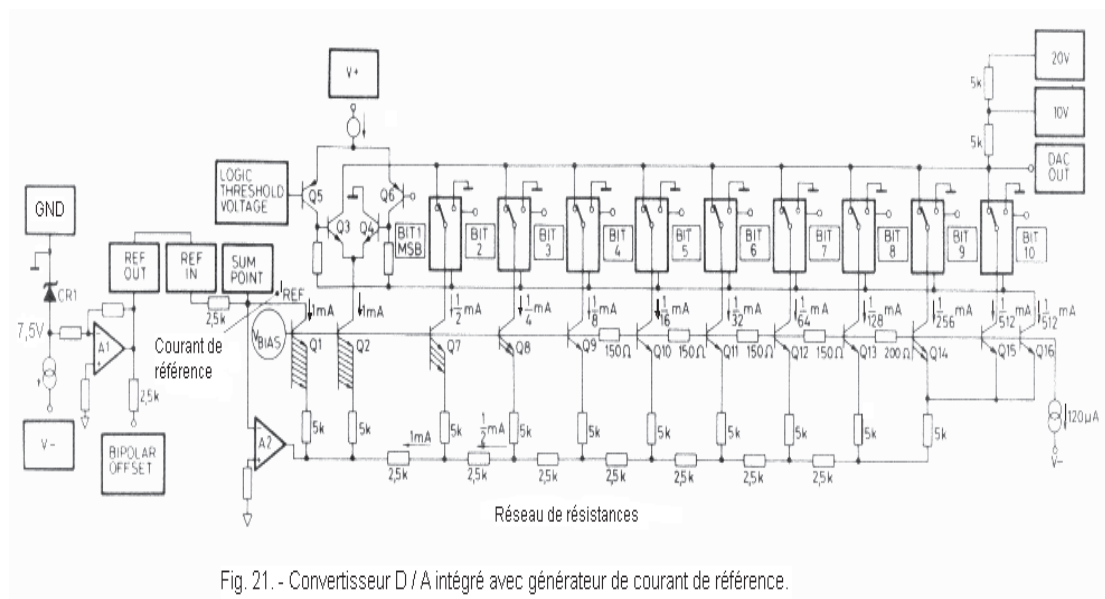


Fig. 21. - Conversor D / A integrado com gerador de corrente de referência.

Este conversor usa uma rede de resistências $R - 2R$, cada ramo é alimentado por um gerador de corrente (1 mA, 1/2 mA, 1/4 1/8 mA mA, etc).

Em ambos os casos, o utilizador tem de adicionar o amplificador operacional que não é incorporado no do invólucro. A escolha do amplificador é baseada na velocidade de comutação necessária.

A saída da rede de resistências pode ser ligado à entrada “-” ou a entrada “+” do amplificador e conforme o caso, a saída é uma tensão positiva ou negativa.

Quando se utiliza o conversor mostrado na figura 21, o qual, na verdade, fornece uma corrente I proporcional introdução do número binário, pode ser feita de duas gancho diferente (Figura 22-A e 22-b).

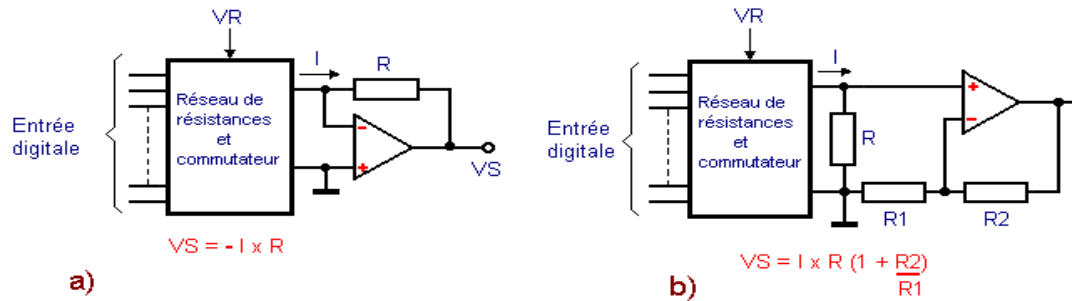


Fig. 22. - Branchement de l'amplificateur opérationnel.

A corrente I da rede de resistências é dependente do sinal digital e a tensão referência VR . Cnfiguração geralmente é preferido da Figura 22-A, porque proporciona maior precisão.

6. Conversores de Precisão

As duas principais características de um conversor D / A são : resolução e precisão.

Como vimos, a resolução depende do número de bits entrada que pode lidar com o circuito. Este número determina quantos níveis podem ser dividido referência de tensão VR .

A Figura 23 mostra a relação entre a entrada e saída digital analógico de um Conversor ideal 3 bits.

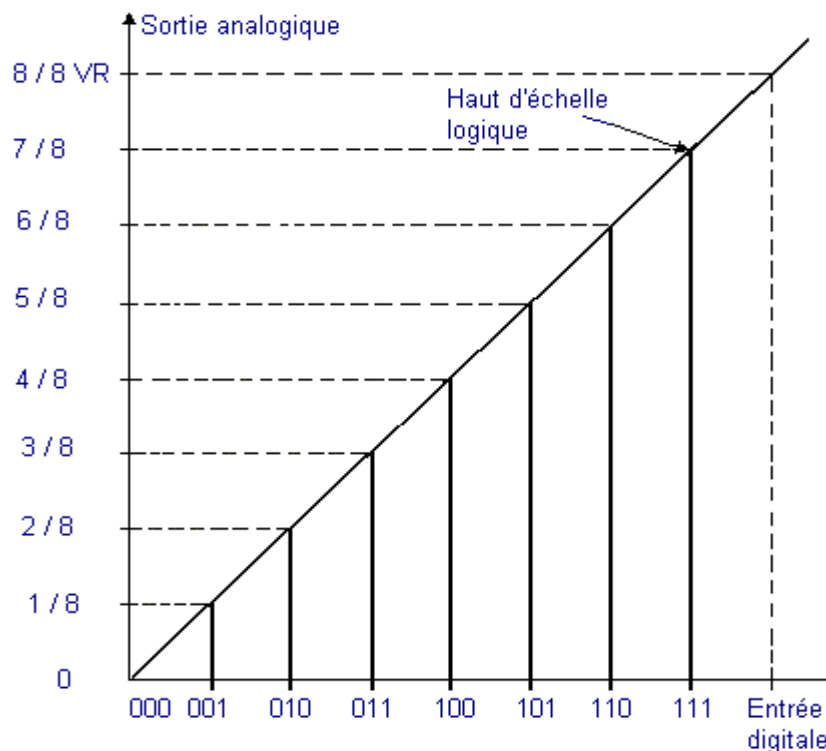


Fig. 23. - Relation entre entrée et sortie d'un convertisseur idéal à 3 bits.

A resolução deste circuito corresponde ao aumento da tensão analógica de saída, provocado pelo aumento de uma unidade do número binário de entrada. Neste caso, a resolução é de $1/8 \text{ VR}$. Para o circuito de 4 bits, que seria $16/01 \text{ RV}$.

Cada bit de entrada padrão, uma tensão de saída correspondente. por exemplo, número binário de 100 determina uma tensão de saída igual a $0,5 \text{ VR}$. Na verdade, este valor é um pouco diferente, pode ser $0,49 \text{ VR}$ ou $0,51 \text{ VR}$. A diferença entre o grande valor e que realmente obtido ($\pm 0,01 \text{ VR}$, ou seja, 1% para cima ou para baixo padrão) é chamada de precisão ou apenas precisão.

Não devemos confundir resolução e precisão. Com efeito, encontra-se conversores baixa resolução, por exemplo, 3 bits, dando 8 níveis, mas com grande precisão. Por outro lado, existem circuitos de alta resolução (10 ou 12 bits de entrada), mas cuja precisão é pobre.

Fatores que afetam a precisão dos conversores pode ser muito diversas como vamos ver agora.

Offset Non Nul

Quando todos os bits de entrada forem 0, você deve obter 0 saída volt. Não é sempre o caso e é chamado de erro ou compensação offset. A diferença é constante e existe em todos os valores binários de entrada, como mostrado na Figura 24.

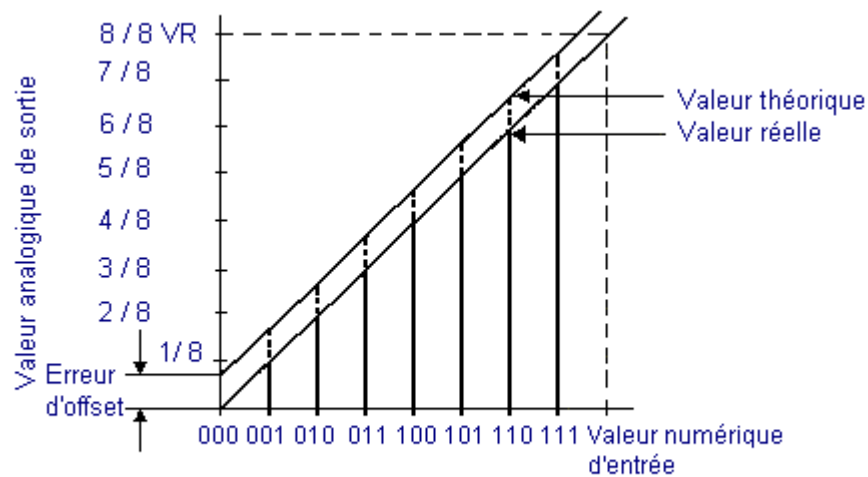


Fig. 24. - Décalage d'offset.

Transferência De Erro

Esta falha aparece quando o ganho do amplificador é excessiva ou muito baixa. Obtido em seguida, os valores de tensão analógicos mais altas ou mais baixas do que as previstas.

A Figura 25 mostra a diferença entre os valores reais e os valores obtidos ideais. Verificou-se que o erro é ainda maior do que a entrada é o valor numérico elevado.

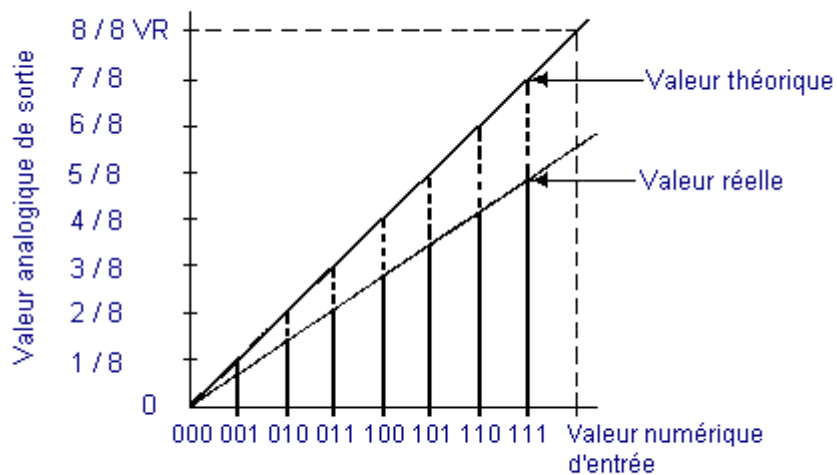


Fig. 25. - Erreur de transfert due à un gain trop faible de l'amplificateur.

Devido a Erro Não - Linearidade

Uma das principais causas de imprecisão é a fraca linearidade do sistema. Isto é devido em grande parte para as redes de resistores.

A precisão de um conversor depende do valor absoluto de cada uma das resistências e relação entre as diferentes resistências comissionados. É muito importante que estes Os relatórios são mantidos durante todo o trabalho de campo. A Figura 26 mostra a forma que poderia levar a curva de transferência de um conversor D / A de três bits de muito má qualidade.

É evidente que um tal conversor é inutilizável.

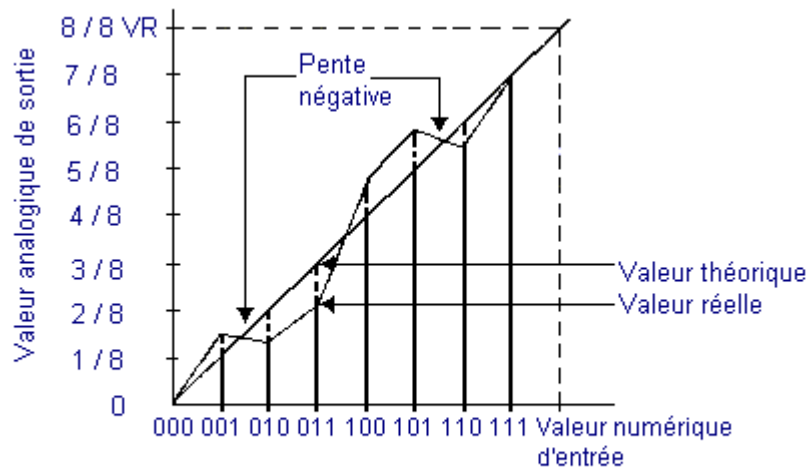


Fig. 26. - Courbe de transfert d'un convertisseur D / A non linéaire.

É inevitável que o valor da resistência varia com a temperatura. Por esta razão, a utilização está sempre integrada redes de resistores em microcircuitos ; na verdade, com esta tecnologia, as resistências são todas feitas do mesmo material ; além disso, eles são muito estreita e, por conseguinte, sujeito às mesmas variações de temperatura.

Em termos gerais, a precisão revela como um conversor desvia do comportamento teórica.

Geralmente, as instruções dos fabricantes, dois tipos de precisão encontrado : precisão a precisão absoluta e relativa.

precisão absoluta é a diferença entre a saída analógica que é desejada quando se aplica uma entrada de código binário e a saída efectivamente obtida.

Para corrigir esta diferença, podemos intervir sobre o ganho do amplificador operacional ou o referência de tensão VR.

precisão relativa é obtido pela relação entre o padrão e o valor teórico de que deve começar.

O analógico / digital

Este circuito converte um sinal analógico em um número binário. Como no conversores D / A , os valores analógicos pode variar de zero a um valor Máxima VA escala.

O número de combinações de impressões digitais é limitado pelo número de bits disponíveis na saída.

Os valores analógicos entre zero e VA são contra infinitas.

Em geral, é necessário utilizar uma quantização ou amostragem (Corte) do sinal de entrada.

Com a amostragem da faixa de variação do sinal analógico é dividido em intervalos Mais ou menos regular dependendo do número de bits disponíveis. Todos os valores analógica entre o valor médio do intervalo eo valor médio de o próximo intervalo resultou no mesmo número binário.

A Figura 27 mostra a curva de transferência de um conversor A / D em 3 bits.

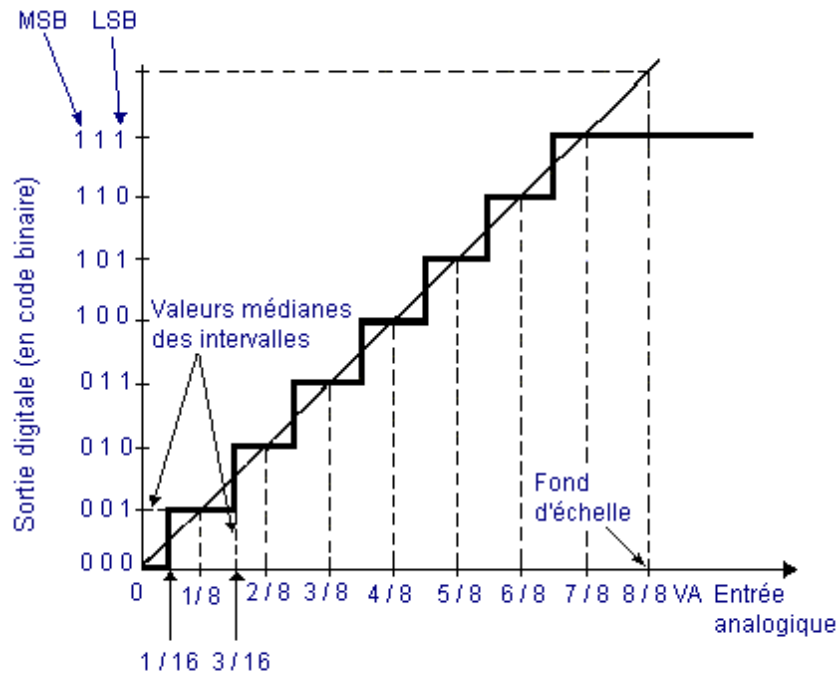


Fig. 27. - Courbe de transfert d'un convertisseur A / D à trois bits.

O número binário de 001 , por exemplo, corresponde a todos os valores analógicos entre 1/16 e 3/16 do VA .

A tabela na Figura 28 mostra a correspondência entre as faixas de valores analógicos e números binários obtidos na saída do conversor A / D.

Fig. 28. - Correspondência entre os valores analógicos e números binários. Intervalos de valores Binário correspondente Análogo

0 à 1 / 16	0 0 0
1 / 16 à 3 / 16	0 0 1
3 / 16 à 5 / 16	0 1 0
5 / 16 à 7 / 16	0 1 1
7 / 16 à 9 / 16	1 0 0
9 / 16 à 11 / 16	1 0 1
11 / 16 à 13 / 16	1 1 0
13 / 16 à 16 / 16	1 1 1

Podemos ver que o conversor não é muito preciso. De facto, o número aparecendo saída binária não sabe o valor exato analógico que o gerou. Apenas indica que a faixa de valores está localizada de entrada.

Podemos reduzir esse intervalo usando mais bits, mas haverá sempre a incerteza inerente ao processo de conversão.

Existem muitos tipos de analógico / Conversores digitais ; o mais comum podem ser agrupadas em cinco classes seguintes :

- Paralela
- Aproximação sucessiva
- Rampa
- Para conversão de voltagem de frequência
- Contador.

Cada tipo tem as suas próprias características, tornando-se mais ou menos adequados para resolver aplicações que atendem aos critérios de precisão, velocidade, tamanho ou custo.

a. Converter "a / d" Paralelo

Este é o conversor mais simples, que é formado por uma série de comparadores, igualmente muitos como não são possíveis dentro de um intervalo.

A Figura 29 mostra o diagrama de um tal conversor de 3 bits.

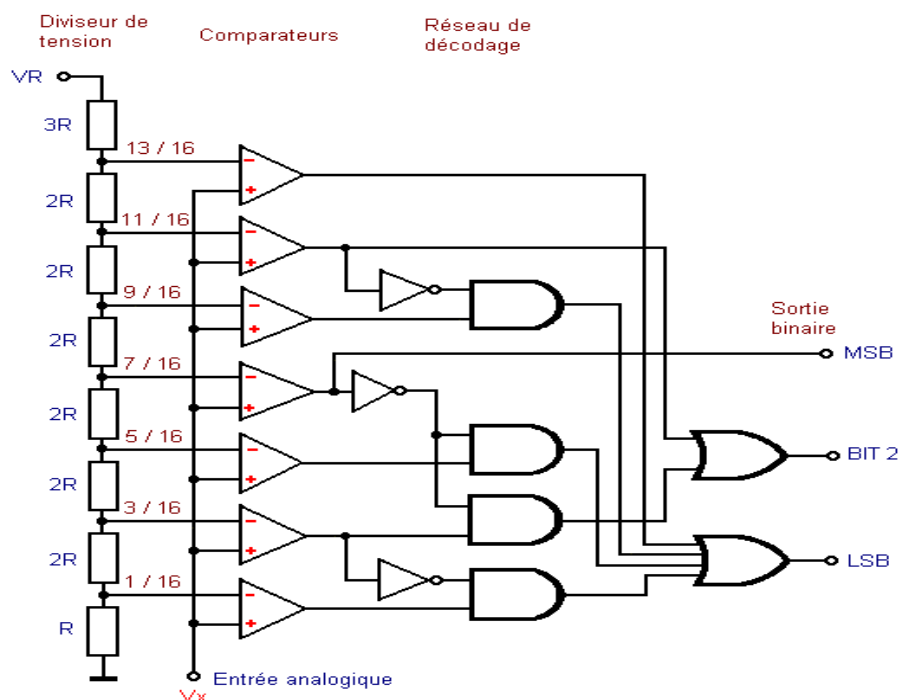


Fig. 29. - Schéma de convertisseur parallèle à 3 bits.

Um divisor de resistência fornece diferentes níveis de tensões (entre 0 e V_R) delimitando os intervalos de valores analógicos para converter. Estes níveis de tensão estão ligados aos inputs "-" diferentes amplificadores operacionais.

A tensão de entrada analógica (V_x) é aplicado a todas as entradas "+" amplificadores operacional.

Vários casos são possíveis :

A tensão no terminal "-" é maior do que no terminal de "+". O Comparador depois entrega uma tensão negativa corresponde a uma lógica 0.

A tensão no terminal "-" é menor do que o aplicado ao terminal "+"; neste caso, a saída torna-se positiva e corresponde a uma lógica 1.

As duas tensões de entrada são idênticas. O comparador, em seguida, emitir uma lógica 0.

No entanto, essa possibilidade quase nunca é considerado, porque é muito improvável que perfeita igualdade das duas tensões é obtido.

Todos os amplificadores operacionais fazer esta comparação simultaneamente.

Por exemplo, se V_x é igual a $0,3 V_R$, a saída dos dois primeiros comparadores é 1. ele

indica que V_x é maior do que $1/16$ e $3/16 V_R$. Contra pela saída dos outros comparadores é 0 e que indica que V_x é inferior a $5/16 V_R$.

Na saída dos comparadores, alta lemos para baixo o número binário 0000011.

Onde V_x é igual a $0,45 V_R$, as saídas dos quatro primeiros comparadores são 1 e outros são 0,

O que indica que V_x é maior do que $1/16$, $3/16$, $5/16$, $7/16$ de V_R é inferior $16/09$ V_R .

As saídas de comparação, uma cama alta para baixo o número binário 0.001.111.

Para transformar estes resultados em números binários para 3 bits , usando uma rede de descodificação consistindo de portas lógicas (Figura29) .

Estes conversores apresentam a vantagem de serem muito rápidos. O código binário segue quase muda instantaneamente o sinal analógico, com o mínimo de atraso devido ao tempo de trânsito nos amplificadores operacionais e portas lógicas.

Infelizmente, o número de elementos de componentes com o cresce geometricamente resolução ; de fato, a um comparador com n bits , $2^n - 1$ comparadores são necessários.

Assim, para um conversor de 8 bits , que levará 255 comparadores . Isto resulta num custo muito elevado e por esta razão que nós usamos este circuito somente quando uma conversão de alta velocidade é necessária.

b.conversor A aproximações sucessivas

Esta é a técnica mais utilizada, especialmente quando se trabalha com computadores. Este método oferece o melhor compromisso entre velocidade e resolução.

Isto é para determinar o valor de uma tensão desconhecida V_x , através de uma série de “ pesées (pesos)” sucessiva, assim como você faz com uma escala para determinar o peso de um objeto (Figura 30).

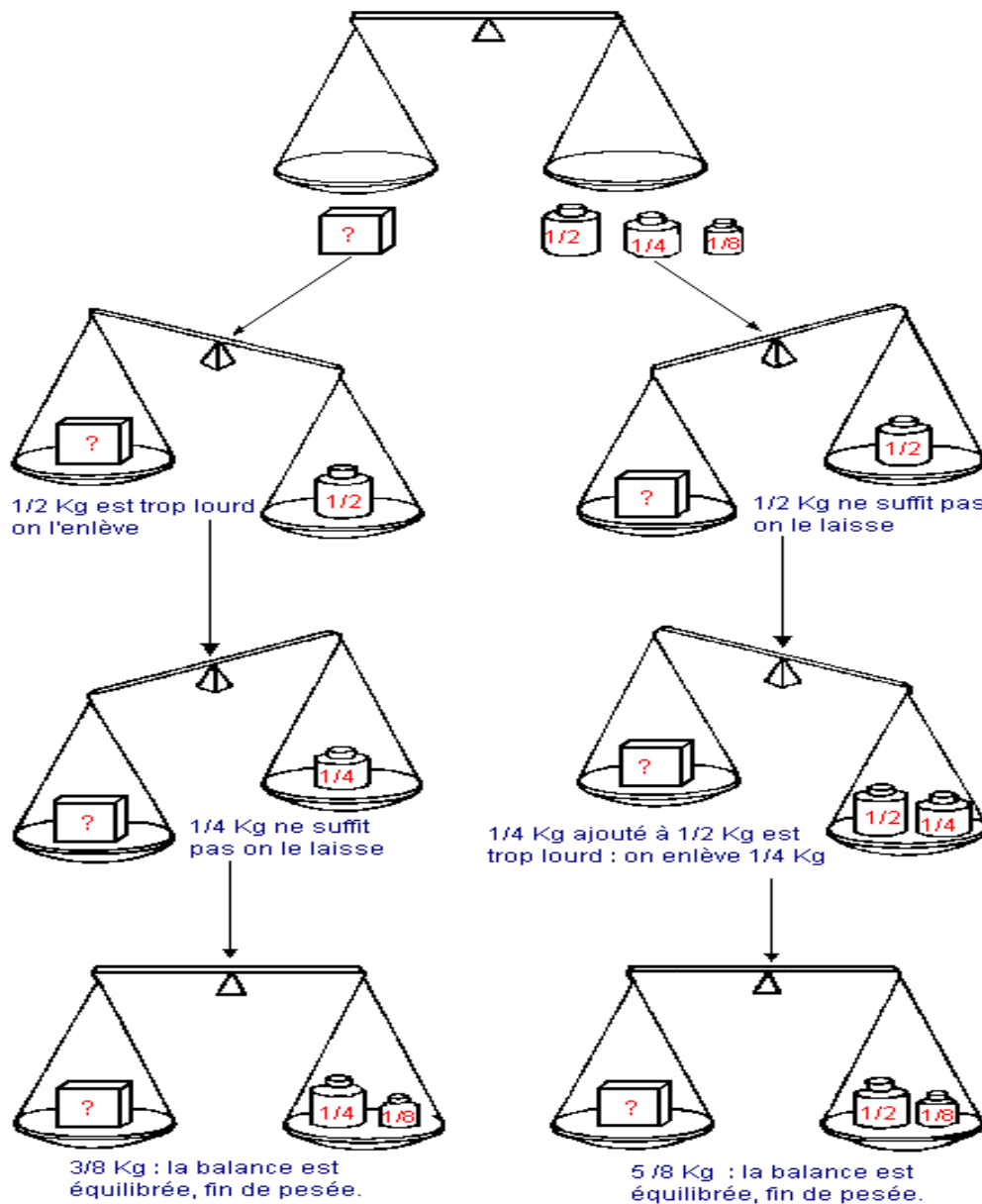


Fig. 30. - Deux exemples de pesées par la méthode des approximations successives.

Tem uma série de pesos, correspondendo a fracções do intervalo da escala.

Se é 1 Kg , teremos um peso de $\frac{1}{2}$ Kg , peso $\frac{1}{4}$ Kg , peso $\frac{1}{8}$ Kg e assim por diante.

Em seguida, coloque em um prato de pesagem, o material de pesagem é por outro lado, o peso de $\frac{1}{2}$ Kg . Se o escalas ponta do lado onde está localizado o peso $\frac{02}{01}$ kg , isto significa que o objecto pesa menos do que um metade kg.

Em seguida, substituiu o peso de $\frac{02}{01}$ kg por peso de $\frac{1}{4}$ kg . Se agora o equilíbrio das pontas lado do objecto é adicionado o peso de $\frac{08}{01}$ kg , e, assim, atinge a condição de equilíbrio. Neste caso, o objecto pesa $\frac{3}{8}$ kg .

Agora considere outro caso. Depois de colocar em um prato de pesagem metade kg e por outro lado, o objecto a ser pesado, se o saldo inclina lado do objeto, o que significa que pesa mais do que 1/2 Kg . Então deixamos esse peso e aumenta o peso 04/01 kg. Se neste momento as pontas de equilíbrio lado o peso é que o objecto pesa menos do que 6/8 kg. Por conseguinte, substituiu o peso de 1/4 kg por peso de 1/8 kg , para o equilíbrio. Neste segundo caso, o objecto pesa 5/8 kg.

Cada peso esquerda na prateleira, podemos associar o valor binário 1 e cada peso não usado, o valor 0 . Ao escrever 0 e 1 , em ordem decrescente de peso, os valores são obtidos pesava binário correspondente à figura 30 .

Os resultados são 011 para a pesagem e deixou 101 para pesagem direita.

O mesmo princípio se aplica ao conversor analógico / digital ilustrada na Figura 31.

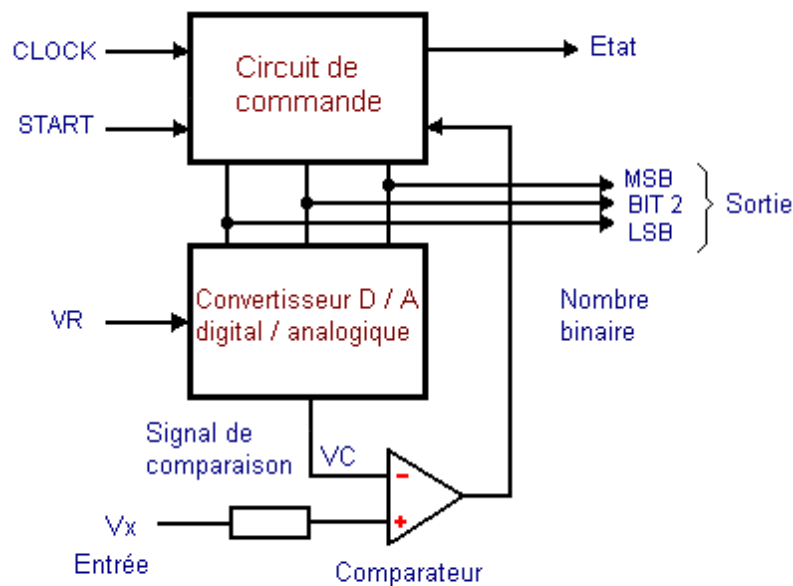


Fig. 31. - Schéma de principe d'un convertisseur A / D à approximations successives.

O circuito é constituído por um conversor digital / analógico, que está associada um circuito de controlo de geração de números binários.

A tensão analógica V_x é aplicada à entrada "+" do comparador.

A conversão começa quando um impulso é aplicada à entrada "Iniciar" .

No primeiro ciclo de relógio (relógio), o circuito de controlo define o MSB para um e todos outros pedaços a 0.

A entrada digital / analógico vê o número binário 100 e entrega tensão analógica V_C correspondente a metade da tensão de referência V_R .

O amplificador operacional realiza a comparação entre V_C e V_x e informa o circuito de comando.

Se é maior que V_x V_C , o circuito de controlo permite que o MSB para 1.

Se V_x é menos de V_C , o MSB é trazido para o nível lógico 0.

O circuito de controle, em seguida, move o bit No. 2 para o estado 1 . Ele permanecerá no estado 1 , se a nova tensão comparação V_C é maior do que V_x ou retornar ao estado 0 , se V_C é menor do que V_x .

O mesmo processo é repetido para o bit # 3 e assim por diante até o último bits (bit menos significativo) é processada. O exemplo seguinte ajuda a esclarecer o mecanismo de conversão.

Suponha uma tensão $V_x = 7.3$ Volts e uma tensão de referência V_R 10 volts.

- a. O circuito de controlo gera o número binário 100. Uma vez que o bit mais significativo (MSB) tem um peso igual a metade do V_R , o conversor D / A emite uma voltagem analógica V_C de 5 volts .
- b. O comparador de sinal que V_x é maior do que o V_C .
- c. O circuito de controle mantém o bit (MSB) para o estado 1 .
- d. O circuito de controle define o bit # 2 para o estado 1 , produzindo o número binário 110 que corresponde à tensão analógica V_C de 7,5 volts (5V do bit mais significativo mais 2,5 volts de o segundo bit).
- e. O comparador assinala que V_x é inferior a V_C .
- f. O circuito de controle redefine o segundo bit a 0 .
- g. O circuito de controle coloca o bit menos significativo no estado 1 . O número binário de 101 é a tensão analógica V_C de 6,25 volts ($1/2 V_R$ mais $1/8 V_R$).
- h. A comparação indica que V_x é maior do que o V_C .
 - O circuito de controle mantém o terceiro bit (LSB valor) das 1.
 - A conversão é completa e temos obtido o número binário 101 .

A Figura 32 mostra como a conversão tem lugar no tempo. É de notar cada bit são dedicados dois intervalos de tempo iguais.

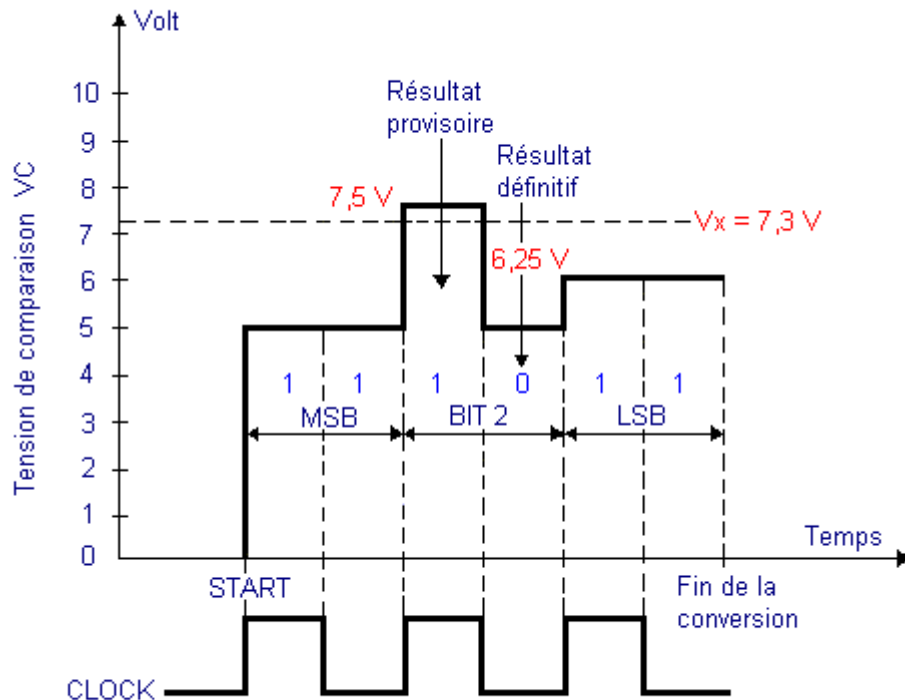


Fig. 32. - Evolution de la tension VC dans le temps.

No primeiro intervalo (strobe positiva do sinal de relógio), o circuito de controlo põe um bit para 1, o conversor D / A gera a tensão VC e informa o comparador do circuito de comando.

No segundo intervalo, o circuito de controlo de estado válido 1 no bit no decurso de tratamento ou decide dar a 0.

No circuito mostrado na Figura 31 Notamos que o conversor tem uma saída "estado".

Isto é importante porque durante a conversão, o que é bastante lento, o conversor de entrega sinais binários impreciso. Precisamos saber se a conversão está em andamento ou seja concluído.

É o papel da saída do "estado" que é 1 quando a conversão está sendo executado e 0 quando a conversão for concluída.

c. Mudanças no Converter "a / d" a Aproximações

SUCESSIVOS

O gráfico da Figura 33 resume o passo de conversão de aproximações

Sucessiva como já descrito.

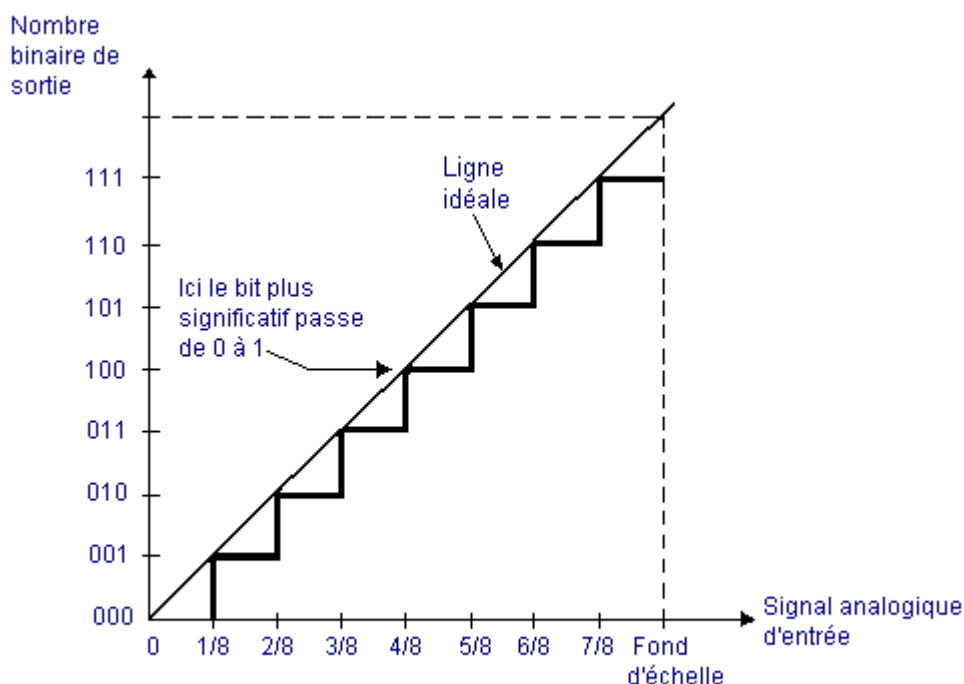


Fig. 33. - Courbe de transfert du convertisseur A / D de la figure 31.

Comparando a Figura 33 a Figura 27 Uma diferença clara é anotado. De facto, a curva transferência não está localizado em ambos os lados da linha de conversão ideal, mas detalhadamente abaixo. Isto é devido ao facto de que a transição a partir de um número binário para uma outra ocorre exatamente na extremidade direita de cada intervalo de subdivisão e não no valor da mediana. Por exemplo, o bit mais significativo (MSB) muda de 0 para 1 em exactamente metade do valor da escala completa ($4/8$ VR). Por contra, na Figura 27, o mesmo pedaço de trinco Valorizar $7/16$ RV.

A curva de conversão da Figura 27 resulta em melhor precisão. Com efeito, em Neste caso, a incerteza de quantização é igual a somente $1/16$ do VR , enquanto que na Figura 33, a incerteza é igual a $1/8$ da VR . Agora é possível reduzir para metade esta incerteza, deslocando-se a curva de transferência do conversor. Para fazer isso, basta adicionar de forma permanente, um DC RV $1/16$, a tensão converter V_x .

A Figura 34 mostra como a aproximação melhora no caso em que a tensão $V_x = 7,3$ volts.

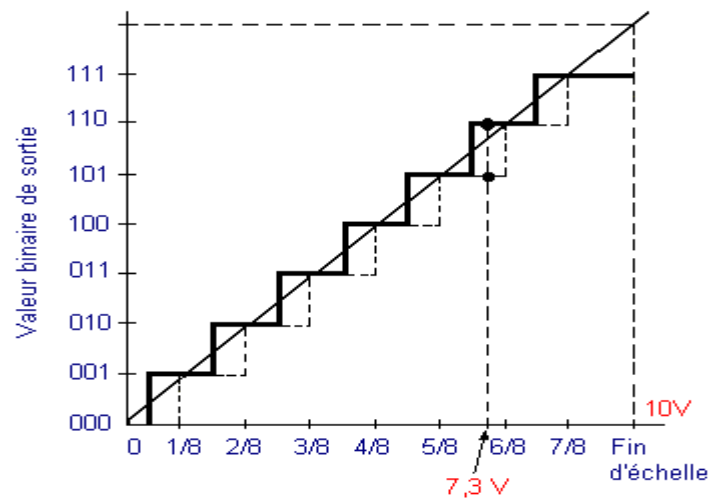


Fig. 34. - Correction de la courbe de transfert du convertisseur A / D.

Anteriormente, para $V_x = 7,3$ volts ,obtemos o número binário de 101 localizado muito longe da curva ideal de conversão. Após a correção, o conversor fornece o número 110 , que é muito mais próximo da linha ideal de conversão.

d. ERROS conversor A aproximações sucessivas

O conversor A / D pode ser sujeita aos mesmos erros que o conversor D / A ;

O erro de offset, erro de transferência, erro de linearidade. Se for excessivo, pode ocorrer que certas combinações são "Pulados" simplesmente. A Figura 35 mostra os efeitos desses vários erros na curva de transferência do conversor.

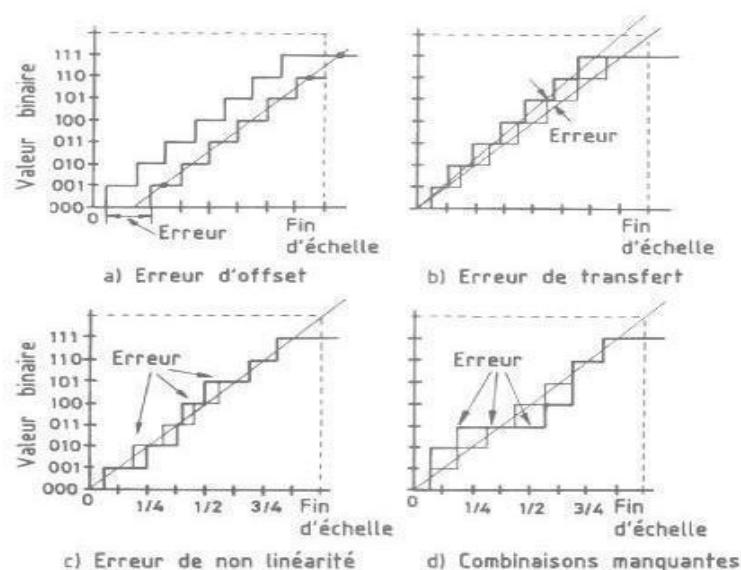


Fig. 35. - Erreurs typiques d'un convertisseur A / D.

Há uma outra possibilidade de erro, devido a variações no sinal a ser convertido, que até agora tem sido considerado fixo.

Normalmente isso não acontece assim. A Figura 36 ilustra o processo quando o sinal V_x varia durante a conversão.

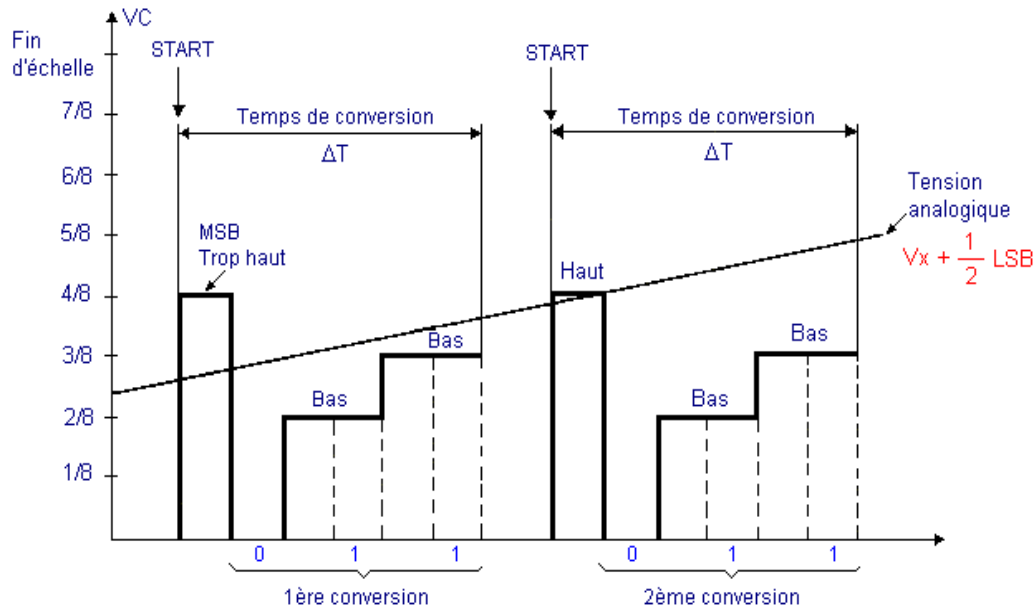


Fig. 36. - Erreur de conversion lorsque V_x varie.

A tensão para converter V_x senha 3/8 RV no início da primeira conversão, em 5/8 RV para final da segunda conversão e no entanto, duas conversões dão o mesmo resultado (011).

Portanto, é necessário que o sinal não variar muito rapidamente. A variação máxima V autorizada é uma função da tensão de referência V_R , o número de bits n do conversor, e o tempo conversão de t_{conv} de acordo com a fórmula :

$$V = \frac{V_R}{2^n \times t_{conv}}$$

V_R : exprimée en volts (V)

t_{conv} : exprimé en secondes (s)

V : obtenue en volts par seconde (V / s)

Para um conversor A / D de 10 bit , a trabalhar com uma tensão de referência $V_R = 10$ volts e uma tempo de conversão de 0,1 segundos , iremos :

$$V = \frac{10}{2^{10} \times 0,1} = 0,097 \text{ V / s}$$

Assim, o sinal de entrada irá variar a partir de um máximo de cerca de um décimo de um volt por segundo. Felizmente, sucessivas conversões de aproximação são geralmente mais rápido e executa uma conversão em poucos microssegundos.

Se o tempo de conversão é de $10 \mu s$, obtemos :

$$V = \frac{10}{2^{10} \times 10^{-5}} = 976 \text{ V / s}$$

Embora este valor parece ser alta, na verdade não é. Com efeito, a 1000 V / s equivalente a 10 volts em um centésimo de segundo. Muito frequentemente, os sinais a serem convertidos varia mais rapidamente.

Deve-se, em seguida, utilizar um dispositivo de : manter o sinal fixo durante toda a duração da conversão, por meio de um circuito adequado, chamado de "Sample and Hold" em Inglês, o que significa amostragem e segurando.

A palavra escrita exatamente a função do circuito, uma vez que significa literalmente "Amostras e enlatados" . Com efeito, ele assume um valor do sinal de controlo analógico e mantém durante todo o tempo necessário para a conversão.

A Figura 37 mostra um circuito de "Sample and Hold" muito simples. Um condensador C está ligado a a entrada "+" de um amplificador operacional montado como um amplificador seguidor (ganho = 1) e tendo uma impedância de entrada elevada.

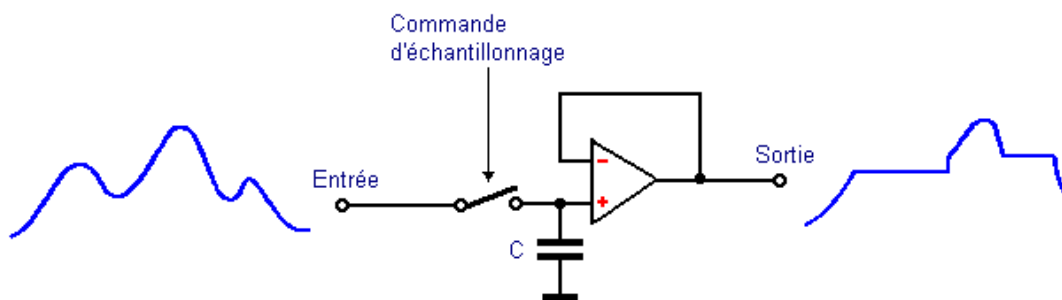


Fig. 37. - Schéma simplifié d'un circuit «Sample And Hold».

Quando o interruptor que está fechado, o sinal de entrada for encontrado, sem modificação, a saída do amplificador, uma vez que o ganho de este último é igual a 1. Quando abrir o interruptor, o sinal de entrada não terá qualquer influência. Capacitor C retém forma de carga elétrica, o último valor de tensão de entrada existente antes a abertura do contacto. No ponto de saída do amplificador, vemos que a tensão ao longo do tempo de abertura do interruptor. Com efeito, a descarga do condensador C é insignificante desde a impedância de entrada do amplificador é muito alta.

A Figura 38 ilustra o princípio de funcionamento do circuito "Sample and Hold".

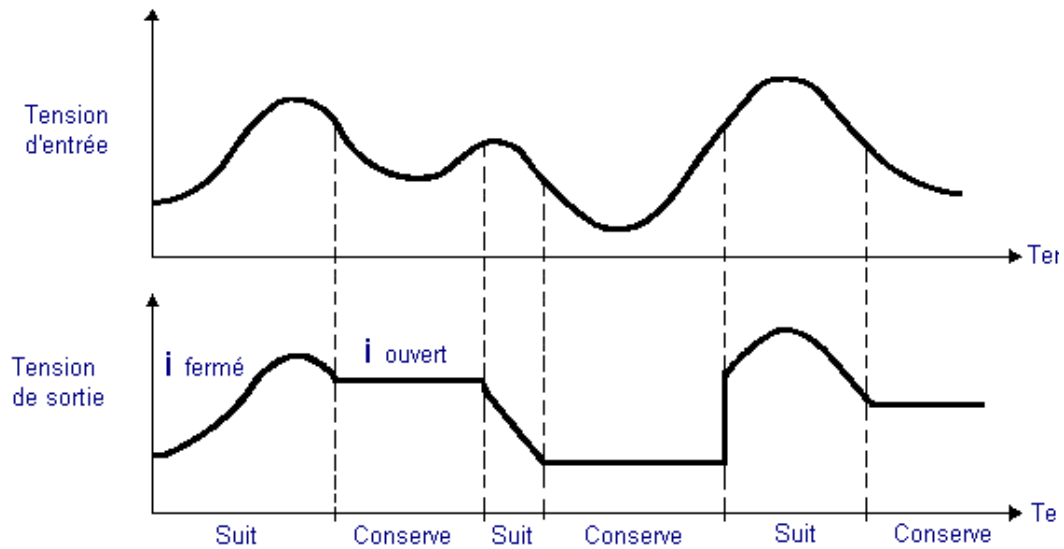


Fig. 38. - Tensions d'entrée et de sortie du circuit «Sample And Hold».

Um sistema de processamento de dados analógico inclui, tipicamente, um conversor A / D associada a um circuito de "amostragem e retenção", a menos que o sinal a ser convertido é muito lenta. A Figura 39 mostra o exemplo dado na Figura 36, mas com a correcção efectuada por um circuito

"Sample and Hold".

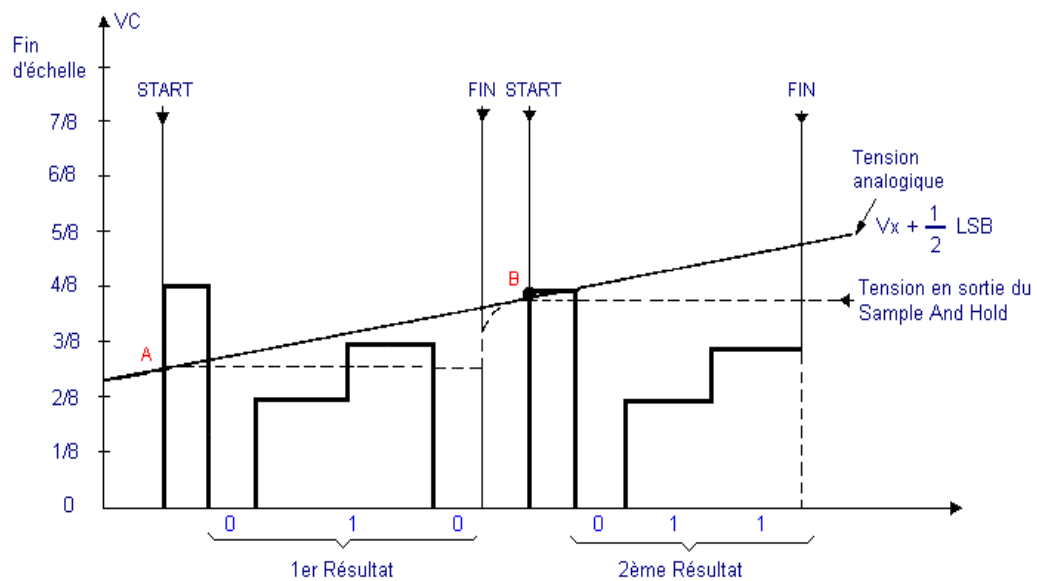


Fig. 39. - Correction apportée par le circuit «Sample And Hold».

Em pontos A e B , ele abre o interruptor I foi previamente fechado. Permanece aberto toda a duração da conversão. A primeira conversão dá o valor 010 , mas a segunda conversão indica o valor 011 , o que é mais próximo da realidade que o obtido na Figura 36.

e. Converter Rail

tais conversores são utilizados para a construção dos voltímetros e digitais medir grandezas que variam lentamente, tais como a temperatura e a pressão.

Eles não são adequados para a conversão de sinais variando rapidamente.

O mais simples conversor de rampa possível é mostrada na Figura 40. Ela é constituída por um circuito RC, um circuito de controle e um computador.

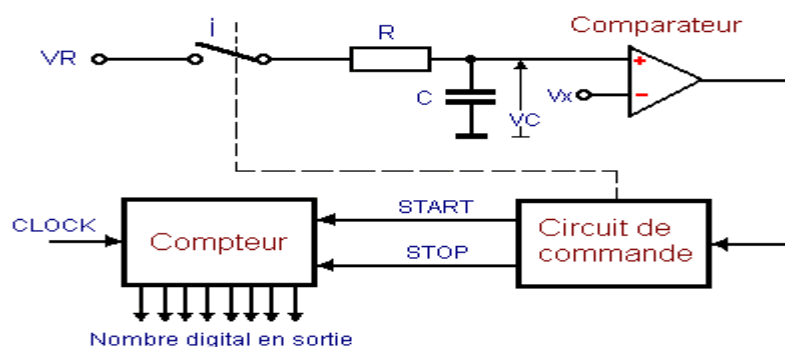


Fig. 40. - Schéma de principe d'un convertisseur à rampe.

Antes da conversão, o capacitor C é descarregado e o interruptor I está aberto.

No início da conversão, o circuito de controle fecha o contacto I e inicia o contador que começa a contar os pulsos de clock.

Como I é fechado, o condensador C começa a carregar através da resistência R . Se estiver usando uma tensão VR suficientemente elevado em comparação com as tensões Vx para converter, você pode considerar que a carga C é semelhante a uma rampa linear (Figura 41).

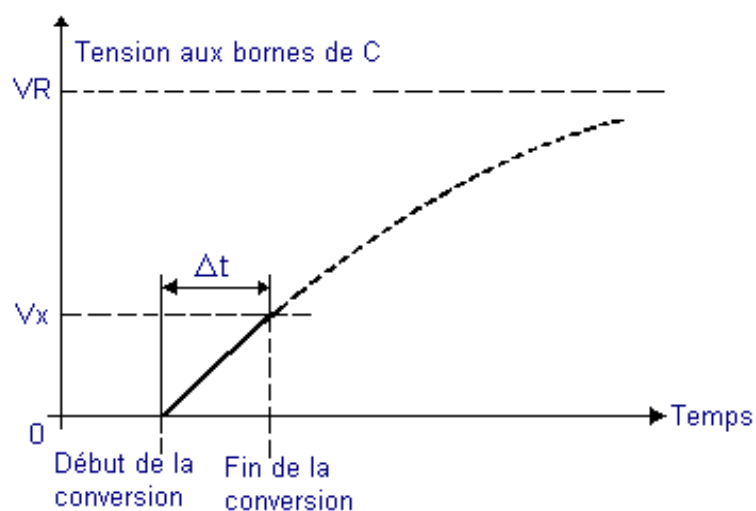


Fig. 41. - Tension aux bornes de C pendant la conversion.

Quando a tensão V_C através do condensador atinge o valor V_X a ser medido, o comparador muda de balanço e pontos igual ao circuito de controle que impede o comparador imediatamente abre o contato I.

A conversão é completada e pode ser lida no medidor do número de impulsos de relógio que têm contadas durante o tempo Δt estabelecidas pelo condensador para o apuramento do valor V_X .

Além disso, o valor de V_X , quanto maior for o tempo necessário para que o condensador de cobrar ao valor será longo.

Simplesmente conceber o contador de forma adequada, de modo que o número totalizou dá directamente o valor de V_X no código binário desejado.

Na realidade, as coisas não são tão simples. De facto, a precisão de um tal conversor depende em grande parte, o capacitor e, em geral, os capacitores são esboçado. Então, nós usamos um mais complexo método chamado de conversão dupla rampa, onde a precisão não dependem do condensador.

Este método ilustrado no gráfico da Figura 42 encontra-se com base na carga e descarga capacitor linear (lembre-se que a linearidade da carga ou descarga é obtida quando estas operações são efectuadas com uma corrente constante).

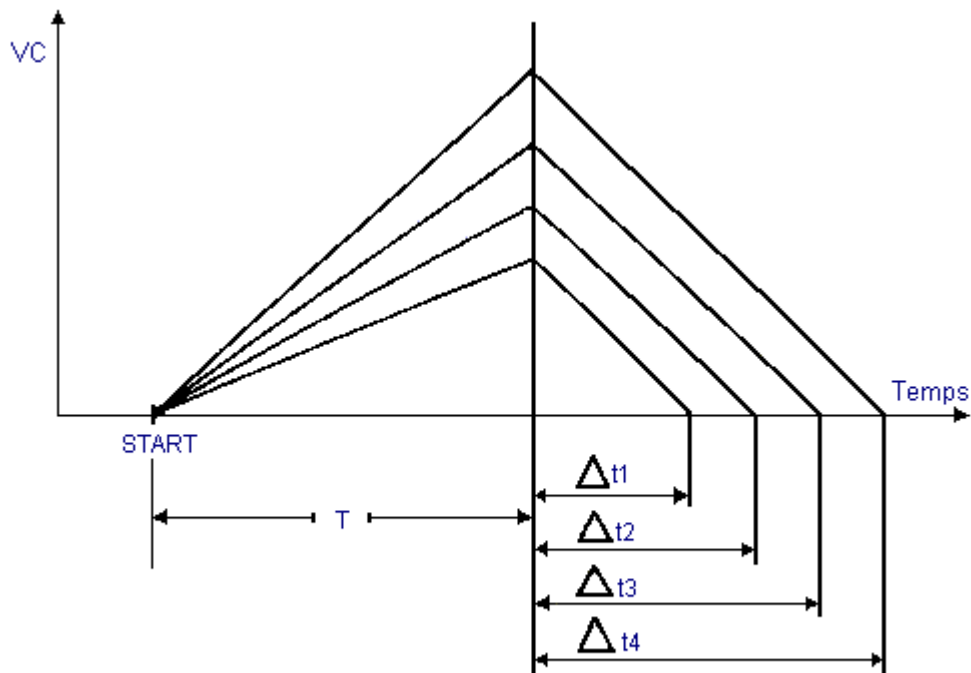


Fig. 42. - Allure de la conversion A / D à double rampe.

A tensão a ser convertido V_x é aplicada a um condensador C , durante um tempo fixado T , independente do valor de V_x .

A acusação de C depende apenas de V_x e é ainda maior do que V_x é grande.

A inclinação da rampa durante a carga C é variável e depende do valor de V_x .

Quando o carregamento estiver concluído, o circuito de controlo aplica-se à tensão do capacitor referência V_R . O último tensão é de sinal oposto ao aplicado anteriormente e faz com que a descarga do condensador C .

A descarga é feita com uma inclinação constante igual a V_R / RC .

Quando a tensão V_C (através do condensador C) chega a zero, a conversão é parado. Um contador mede o tempo $\otimes t$ necessário para descarregar o capacitor C e fornece saída diretamente o resultado da conversão de um número binário.

Tempo $\otimes t$ está directamente relacionada com a altura da tensão de carga, que por sua vez depende V_x .

Uma vez que o capacitor C funciona em modo linear, podemos dizer que a carga armazenado por C é proporcional à $V_X \times \otimes t$, enquanto a carga C rendimentos durante o descarga é proporcional à $V_R \times \otimes t$. Como a quantidade de energia vendida pelo capacitor é igual ao que ele tinha recebido anteriormente, deduzimos que :

$$V_x \times T = V_R \times t \quad \text{onde} \quad t = V_x \times (T / V_R)$$

T e V_R são termos constantes e conhecido desde o início da medição. Pode, portanto, concluir que $\otimes t$ é directamente proporcional à V_x .

A Figura 43 mostra o diagrama de blocos de um conversor de dupla rampa.

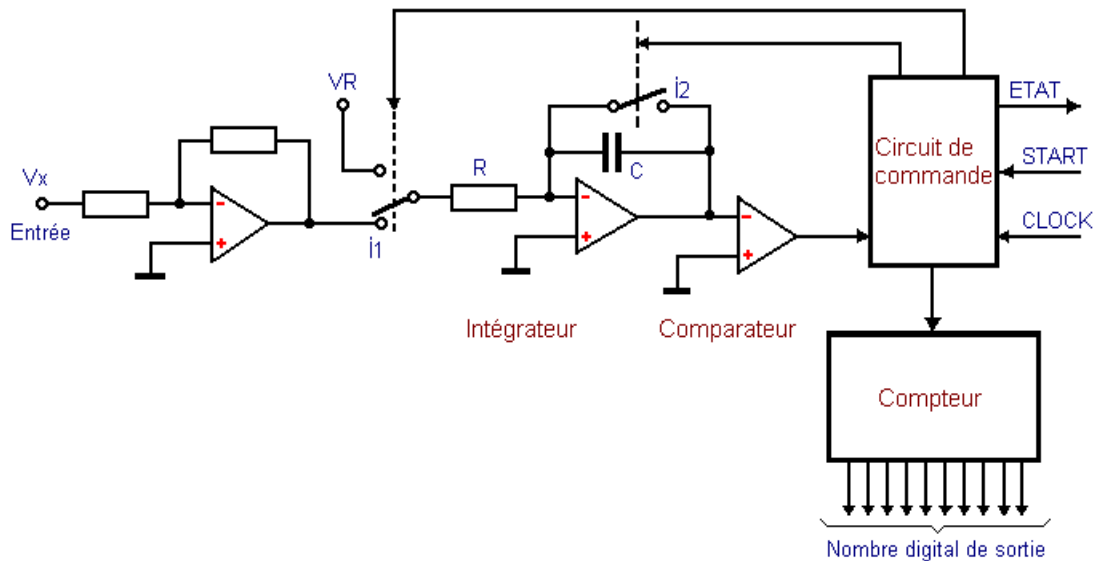


Fig. 43. - Schéma de principe d'un convertisseur A / D à double rampe.

A entrada V_x não está directamente ligado à rede RC, mas antes através de um ganho do amplificador operacional - 1. Este estágio inversor utilizado para aplicar um sinal oposto ao de VR para o condensador C e também serve para separar o circuitos conversores que o precedem.

O sinal V_x for aplicada pelo interruptor I1 para a resistência R e do condensador C. O condensador C não está ligado entre os terminais de um dos R e móido, mas entre o de saída e de entrada "-" de um amplificador operacional. Este circuito é um circuito integrado que fornece uma carga e descarga do condensador perfeitamente linear.

O circuito de controle alternadamente aciona dois switches. O primeiro I1 para início da conversão é colocado para baixo e transmite a tensão V_x à rede RC, permitindo que a carga C. Depois de um tempo T_{ON} , o interruptor I1 é alternado para cima. A tensão VR, de sinal oposto para V_x é aplicado à rede RC e descarga de C é efetuada.

Ao mesmo tempo, o circuito de controlo instrui o contador para iniciar a contando os impulsos de relógio. A comparar seguinte circuito integrador pode detectar o cruzamento zero de descarga do capacitor C. Esta informação é enviada para o circuito de controle que bloqueia o contador.

O segundo interruptor I2 é fechado um curto período de tempo antes do início da conversão de modo a curto-circuito o condensador C e eliminar assim qualquer carga elétrica residual.

Um conversor de rampa dupla oferece muitas vantagens : A precisão da medição é independente da precisão do condensador, além disso, a linearidade é excelente e não pode haver combinações ausentes, como no caso de sucessivos conversores de aproximação. Finalmente, a resolução é limitada apenas pelas características dos circuitos analógicos (amplificadores operacionais) e pode ser muito alta. Acrescente-se que possíveis ruídos de alta frequência são muito bem tolerados e não levam geralmente a indicações erradas.

Para todas estas vantagens, é necessário se opor a uma grande desvantagem : é lenta a conversão.

O medidor deve realmente voltar a zero e contar até o tempo t , e depois voltar a zero em seguida, a contagem de tempo $\otimes t$. Se o contador funciona em mais de 10 bits, há muitos milhares de combinações : o relógio deve emitir um grande número de pulsos e não pode obter algumas dezenas de conversões por segundo.

Amplificadores operacionais e comparadores não são perfeitos e introduzir

muitas vezes pequenos erros. Esses erros são reduzidos usando inversores para quadruplicar a rampa. Nós não iremos desenvolver aqui, porque se baseiam no mesmo princípio como os conversores de rampa dupla.

No início da conversão, que fecha a entrada para a massa e executa a conversão Rampa Dupla, deve obter um número binário zero, mas por causa de erros, o número binário obtido não é zero. Este número binário é armazenado na memória.

Em seguida, levando a cabo da mesma forma, a conversão real da tensão V_x e o

extremidade, o primeiro número binário é subtraído do resultado. Assim, um número pouco mais preciso.

f. Conversor de Tensão / Frequência

Estes conversores são baseados em cujos osciladores de frequência dependem de uma tensão de controle. Eles são chamados de VCO (do inglês "osciladores de tensão controlada", o que significa "osciladores controlados de tensão").

Existem muitos osciladores deste tipo e no comércio são encontrados em

forma de circuitos integrados. O diagrama de blocos de um conversor analógico / digital usando um VCO é dada na Figura 44.

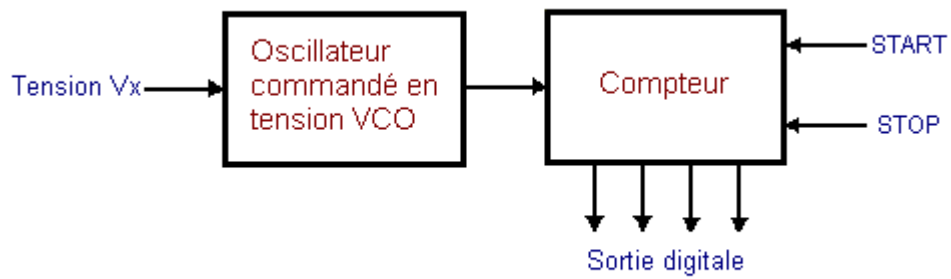


Fig. 44. - Schéma synoptique d'un convertisseur A / D à V.C.O..

A tensão a ser convertido V_x é aplicado à entrada de controlo do oscilador VCO que fornece um sinal rectangular, cuja frequência depende da tensão V_x . Este sinal é transmitido à entrada relógio com um contador que trabalha para um tempo T determinado pelos controles sobre inputs "Start" e "Stop". Após a contagem e se o tempo T foi cuidadosamente escolhido, o contador indica um número binário correspondente à tensão V_x entrada.

Os conversores A / D deste tipo são lentos, mas muito preciso.

I. Converter um Contador

Estes são dispositivos que incluem um contador, um conversor D / A, um comparador e um circuito de controlo (Figura 45).

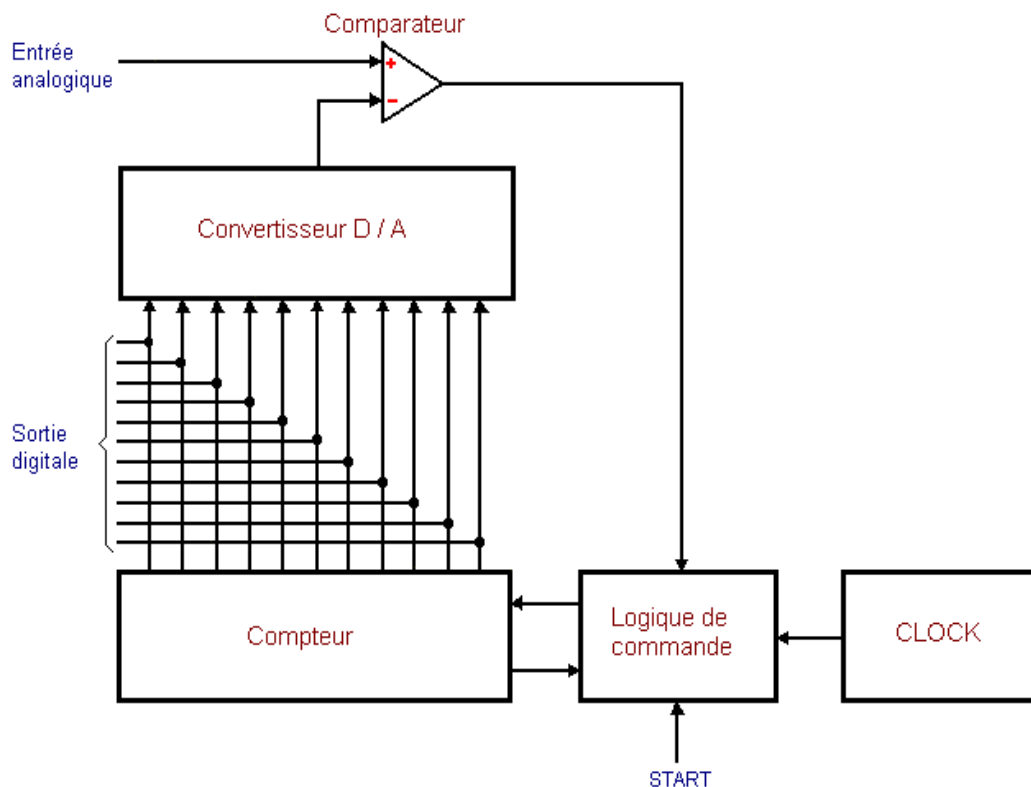


Fig. 45. - Schéma synoptique d'un convertisseur A / D à compteur.

A tensão V_x a ser convertido é aplicada à entrada "+" do comparador.

O início da conversão é determinada por um impulso na entrada "Iniciar" do circuito de comando.

Neste momento, os impulsos de relógio são transmitidos ao contador através do circuito de comando.

O contador será, portanto, incrementar em cada pulso de clock. O contador das saídas digitais são ligados às entradas de um conversor analógico / digital que proporciona uma escadaria tensão analógica . Esta tensão é aplicada à entrada "-" do Compare. Quando a tensão em passos, a partir do conversor D / A , atinge ou excede o valor V_x , a saída o estado alterações comparador, em que informa o circuito de controle que iria bloquear balcão. A saída do contador, que, por conseguinte, tem um número binário correspondente à entrada analógica V_x .

Este tipo de conversor D / A é bastante lento. Em alguns casos, particularmente quando se deseja sinais de processamento analógicos variando no tempo, de modo que utiliza um contador reversível, o Em vez de um contador normal. Obtém-se assim um conversor seguidor.

Se a saída do D / A é mais baixa do que a entrada V_x , o contador conta-se e Por conseguinte, a saída do conversor D / A aumenta. Se em vez disso, o mesmo resultado é mais elevado do que entrada V_x , o temporizador de contagem decrescente diminuindo desse modo a saída do conversor D / A

Um exemplo de conversão utilizando um contador de desligamento é mostrado na Figura 46.

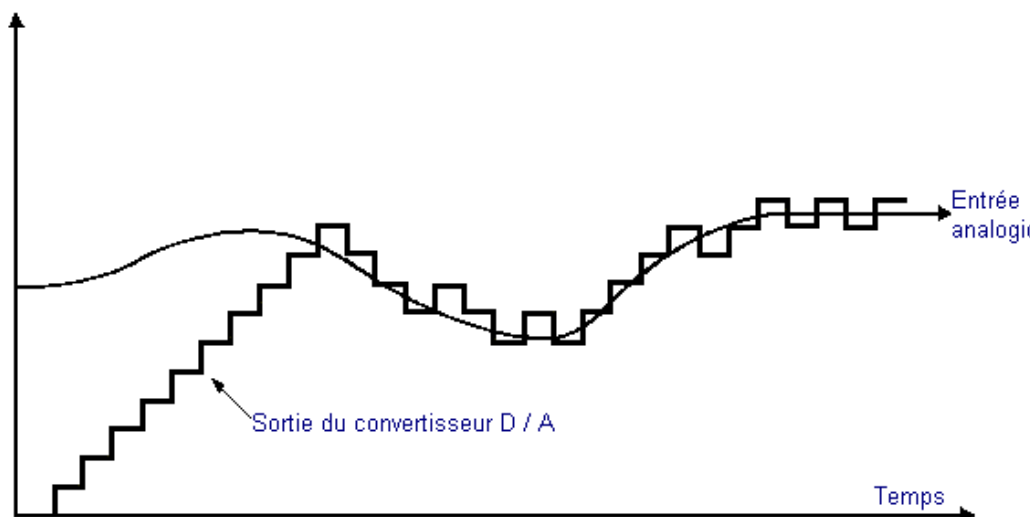


Fig. 46. - Principe du convertisseur D / A suiveur.

O conversor seguidor é capaz de reagir muito rapidamente a pequenas variações no sinal de entrada. Para variações grandes e repentinas, é tão lento como conversores primeiro tipo de medidor.

Assim termina as aulas teóricas dedicadas a eletrônica digital e constituem uma excelente preparação de iniciar a consideração dos microprocessadores e microcomputadores.

Atividade 2

conceitos sobre Microprocessor

Atualmente, os sistemas digitais complexos são feitos com microprocessadores. Com os avanços da tecnologia e reduzir o custo dos circuitos uso integrado de microprocessadores se espalhou para áreas onde uma vez empregando lógica tradicional (portas lógicas, flip-flops, registradores, contadores ...).

O microprocessador é um circuito integrado em uma larga escala (LSI), incluindo um cálculo informações de processamento unidade fornecida a partir de fora do sistema.

Esses diferentes tratamentos de informações são determinadas por um programa. Este programa é composto por uma sequência de passos do processo a ser executado em uma ordem cronológica particular.

O método de trabalho usado é significativamente diferente do que é utilizado para o projeto tradicional circuitos eletrônicos.

De fato, para uma instalação tradicional, basta selecionar os componentes

lógicas (portas, flip-flops, contadores, registros ...) necessários para desempenhar as funções desejado e fazer as conexões entre esses diferentes elementos. Num circuito baseado em microprocessador, é necessário introduzir um dimensão adicional que é a programação , ou seja, que as obras de circuito em estreita colaboração com a execução de um programa.

Este tipo de personificação introduz uma nova etapa na flexibilidade e flexibilidade o desempenho dos circuitos digitais.

Na verdade, basta alterar o programa na memória para que o sistema microprocessador executa novas funções.

Pode-se mencionar a crescente utilização de microprocessadores no mundo de hoje (máquinas-ferramentas CNC, informática, telemática, eletrodomésticos, rodoviário, ferroviário).

Além disso, o microprocessador tornou-se um produto padrão, uma vez que pode encher uma variedade de tarefas. Isto resultou numa redução considerável de custos produção.

Neste breve introdução ao microprocessador, apresentamos a figura 12

diagrama de blocos de um microprocessador reuniram-se em electrodomésticos (máquinas de lavar, fogões .)

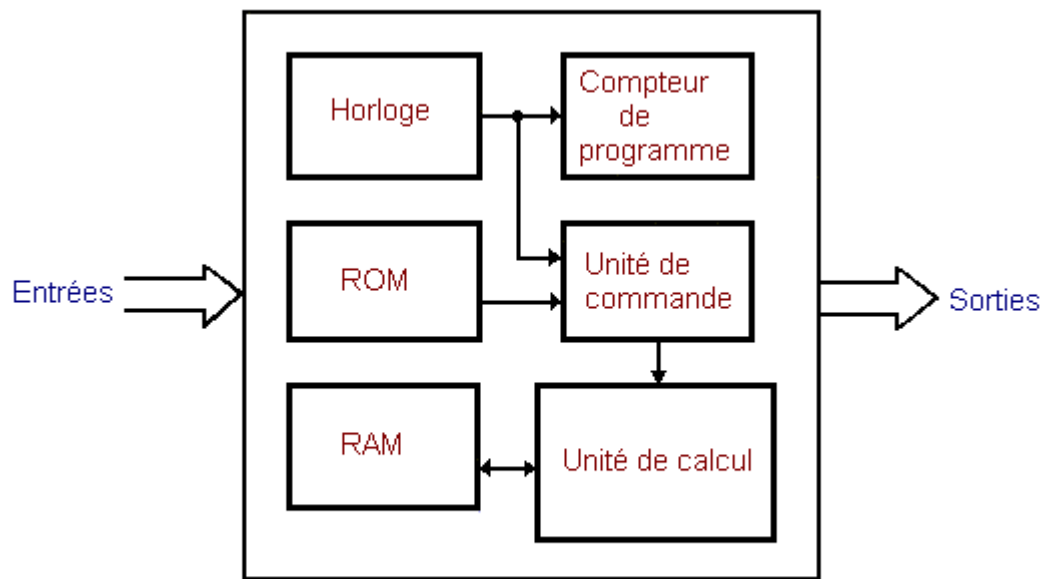


Fig. 12. - Synoptique simplifié d'un programmeur (microprocesseur spécialisé pour la commande).

Este microprocessador projetado para controlar dispositivos simples são muitas vezes chamados programas (controlador).

Memória ROM tem uma capacidade de um ou dois kilobytes e contém o programa trabalho.

A memória RAM tem uma capacidade de algumas centenas de bits de. Esta é a informação em os elementos de estado e de comando do sistema que passam através desta memória. O programa é um conjunto de instruções (ordens) executadas em uma determinada ordem. O contador de programa permite que a cronologia da ordem dada a programa.

A unidade de cálculo processa os dados que recebe e gera a informação necessária para a conclusão do programa. A unidade de controle assegura a coordenação entre estes diferentes elementos.

Esses controladores também pode ter outros elementos (conversor D arte digital, relógio de tempo real (temporizador) ...).

Em princípio, um microprocessador pode lidar com todas as funções tradicionalmente desempenhadas por um circuito digital. No entanto, o sistema de microprocessador pode ser demasiado lenta para executar determinadas operações. Ele irá, nesse caso, necessário o uso de circuitos de fios (circuitos tradicional). Além disso, o uso de um microprocessador, muitas vezes tem de ter um sistema de parceiro de desenvolvimento para a concepção do programa.

Isto resulta, portanto, num custo de cartão. Por isso, em um certo número de casos é Ainda mais interessante usar modelos convencionais (portas lógicas, flip-flops).

Atividade 3. Limites de Utilização de Circuitos Digitais Integrados

1. A Frequência de Operação Máxima

É um parâmetro que deve muitas vezes ser considerados no desenho de sistemas digital.

Ao considerar contadores, este conceito já foi apresentado. Verificou-se que se fizemos alguns ICs de trabalho para as altas frequências que aconteceram

para funcionar deficiência e insuficiência mesmo completa em alguns casos.

Na verdade, essa noção de limite de velocidade de operação refere-se a dois dados núcleo : o tempo de propagação de um sinal através de um dado circuito (portas lógica, aleta.) e o tempo de transição de uma lógica à lógica

complementar (tempo de comutação ou transição).

É por estas razões que o fabricante especifique sempre a velocidade máxima operação de um circuito integrado.

Esta velocidade (ou frequência) Max é um pouco MHz para circuitos CMOS e algumas dezenas de megahertz para circuitos TTL. No entanto, é bom deixar um intervalo de segurança e não operar uma sistema (ou componente) para a sua taxa máxima permitida. Por outro lado, fabricante normalmente fornece dois valores máximos de frequência.

Um deles é o valor típico (ou valor médio), que é a frequência máxima a que muitos circuitos do mesmo tipo pode operar. A outra é o valor mínimo: Qual é a frequência máxima em que é absolutamente certo de que todos os circuitos

isso pode funcionar. O último é, por conseguinte, um pouco menos do que o valor típico.

Em geral, devemos levar em conta este valor mínimo, não o valor normal, porque se trabalhando com ele, existe o risco de que o componente será executado corretamente.

Considere o seguinte exemplo : Contador CMOS 40.193.

A tabela abaixo apresenta as frequências máxima e mínima típica e dependendo da tensão de alimentação.

Tension d'alimentation (Volt)	Fréquence maximale (en MHz)	
	Minimale	Typique
5	3	5
10	9	18
15	13	26

A frequência máxima está relacionada a três fatores. O primeiro, tal como mostrado na tabela acima, representa a tensão de alimentação. O aumentos máximos de frequências que a tensão de alimentação aumenta. Um segundo fator é a capacidade de carga CI para a saída MOS . Frequência Max, também aumenta quando esta capacidade diminui.

A tabela na Figura 13 mostra os efeitos desses dois fatores sobre a frequência Max.

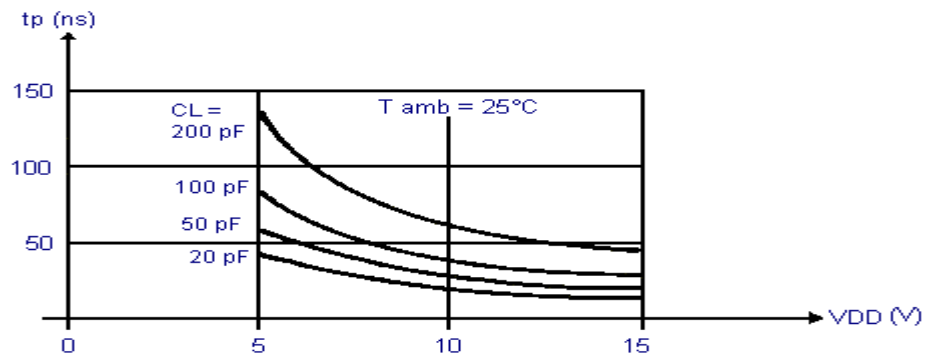


Fig. 13. - Temps de propagation t_p en fonction de la tension d'alimentation V_{DD} et de la charge capacitive C_L pour le circuit HEF 4011 B.

Para isso, o tempo de propagação é traçada TP circuito 4011 B como uma função destes dois configurações.

O aumento da frequência máxima (equivalente a uma diminuição do tempo de propagação) é explicado pela diminuição em transistores de comutação vezes MOS. O último fator é a temperatura. Os aumentos máximos de frequência quando a temperatura diminui.

A amostra 14 é sempre relativo ao circuito HEF 4011 B.

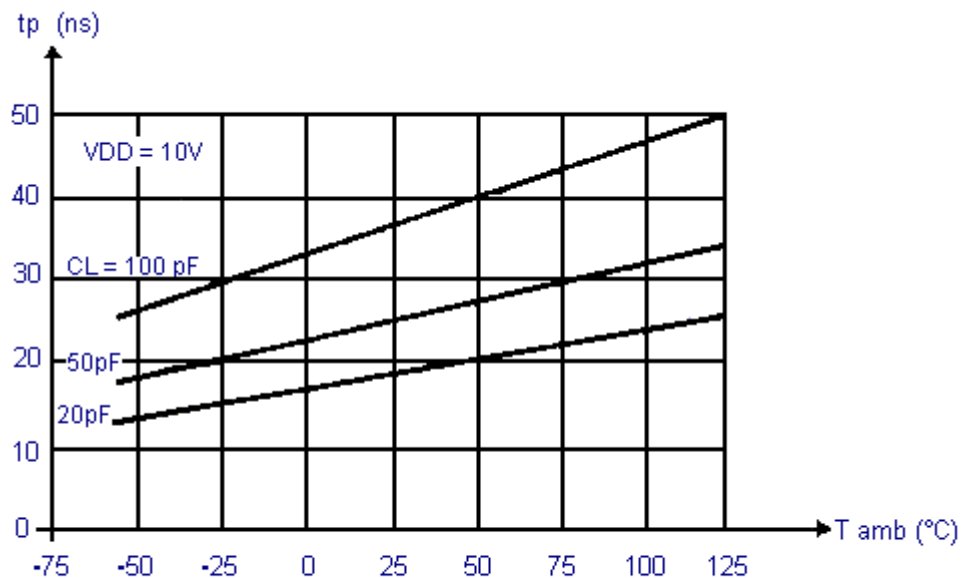


Fig. 14. - Temps de propagation t_p en fonction de la température ambiante, avec $V_{DD} = 10V$ pour le HEF 4011 B, avec plusieurs valeurs de la charge capacitive C_L .

Até então, temos considerado apenas um componente. No entanto, num sistema digital, existe geralmente uma gama de circuitos integrados ligados. Outros factores podem interferir a velocidade máxima de operação.

Por exemplo, considere o circuito da Figura 15 compreende dois latches D síncrona e duas portas NAND .

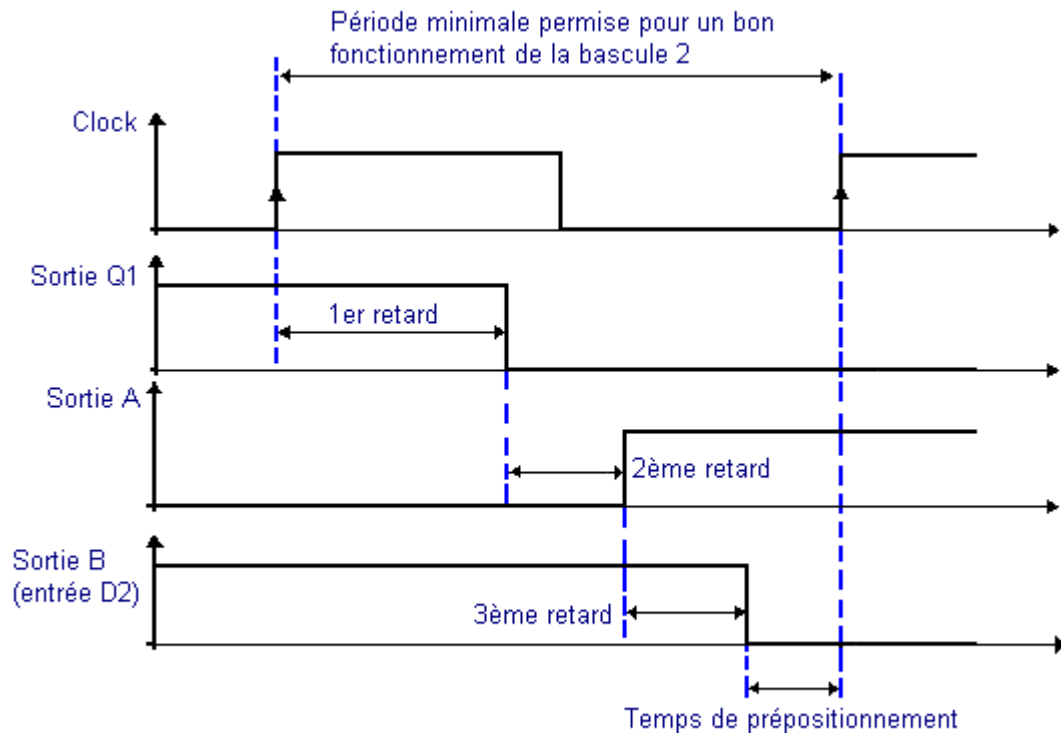


Fig. 16. - Chronogramme relatif au circuit de la figure 15 mettant en évidence la période minimale d'horloge.

Quando uma borda ativa do relógio ocorre, os dois roqueiros mudar simultaneamente. Os dados presente na entrada D1 é transferido para a saída Q1 e ambos portas NAND comutar uma a seguir a outra. Os dados presentes na entrada D2 câmbio.

A Figura 16 mostra os diferentes atrasos Além disso, devido aos tempos de propagação através do primeiro flip-flop e duas portas NAND.

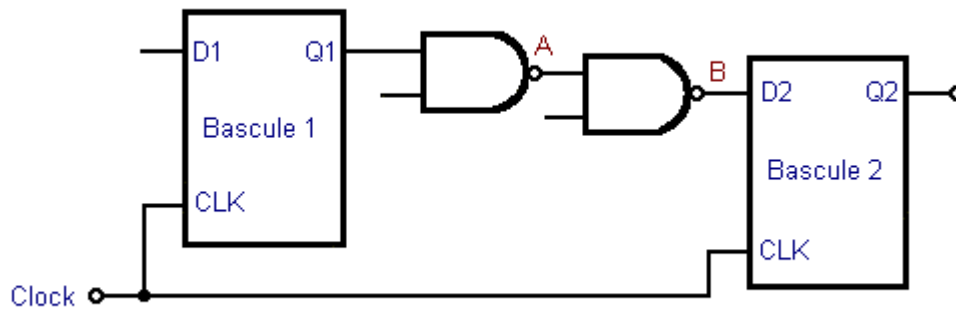


Fig. 15. - Système numérique simple synchrone.

O pré-definido de tempo (o tempo de configuração) é o tempo que os novos dados devem estar presente na entrada do trinco antes do bordo activo do relógio. Vamos calcular a frequência máxima que pode operar este circuito.

Para isso, vamos calcular o período mínimo necessário para o seu funcionamento. O flip-flops D são do tipo 74C74 , portas NAND tipo 74C00 ea tensão de alimentação é +5 volts (quando a tensão de alimentação aumenta, diminui o tempo de propagação).

O primeiro atraso (delay) é 300 ns , o segundo e terceiro atraso no valor de 90 ns e o pré-ajuste de tempo é 100 ns .

A duração mínima do período de relógio é igual a três tempo de atraso adicionados propositadamente a dizer :

$$300 + 90 + 90 + 100 = 580 \text{ ns}$$

A frequência máxima é $(1 / 580) \times 10^9 = 1,7 \text{ MHz}$.

Esta frequência é menor do que a frequência máxima relógio na roqueiro 74C74 que é 2 MHz.

Se o número de portas lógicas em série aumenta, a frequência máxima de operação do circuito diminui.

Com quatro portas NAND em série , o período seria :

$$300 + (90 \times 4) + 100 = 760 \text{ ns}$$

A frequência máxima seria : $(1/760) \times 10^9 = 1,3 \text{ MHz}$.

Por isso, em geral, limitar o número de portas lógicas em série, uma após outros. Nos casos em que tal não seja possível, deve em seguida, insira as travas adicionais como mostrado na Figura 17.

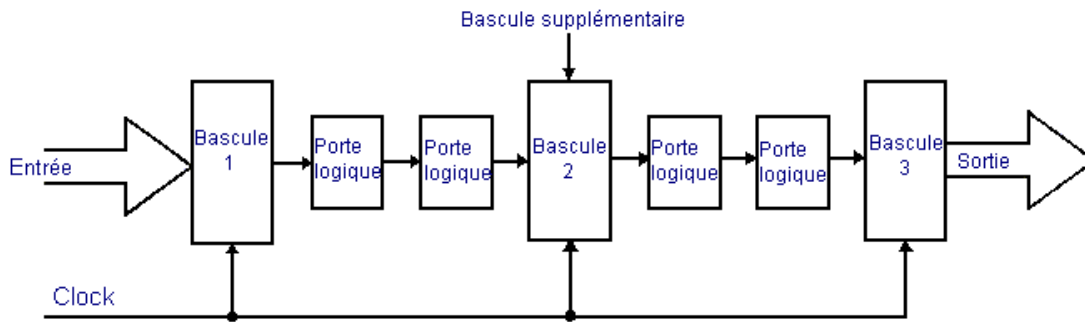


Fig. 17. - Introduction d'une bascule supplémentaire dans un circuit afin d'augmenter la fréquence d'horloge.

Se mantivermos o mesmo atraso e pré-posicionamento que anteriormente, obtemos os seguintes resultados :

No primeiro caso, quando a alavanca adicional não existe :

período do clock mínima = $300 + 90 + 90 + 90 + 90 + 100 = 760$ ns.

No segundo caso, o período de relógio mínimo deve ser suficiente para o particular presente na entrada de um flip-flop n pode ser localizada na entrada do trinco n + 1 a tempo.

No presente caso, este período é igual à soma dos tempos de propagação de um balancim (francês) adicionado a estas duas portas lógicas, bem como a do tempo de propoositadamente.

Nós encontramos :

$300 + 90 + 90 + 100 = 580$ ns

A alavanca adicional (CLOCK SKEW) serve como armazenamento intermediário para registro de dados transita desde a entrada até à saída do circuito. Este sistema aumenta o fluxo de dados através do circuito digital.

2. Desvio do Clock

O relógio de deslocamento (ou a inclinação do clock) é também um problema com o diferenças de tempo de propagação através de portas lógicas.

O circuito da Figura 18 permite realçar o problema.

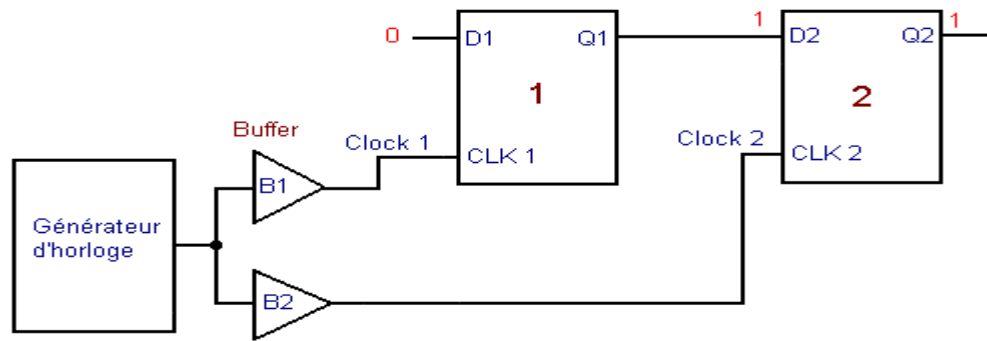


Fig. 18. - Circuit dans lequel deux bascules D reçoivent le même signal d'horloge à travers deux buffers différents.

Se os tempos de propagação dos dois tampões B1 e B2 são muito diferentes, pode haver um mau funcionamento do circuito.

Inicialmente D1 está em estado de 0 e D2 para o estado 1 . Se o tempo de propagação dos dois tampões são idênticos, o clock ativa ocorre simultaneamente CLK 1 e CLK 2 , como mostrado na Figura 19.

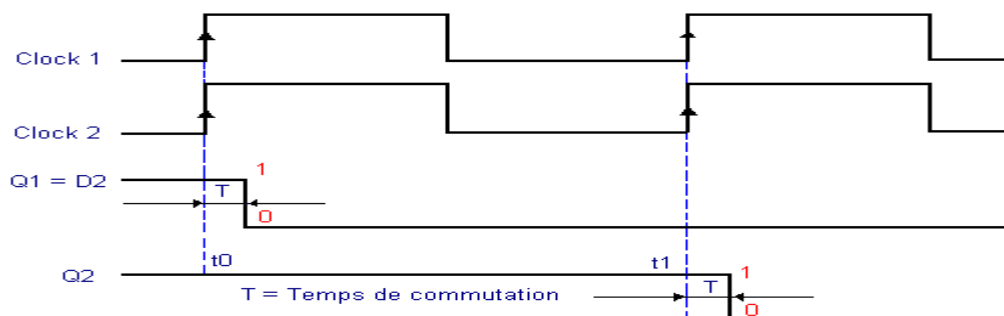


Fig. 19. - Fonctionnement normal du circuit de la figure 18.

A partir do momento t0, Q1 muda para o estado 0 depois de um tempo T correspondente ao tempo balança de chaveamento 1 . Q2 permanece em estado 1 porque no momento t0, D2 é 1. Q2 vai muda de estado na próxima transição de clock (tempo t1).

Suponhamos agora que o tempo de propagação do tampão B2 é consideravelmente mais maior do que a do tampão B1 . Pode haver um mau funcionamento mostrado na Figura 20.

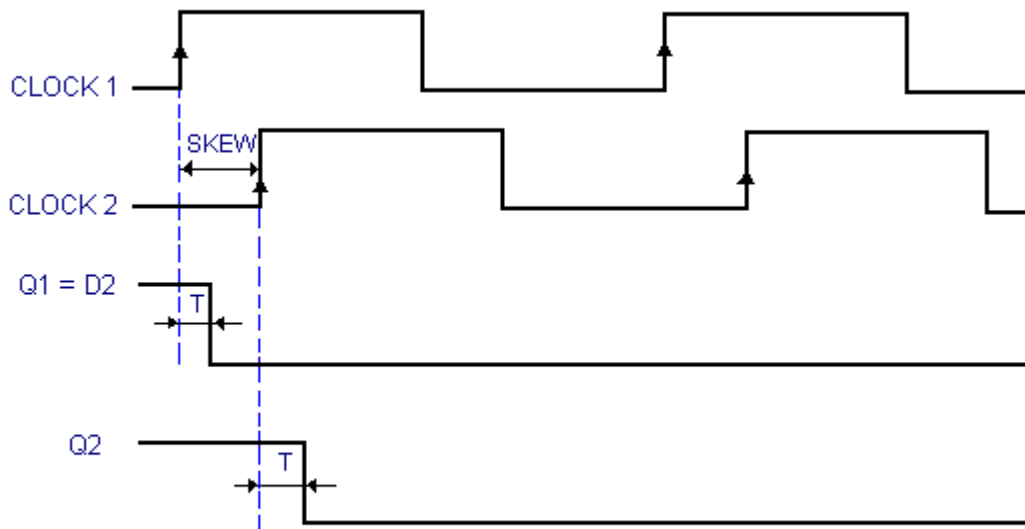


Fig. 20. - La première bascule du circuit commute avant que le signal d'horloge CLOCK 2 ne provienne à la deuxième bascule.

A saída Q1 do primeiro fecho é passado para o estado 0 antes do clock única chega à entrada CLK 2 do segundo trinco. A entrada D2 é no estado 0 , quando deve ser o estado 1 em que o tempo. O termo « SKEW” representa um “deslizamento” do sinal de relógio.

Uma solução para este problema é a de inverter os dois sinais de relógio como mostrado na Figura 21.

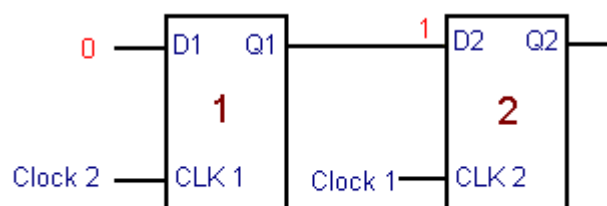


Fig. 21. - En inversant les deux horloges, le fonctionnement redevient normal.

Assim, mudar o segundo roqueiro pouco antes da primeira e uma é certeza de que o dados iniciais presentes em D2 é transferido no Q2.

3. Parasita (Erros / Ruidos/ Interferencias)

Parasitas são definidos como perturbações que afectam um sinal eletrônico.

As origens destes parasitas são inumeráveis, mas podem ser classificados em dois

Categorias : os parasitas naturais, tais como os gerados por tempestades

exemplo e parasitas de origem artificial, tal como os produzidos por um motor.

Estes parasitas podem ser significativas o suficiente para perturbar o funcionamento de um toda a lógica. Isto pode resultar de um modo concreto, tomando em consideração um dado tempo a partir de um nível lógico H em lugar de um nível lógico L ou vice-versa. Em geral, faremos o possível para minimizar os efeitos do ruído em um sistema lógico. Note-se também que um conjunto lógico pode funcionar muito bem durante fases de estudo e ensaios efectuados pelo fabricante e inoperantes Instalado o cliente.

Com efeito, o ambiente electrónico não é o mesmo e alguns fenômenos físicos que não foram tidas em conta na concepção pode ocorrer nessa altura. Estes fenômenos são eletromagnéticos na natureza (emissão de rádio alta frequência tubos fluorescentes.) ou natureza estática (cargas elétricas armazenado em diferentes substratos, tais como tapete).

A tecnologia não é, sem consequência sobre o efeito desses parasitas. Circuitos feitos em tecnologia MOS são muito menos suscetíveis a pragas do que aqueles feitos em tecnologia TTL. Primeiro, a tecnologia MOS é mais lento (Tempos de transição são mais longos do que para TTL) e a margem de ruído é muito maior do que TTL .

Ela pode atingir 45% da tensão de alimentação em MOS , que é apenas 0,4 volts para TTL. São por estas razões que alto risco industrial de parasitas, é preferível usar tecnologia MOS. Há também um problema de adaptação entre uma linha de transmissão e a carga localizada na extremidade.

A linha tem uma impedância característica. Precisamos desta impedância

característica (Z_0) é substancialmente equivalente à impedância da carga, se se deseja limitar os fenômenos de reflexão de sinal. A Figura 22 mostra um exemplo de reflexões sobre uma linha que não está adaptado para a carga.

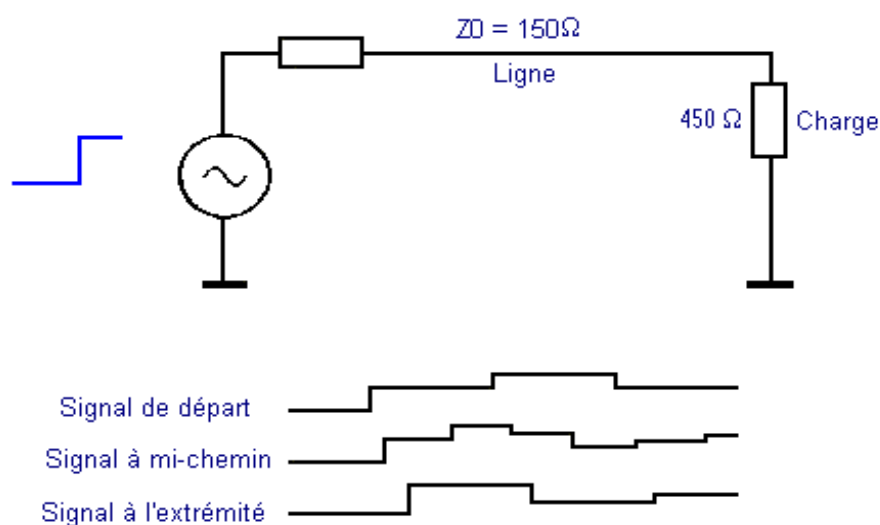


Fig. 22. - Exemples de perturbations du signal sur une ligne mal adaptée à sa charge.

Reflexões pode criar problemas para circuitos rápidos (TTL, ECL ...), mas também para circuitos lentos (CMOS).

Rejeições pode ocorrer em um relógio do sistema síncrono, e eles podem ser tomados em conta como um sinal de relógio. Este é o caso apresentado na Figura 23.

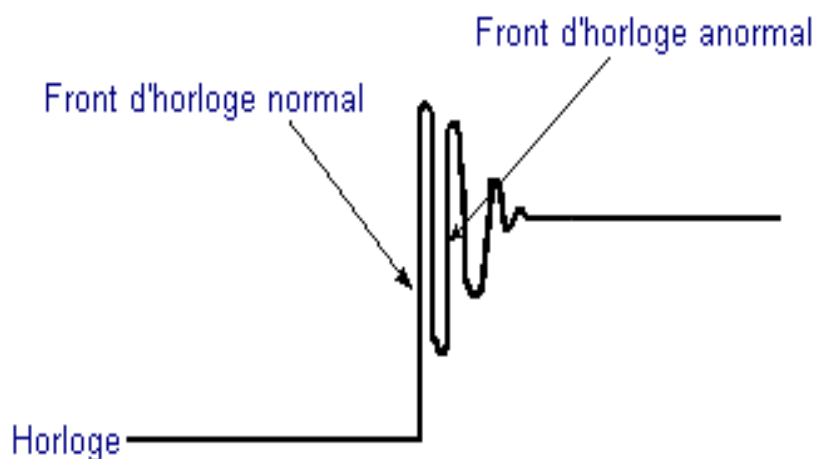


Fig. 23. - Signal d'horloge intempestif dans un système synchrone.

O acoplamento indutivo também pode ocorrer entre duas ou mais linhas.

É necessário que as linhas de transmissão e as ligações do circuito são tão curto quanto possível.

Além disso, a instalação de capacitores de desacoplamento em linhas elétricas nas proximidades caixas de IC. Estes capacitores ter um valor de 0,1 μF para 0,01 μF e absorver parasitas transitam na linha de alimentação (V_{cc}) e a linha de terra.

4. Famílias dos componentes digitais

Você sabe que os componentes digitais pertencem a diferentes famílias lógicas : TTL, CMOS, ECL ..., cada um com suas próprias características (potência, atraso, consumo).

Portanto, quando se trata de ligar em conjunto os componentes de famílias diferentes exige considerar as suas características elétricas. Em geral, é necessário inserir um circuito de correspondência entre estes componentes.

Um circuito de interface também é necessária para conectar um sistema digital do mundo fora.

Considere primeiras conexões entre os componentes da mesma família.

Tecnologia CMOS , é possível ligar um grande número de portas lógicas para a saída de um outro. Por contras, em TTL , este número é muito menor.

Essas noções diferentes (entrada e fanout) foram vistos nos capítulos sobre os componentes de tecnologia.

Tecnologia MOS entrada da porta lógica absorve ou produz (como o nível lógico) a corrente de $0,005 \mu\text{A}$.

Uma saída MOS pode fornecer (ou absorção) de pelo menos $1,75 \text{ mA}$ para uma voltagem de fornecimento 5 volts (8 mA para 10 volts).

Por conseguinte, uma saída da porta lógica MOS pode, teoricamente, ser ligado a um número de entradas MOS entre 350.000 e 1,6 milhão.

No entanto, o ventilador de saída de uma porta de MOS não excede 50 devido à capacitância de entrada de um portão MOS que é 5 pF .

Com 50 entradas , temos 250 pF .

tempo de propagação aumenta significativamente com o número de entradas ligadas a uma saída MOS . Ao passar de 50 pF de 100 pF , com 5 volts de tensão de alimentação, o tempo de propagação típica de uma porta e de passar de 80 ns a 110 ns . Para conectar portas MOS de portas TTL, que pode ser um problema relacionado com a tensão alimentação diferente.

Além disso, uma saída de TTL para o estado de H pode estar em 2,4 volts , enquanto que uma entrada MOS na forma H deve estar a um potencial de 3 para 3,5 volts (para $V_{cc} = 5 \text{ volts}$).

Para resolver este problema, ele se conecta a saída TTL aos alimentos através de uma resistência conhecida "Pull-up". Isso vai elevar o nível de tensão quando a saída está no estado H . A figura 24 mostra duas portas TTL e CMOS fornecidos em 5 volts , conectado de acordo com este

princípio da montagem.

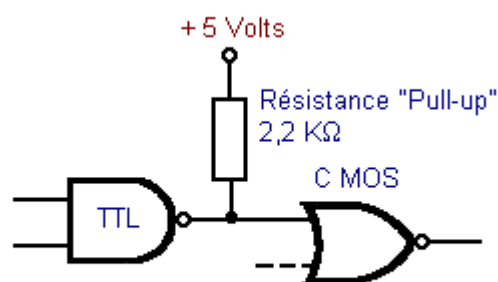


Fig. 24. - Liaison entre TTL et CMOS avec une résistance «Pull-up».

Uma saída MOS pode ser conectado a uma entrada TTL tipo Schottky, de baixa potência (74 LS) para TTL Low-Power (74 L).

Em todos os outros casos, podemos usar circuitos MOS com uma saída de buffer e fornecer uma corrente mais elevada. Se os circuitos MOS são alimentados a partir de uma tensão diferente de 5 volts , torna-se necessário

para inserir um tampão entre a saída do CMOS e de entrada TTL e um coletor aberto tampão entre a saída TTL e a entrada de MOS (Figura 25).

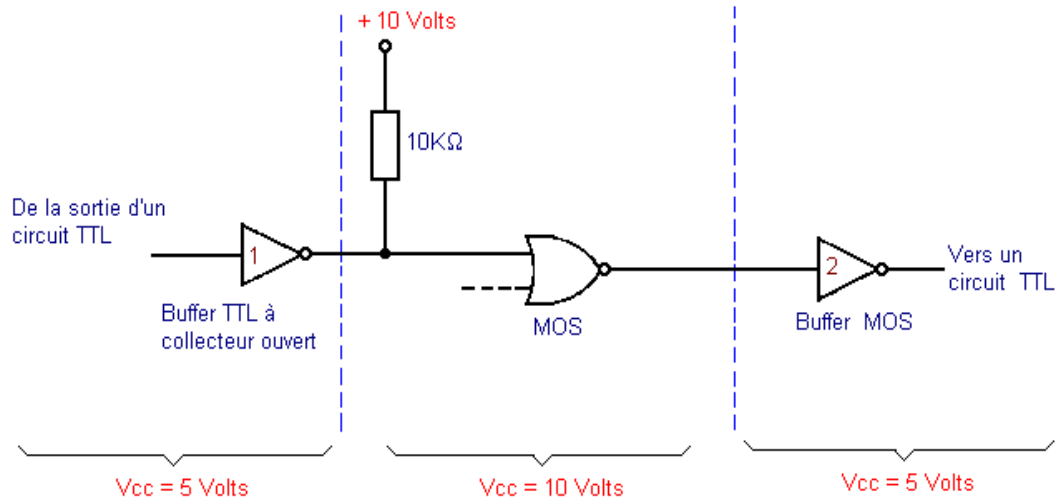


Fig. 25. - Buffers intercalés entre une sortie TTL et un circuit MOS (1) et entre une sortie MOS et un circuit TTL (2)

A Figura 26 mostra o diagrama de circuito de um buffer TTL de coletor aberto.

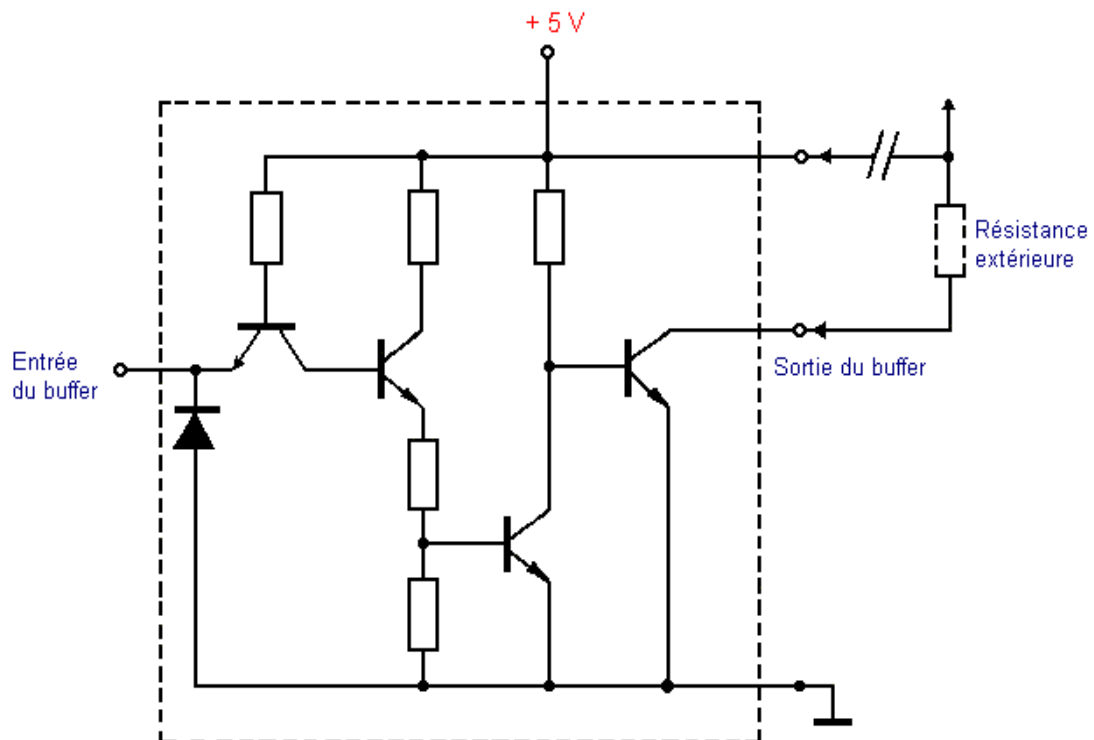


Fig. 26. - Schéma électrique d'un buffer TTL à collecteur ouvert.

A resistência externa está ligada à saída do circuito e a fonte de alimentação. essa tensão de alimentação pode ser maior do que 5 volts.

Uma porta de coletor aberto também pode controlar diretamente um relé.

Outro caso a considerar é o da Figura 27, onde um circuito MOS é fornecido entre - 5 volts e +5 Volts.

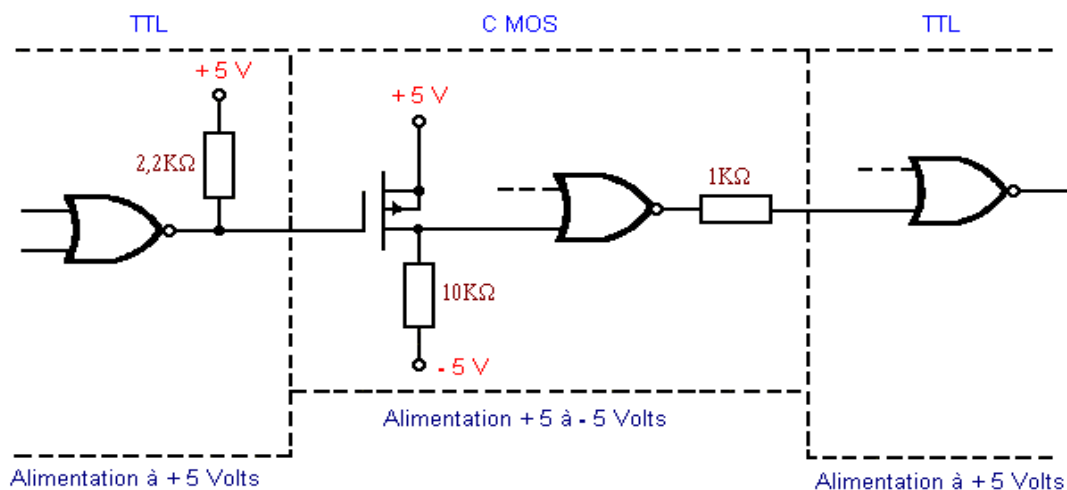


Fig. 27. - Circuit MOS alimenté entre - 5 volts et + 5 volts, inséré entre deux portes TTL.

O pino do circuito MOS geralmente cabo ao chão, é, neste caso ligado a - 5 volts. Em tal situação, é necessário inserir entre a saída TTL e a entrada MOS um transistor MOS.

Quando a saída TTL está no nível H , o transistor conduz ea entrada do circuito MOS é trazido a nível H (+5 volts). Se a saída TTL é a G (0 volts), o transistor é bloqueado e a entrada MOS passa potencial - 5 volts.

O fato de fornecer os portões CMOS entre - 5 volts e 5 volts fornece uma velocidade maior operacional com um fornecimento de 5 volts. Esta teoria está completa. O próximo endereço do analógico / digital e digital / analógica.

Leituras e Outros Recursos

As leituras e outros recursos desta unidade encontram-se na lista de "Leituras e Outros Recursos do curso".

1. THOMAS L.FLOYD. DIGITAL FUNDAMENTALS 10TH EDITION SOLUTION MANUAL
2. Tocci, R. J. SISTEMAS DIGITAIS: PRINCÍPIOS E APLICAÇÕES. LTC, 7a ed.,1998.
3. GARCIA, P. A.; MARTINI, J. S. C. Eletrônica Digital – Teoria e Laboratório. 1ª ed. 184 p., ISBN 85-3650-109X
4. <http://electronique-et-informatique.fr/Digit/Digit_14TS2.html#reprend>
Acessado em Fev 2016

Leituras e outros recursos opcionais:

1. 1 - Fregni, E.; Saraiva, A. M. ENGENHARIA DO PROJETO LÓGICO DIGITAL. Ed. Edgard Blücher, 1995.
2. 2 - Wakerly, J. F. DIGITAL DESIGN: PRINCIPLES AND PRACTICES. Prentice Hall, 3rd ed., 2000.

Sede da Universidade Virtual africana

The African Virtual University
Headquarters

Cape Office Park

Ring Road Kilimani

PO Box 25405-00603

Nairobi, Kenya

Tel: +254 20 25283333

contact@avu.org

oer@avu.org

Escritório Regional da Universidade Virtual Africana em Dakar

Université Virtuelle Africaine

Bureau Régional de l'Afrique de l'Ouest

Sicap Liberté VI Extension

Villa No.8 VDN

B.P. 50609 Dakar, Sénégal

Tel: +221 338670324

bureauregional@avu.org